



ΕΘΝΙΚΟ ΚΕΝΤΡΟ ΕΡΕΥΝΑΣ ΦΥΣΙΚΩΝ ΕΠΙΣΤΗΜΩΝ
“ΔΗΜΟΚΡΙΤΟΣ”

Διεργασίες Μικροηλεκτρονικής

Χρήστος Τσάμης

Αθήνα 2024



Περιεχόμενα

- Τρανζίστορ και Ολοκληρωμένα κυκλώματα
- Κρυσταλλικό πυρίτιο
- Διεργασίες κατασκευής ολοκληρωμένων κυκλωμάτων
- **Front-End Processes**
 - Ανάπτυξη λεπτών υμενίων
 - Θερμικές διεργασίες
 - Διεργασίες εναπόθεσης
 - Διαδικασίες νόθευσης
 - Θερμικές διεργασίες
 - Ιοντική Εμφύτευση
 - Διεργασίες σχηματοποίησης υμενίων
 - Λιθογραφία
 - Εγχάραξη
- **Back-End Processes**
 - Επιμετάλλωση
 - Κόψιμο σε ψηφίδες
 - Wire Bonding
 - Συσσκευασία (Packaging and Assembly)
- Διαδικασία κατασκευής ενός τρανζίστορ NMOS



The transistor: The most important invention of the 20th century?

Much of the progress in the past 60 years has been because of the success of the transistor. Invented in the 1940s, it replaced vacuum tubes in televisions, radios and other electronic equipment. Its ruggedness, small size and low power consumption produced a wave of miniaturization resulting in home computers, digital cameras, cell phones and other devices. Research in transistors is ongoing; the capability of electronics will continue to improve for the foreseeable future.

Switching

Transistors make excellent electronic switches. They can turn currents on and off billions of times per second. Digital computers use transistors as a basic mechanism for storing and moving data.

Amplification

Properly set up, transistors can serve as amplifiers. The vast majority of audio and other signal amplifiers are transistorized.



The transistor: The most important invention of the 20th century?

Miniaturization (Micro and Nanoelectronics)

Depending on the application, transistors can be made very small. The transistor size in 2009 is billionths of a meter. Masses of tiny transistors packed on silicon chips let us create pocket-sized cell phones and Mp3 players.

Efficiency

Transistors can be designed to use very little power. Millions of them in a watch or calculator can run for years on a small battery.

Rugged

Transistorized equipment is used in military, space and industrial applications. They can withstand extremes of shock and vibration.

<https://sciencing.com/transistors-important-5407975.html>

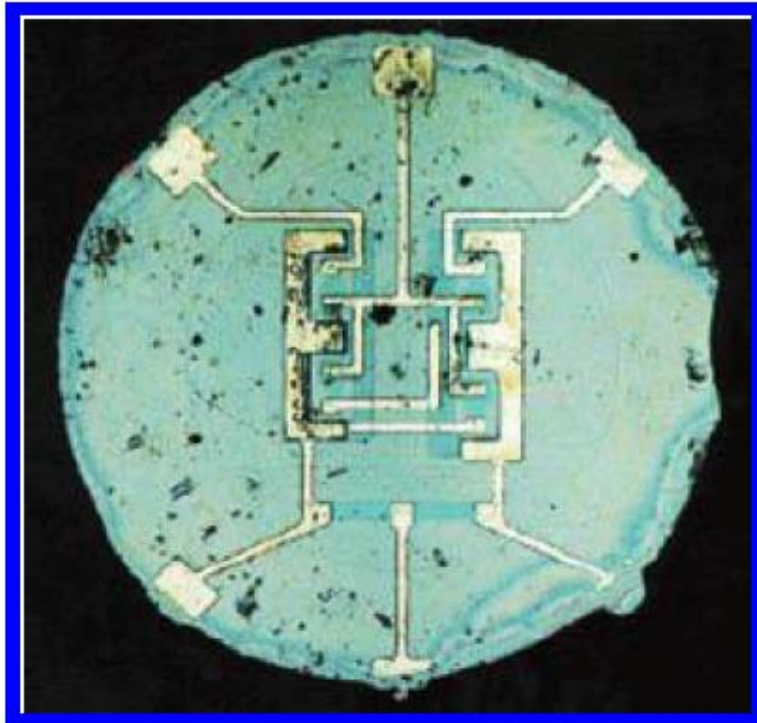
<https://www.popularmechanics.com/technology/a22838/transistor-changed-the-world/>



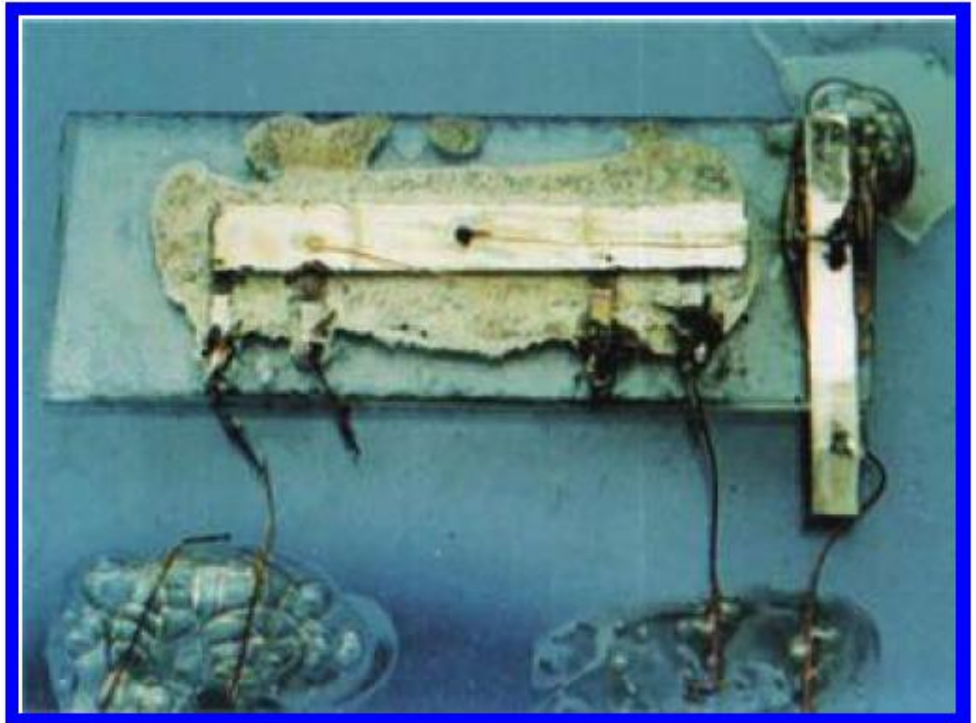
The famous point-contact transistor, **the first solid-state amplifying device**, invented in 1947 by John Bardeen and Walter Brattain at Bell Laboratories in the United States. Bardeen and Brattain discovered that by placing two gold contacts close together on the surface of a crystal of germanium through that an electric current was flowing a device that acted as an electrical amplifier was produced.



Ολοκληρωμένα Κυκλώματα



(a)



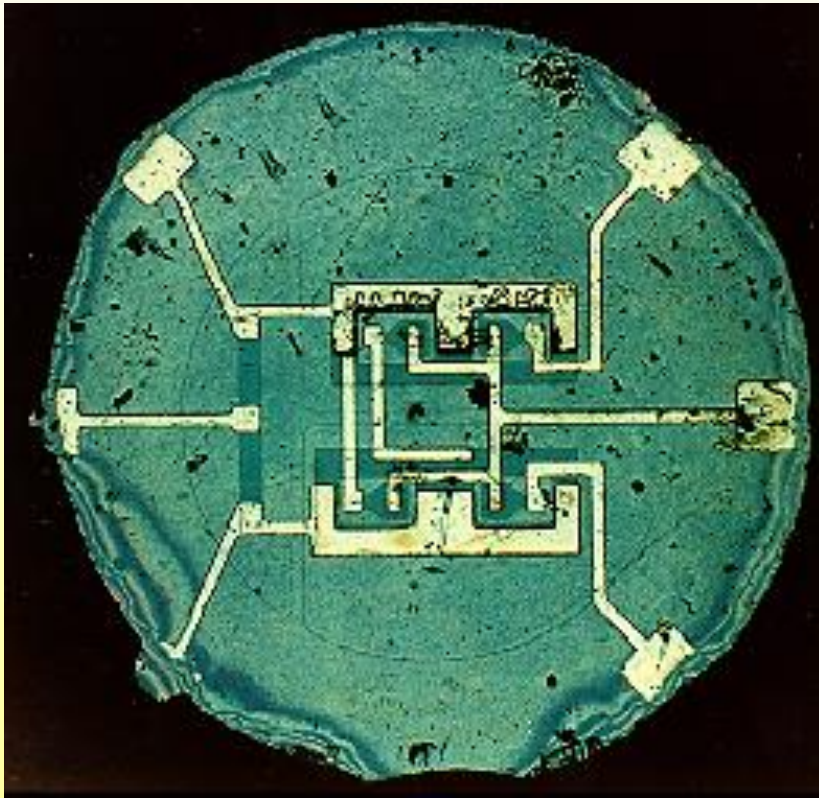
(b)

The first planar integrated circuits. (a) Noyce and Moore's IC. (b) Kilby's IC.
(Photograph courtesy of Texas Instruments, Dallas, TX, and Fairchild, San Jose, CA.)



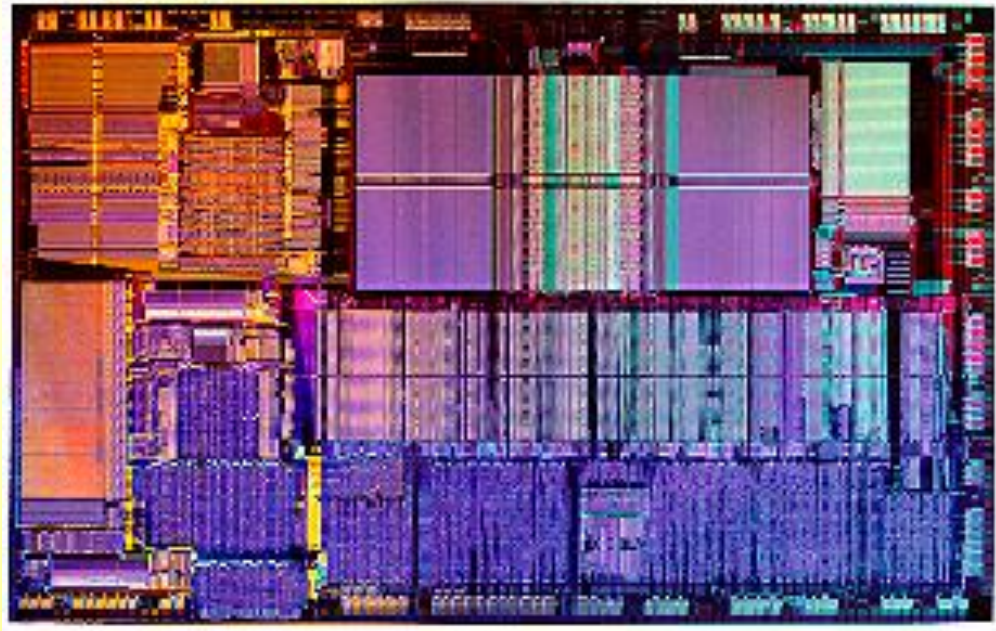
Ολοκληρωμένα Κυκλώματα

1960



The 1960s IC contains 4 **bipolar** transistors and several resistors

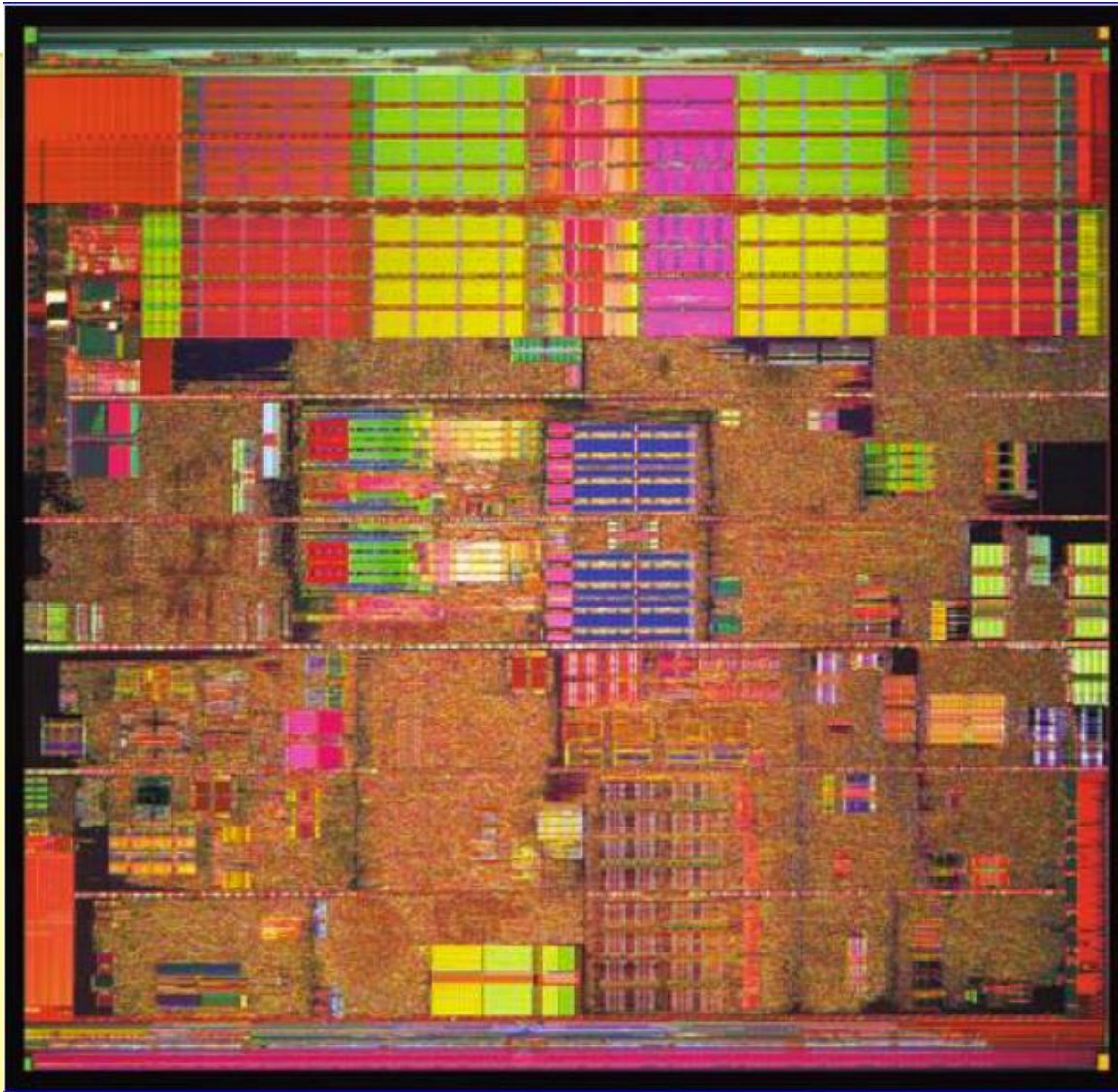
1990



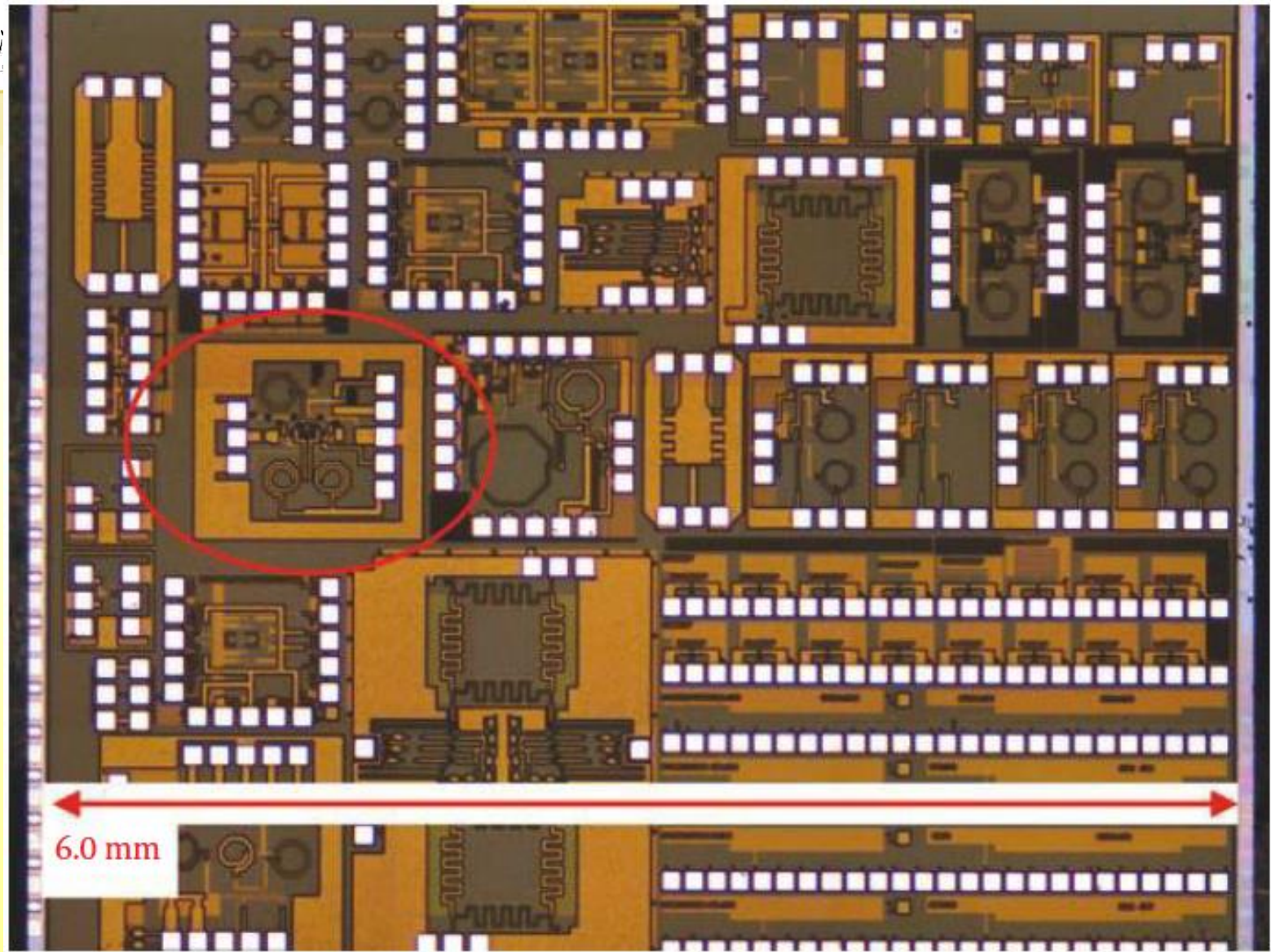
The 1990s IC contains over a million **MOS** transistors



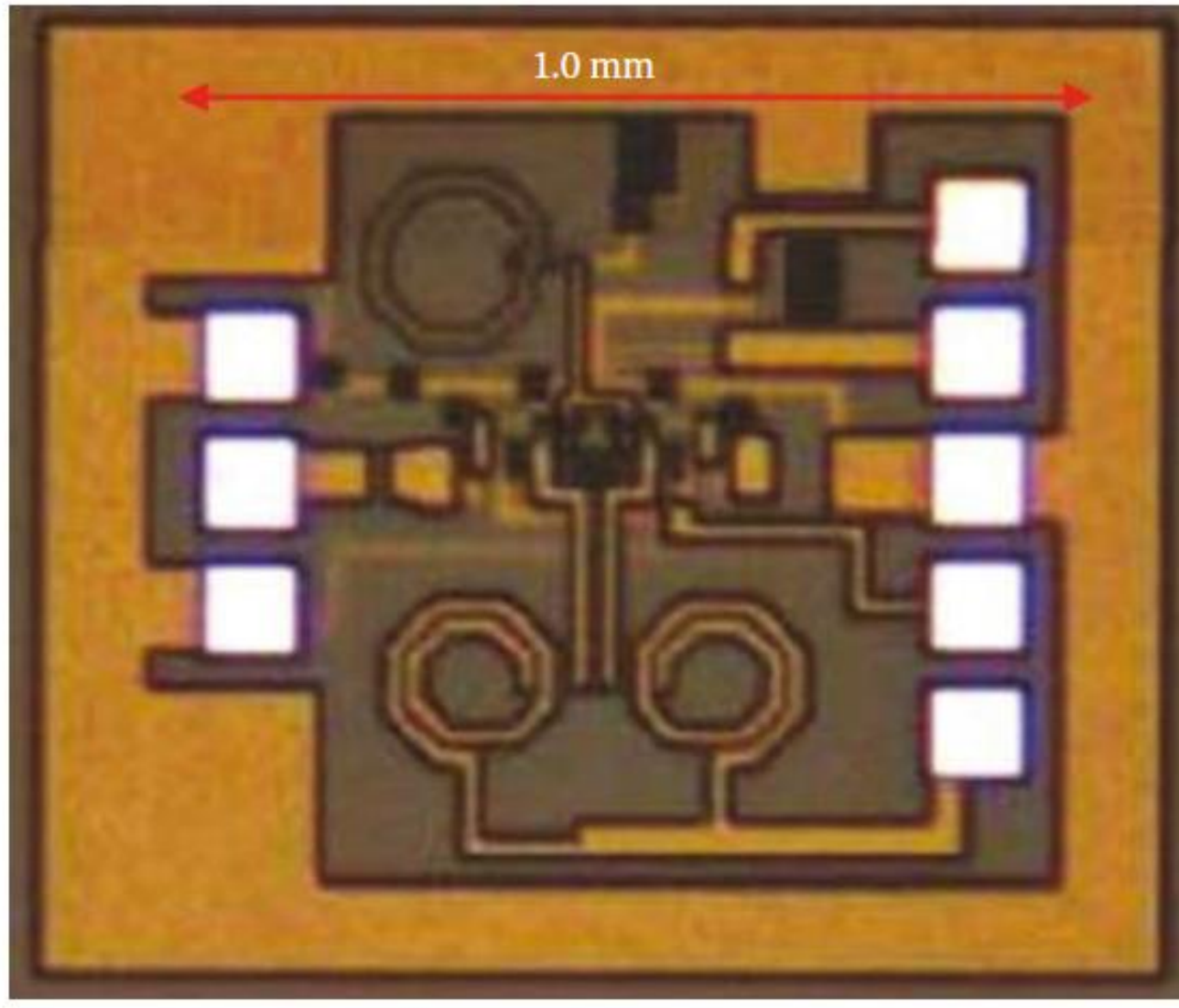
A bird's-eye view of a Pentium 4 microprocessor.



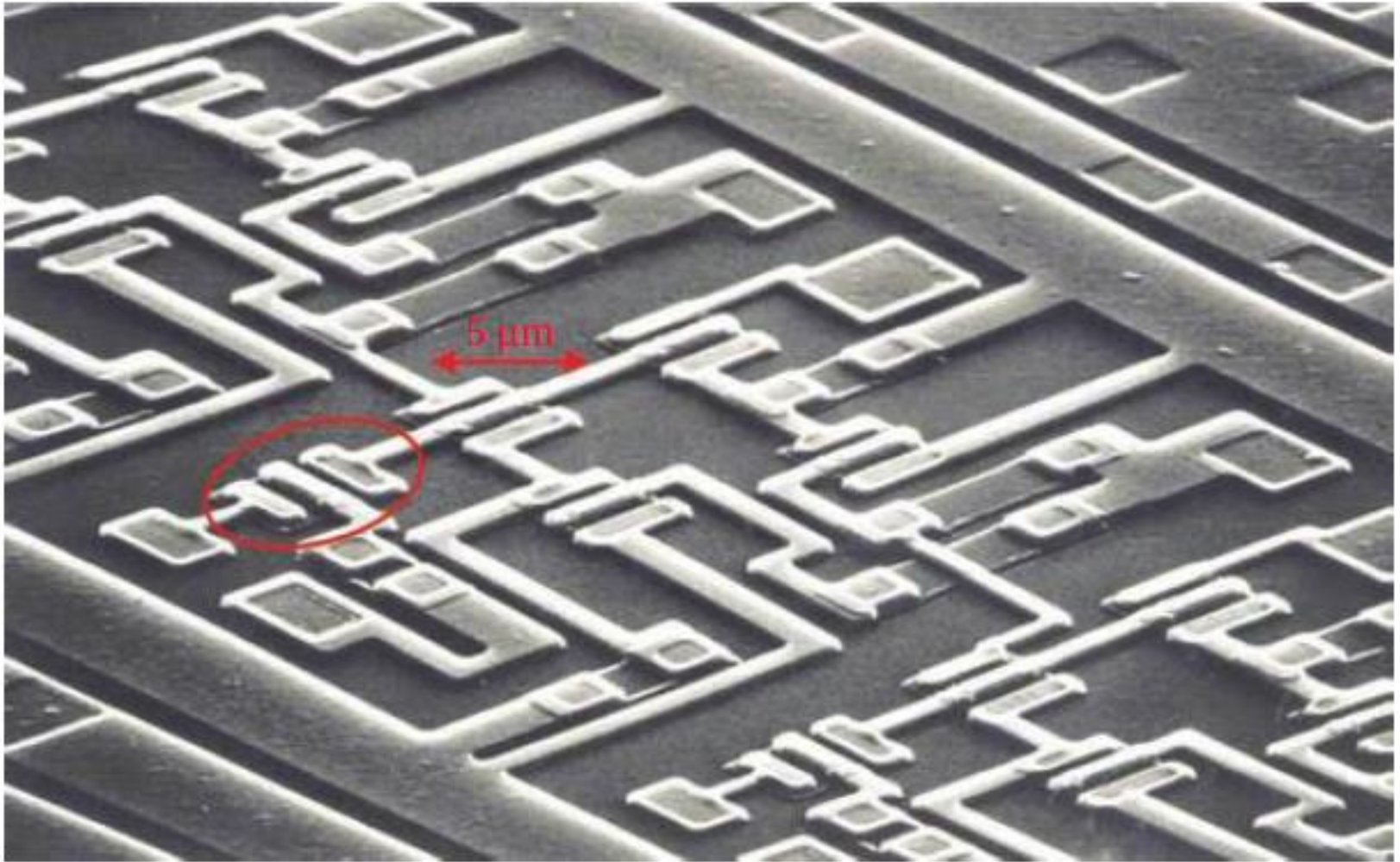
This integrated circuit contains over 42,000,000 transistors and is roughly 1.0 cm on a side in size. (Courtesy of Intel Corporation, Santa Clara, CA.)



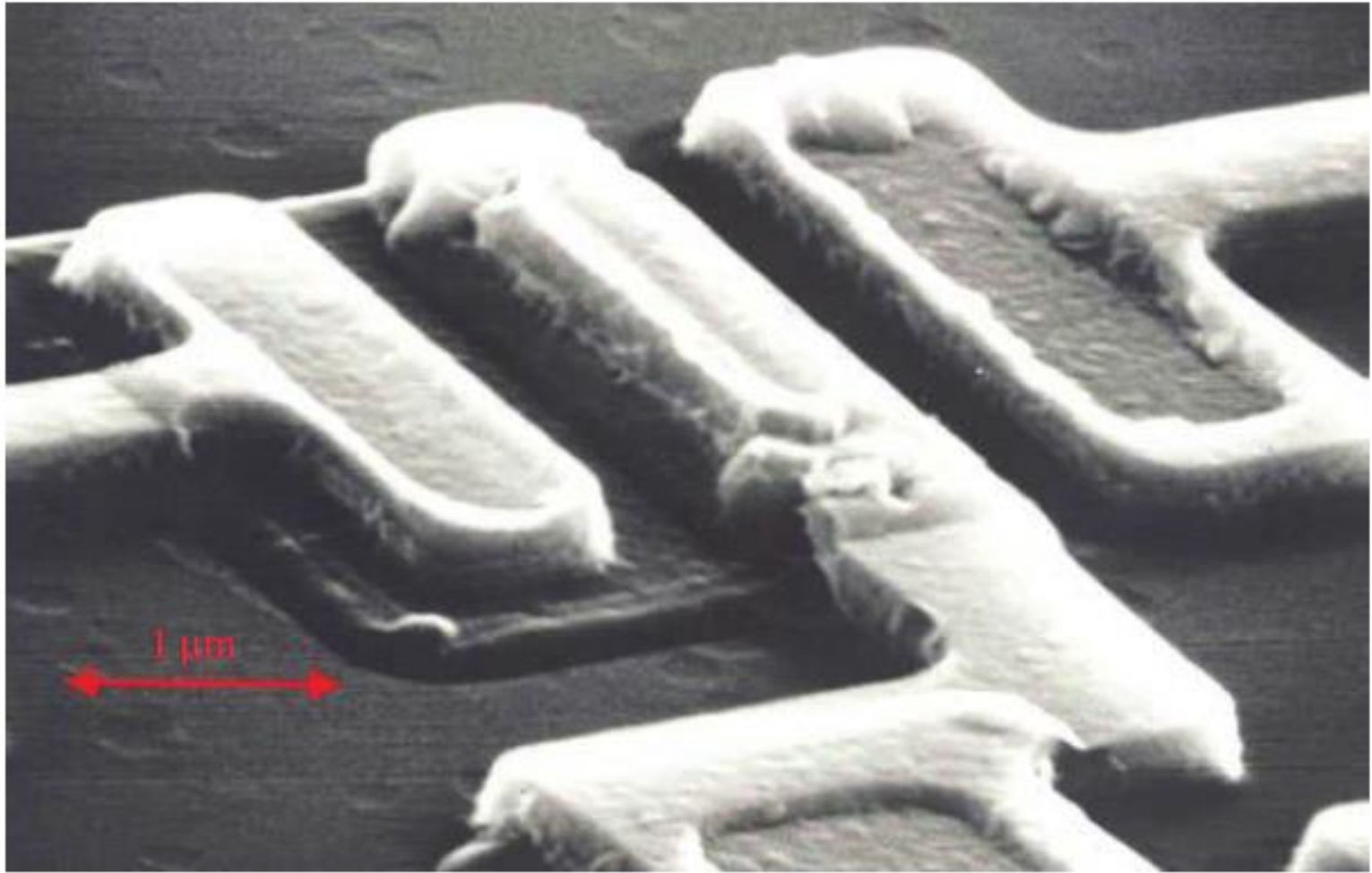
Plan (top) view optical micrograph of a silicon die. An integrated circuit is circled.



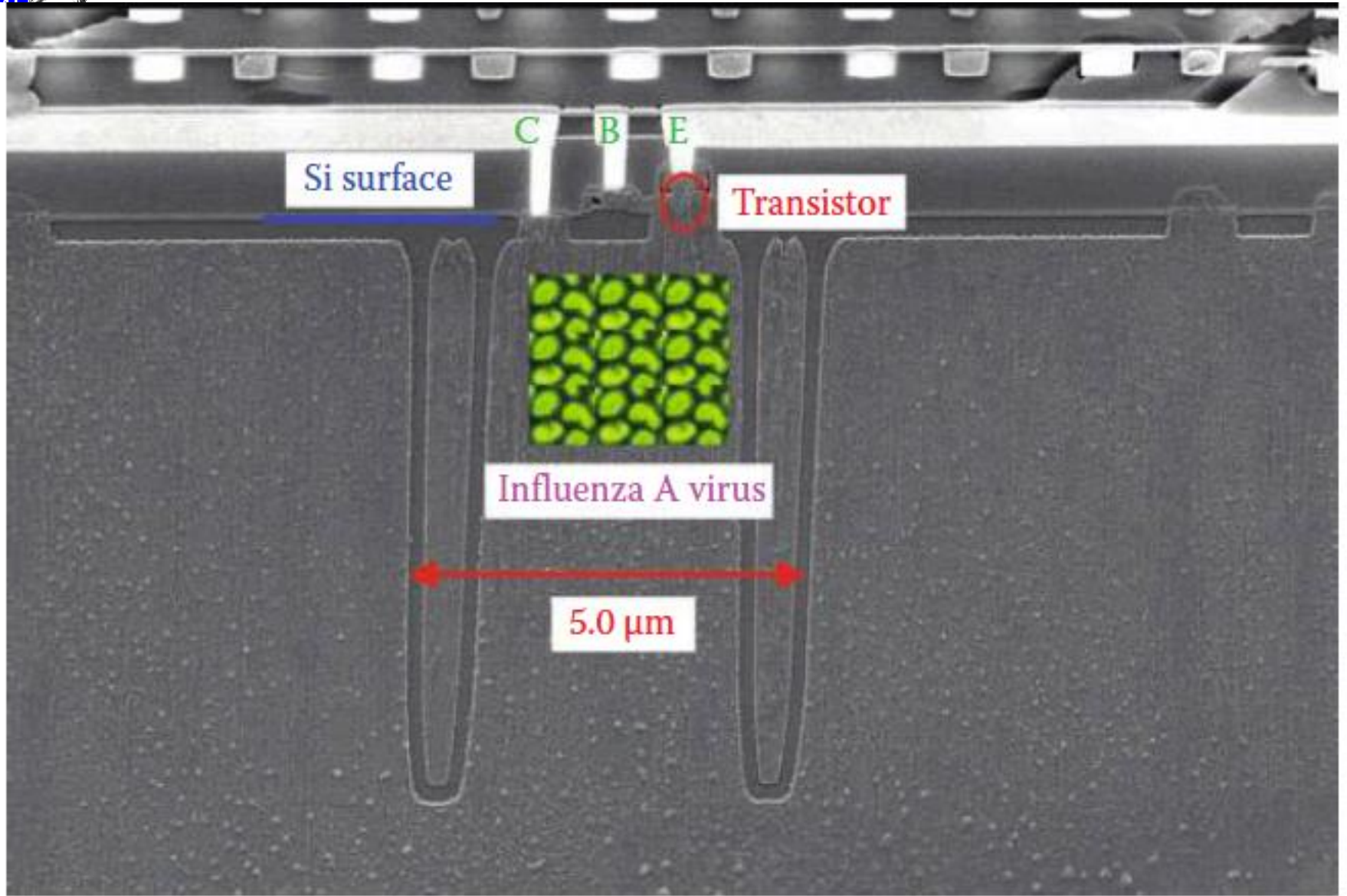
Plan (top) view optical micrograph of an integrated circuit. The . blurry. aspects of this micrograph are due to refraction from various composite layers in the circuit.



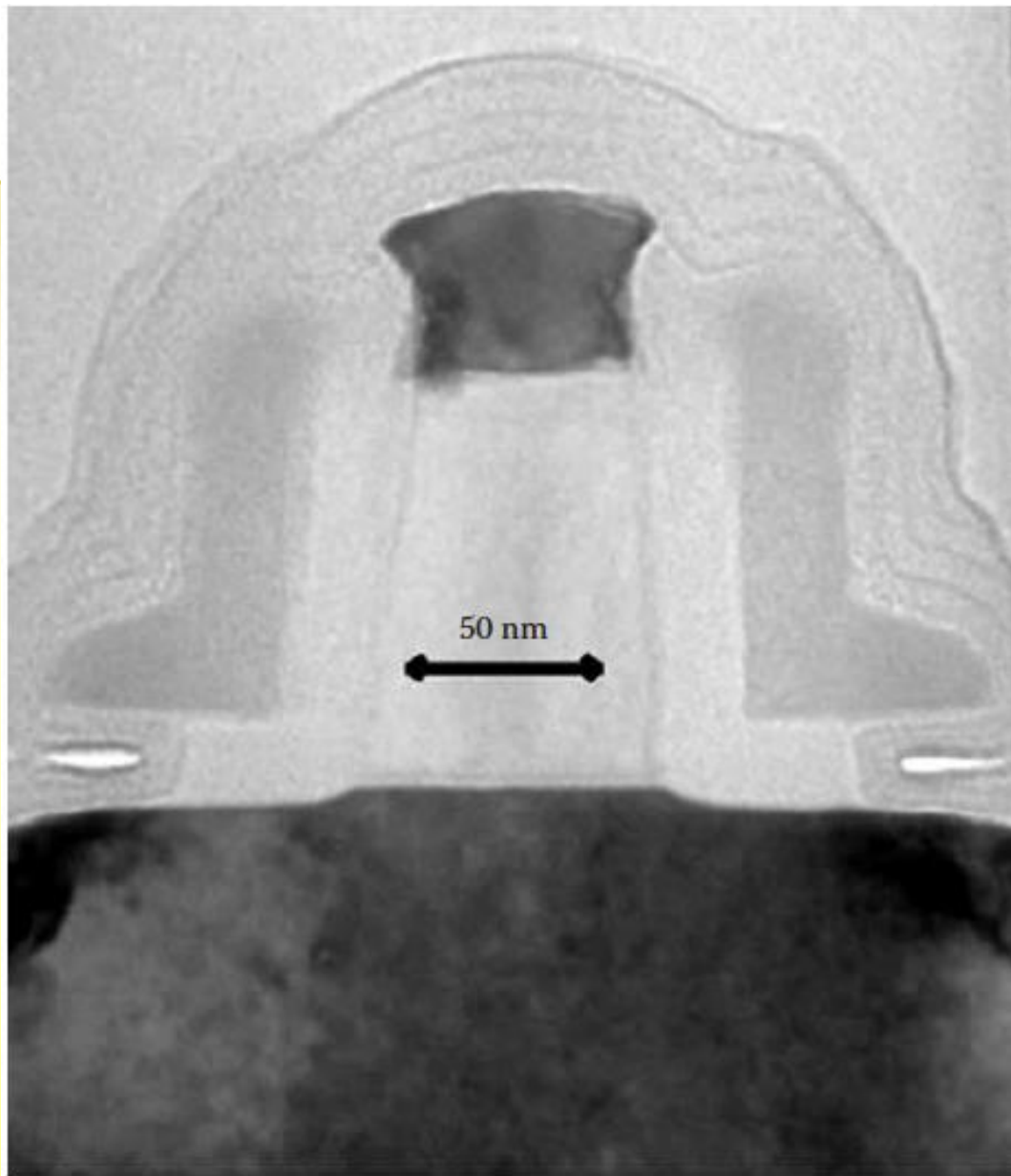
Higher-magnification plan (top) view of a SEM image of an integrated circuit. The transistor is circled. (Courtesy of International Business Machines Corporation, Armonk, NY.)



Higher-magnification plan (top) view of a SEM image of a transistor. (Courtesy of International Business Machines Corporation, Armonk, NY.)



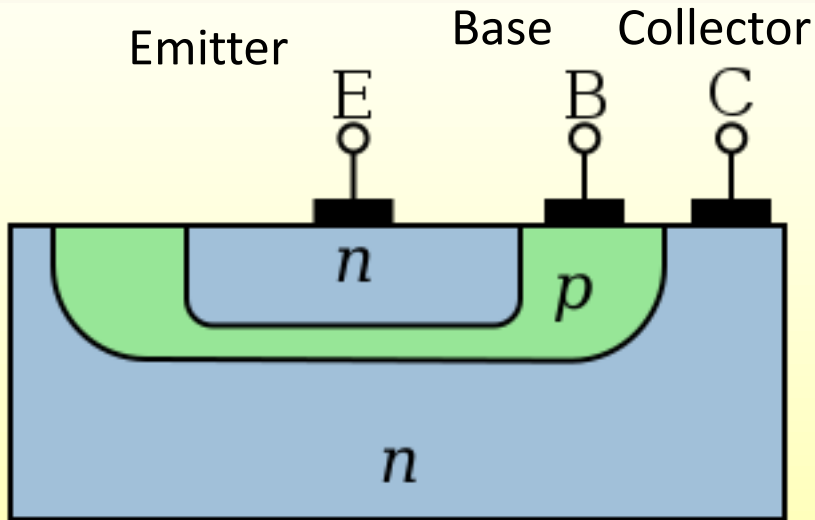
Cross-sectional SEM image of a transistor with a scaled Influenza A virus shown for comparison. (Courtesy of International Business Machines Corporation, Armonk, NY.)



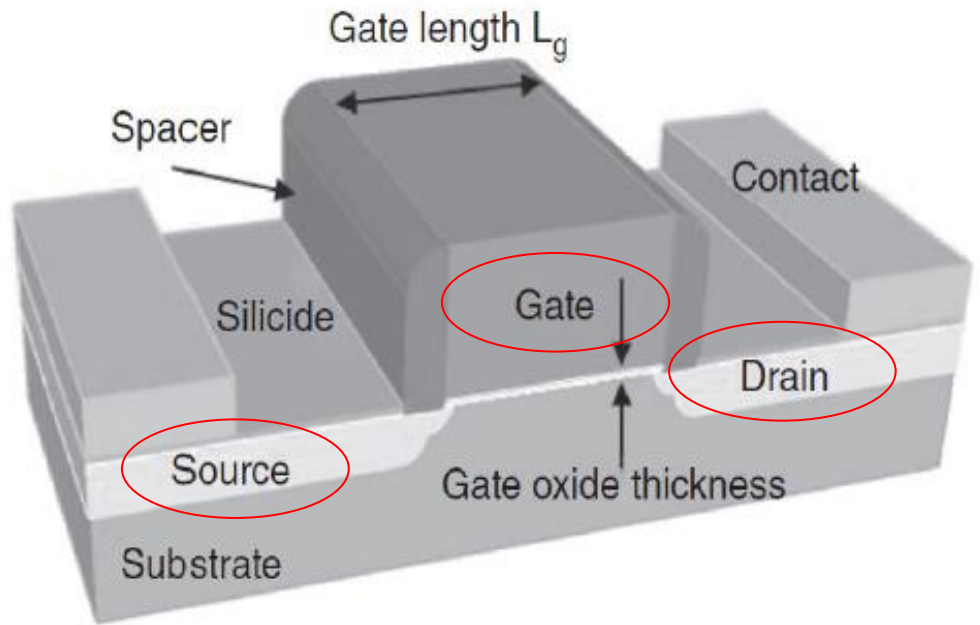
A cross-sectional view of a nanoscale CMOS transistor. The active transistor region is 50 nm, 50 billionths of a meter. (Courtesy of Intel Corporation, Santa Clara, CA.)



Transistor



Schematic of a **bipolar** transistor



Schematic of a **MOSFET** transistor



Ημιαγωγοί

Important semiconductors

| Group | II | III | IV | V | VI |
|---------------------|---------------------|-----------------------|----------------------|-----------------------|-------------------|
| | | 5 B boron | 6 C carbon | 7 N nitrogen | 8 O oxygen |
| | | 13 Al aluminum | 14 Si silicon | 15 P phosphorus | 16 S sulfur |
| 30 Zn zinc | 31 Ga gallium | 32 Ge germanium | 33 As arsenic | 34 Se selenium | |
| 48 Cd cadmium | 49 In indium | 50 Sn tin | 51 Sb antimony | 52 Te tellurium | |
| 80 Hg mercury | | 82 Pb lead | | | |

Elemental

Si
Ge
Silicon
Germanium

Compound

IV–IV

SiC
Silicon carbide

III–V

GaAs
Gallium arsenide
GaN
Gallium nitride
GaP
Gallium phosphide
GaSb
Gallium antimonide
InP
Indium phosphide
InAs
Indium arsenide
InSb
Indium antimonide

II–VI

ZnO
Zinc oxide
ZnS
Zinc sulfide
ZdTe
Cadmium telluride

IV–VI

PbS
Lead sulfide
PbSe
Lead selenide

Alloys

binary

$\text{Si}_x\text{Ge}_{1-x}$
Silicon germanium

ternary

$\text{Al}_x\text{Ga}_{1-x}\text{As}$ “al-gas”
 $\text{In}_x\text{Ga}_{1-x}\text{P}$ “in-gap”
 $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ “mer-cat”

quarternary

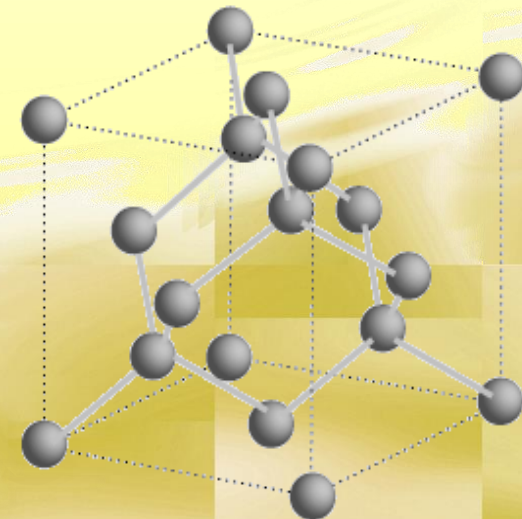
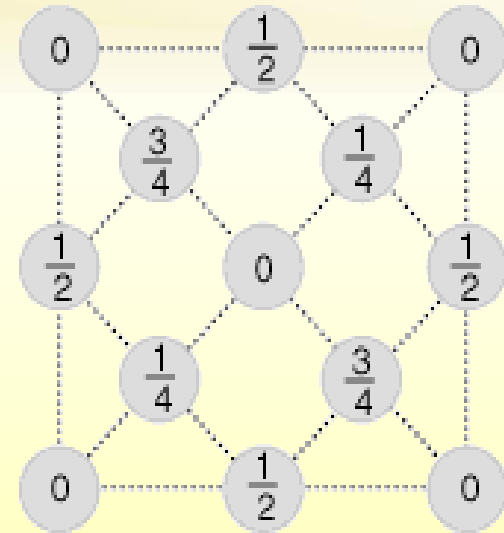
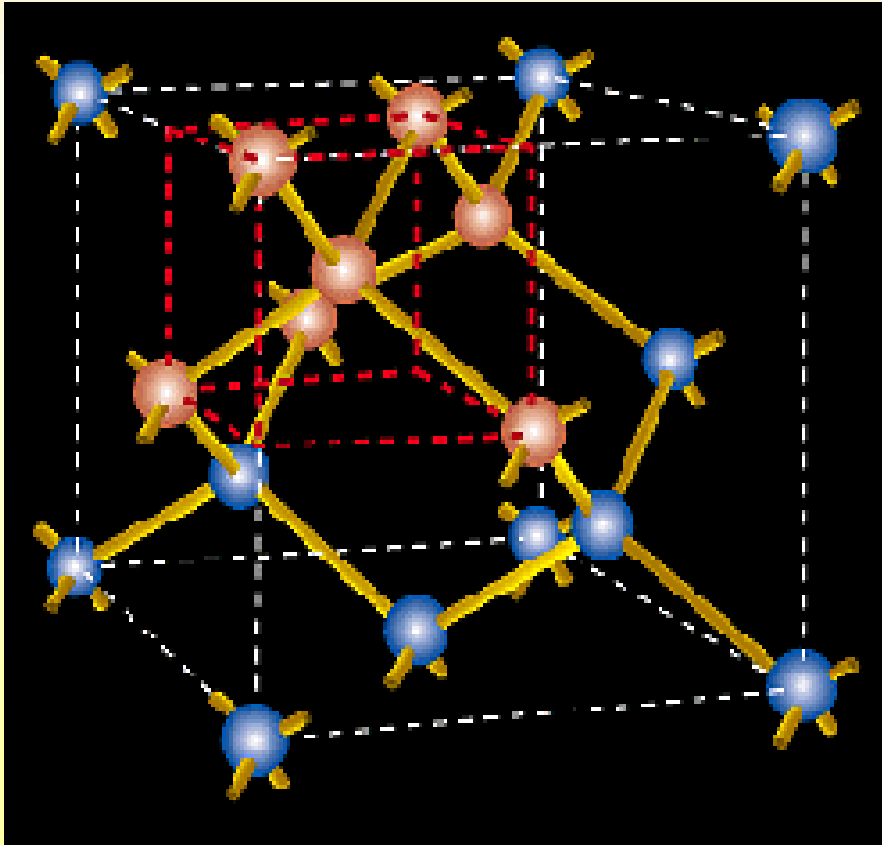
$\text{Al}_x\text{Ga}_{1-x}\text{As}_{1-y}\text{P}_y$

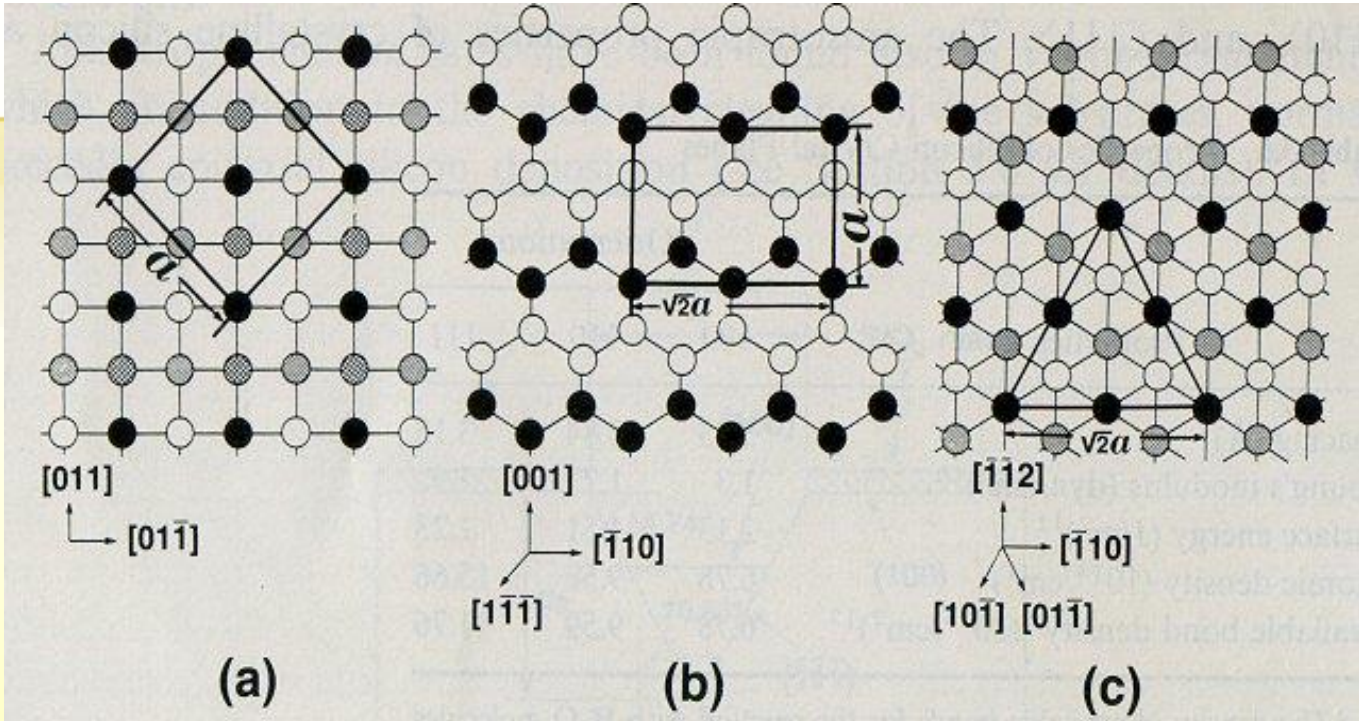


I. Κρυσταλλικό πυρίτιο

- Το κρυσταλλικό πυρίτιο ανήκει στην κατηγορία των ημιαγωγών
Η ηλεκτρική του αγωγιμότητα μπορεί να μεταβάλλεται μέχρι 8 τάξεις μεγέθους, ανάλογα με τη συγκέντρωση των προσμίξεων (απο ppb μέχρι 1%)
- Οι μηχανισμοί αγωγιμότητας εξαρτώνται από το είδος της πρόσμιξης (Dopant) με την οποία νοθεύουμε το πυρίτιο (doping).
 - Τύπου N : As, P, Sb (φορείς αγωγιμότητας : ηλεκτρόνια)
 - Τύπου P : B, In (φορείς αγωγιμότητας : οπές)
- Το πυρίτιο είναι ανήκει στην κρυσταλλική δομή του διαμαντιού (Diamond lattice)
Οι ιδιότητες (πχ. μηχανικές) του πυριτίου εξαρτώνται από την κρυσταλλογραφική διεύθυνση.

Η κρυσταλλική δομή του διαμαντιού

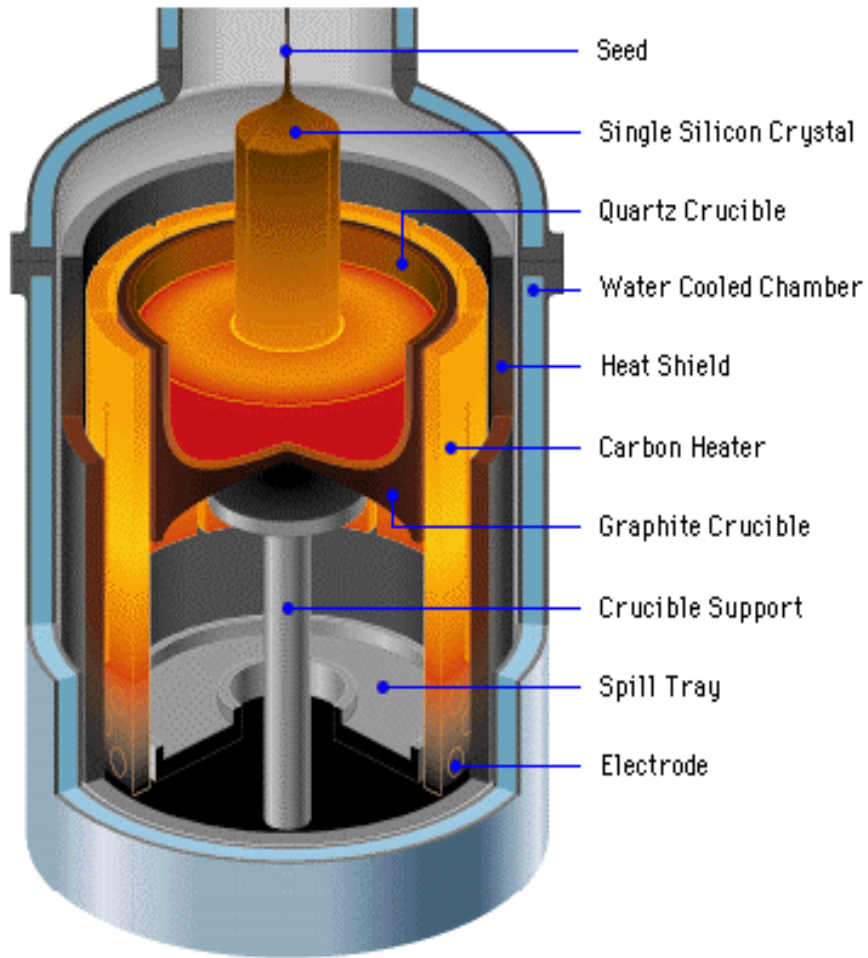




| | 100 | 110 | 111 |
|----------------------------------------------------------------|-------|-------|-------|
| Properties | | | |
| Spacing (nm) | 0.542 | 0.384 | 0.313 |
| Young's Modulus (dyn/cm ²) | 1.3 | 1.7 | 1.9 |
| Surface energy (J/m ²) | 2.13 | 1.51 | 1.23 |
| Atomic density(10 ¹⁴ cm ⁻²) | 6.78 | 9.59 | 15.66 |
| Available Bonding Density (10 ¹⁴ cm ⁻²) | 6.78 | 9.59 | 11.76 |

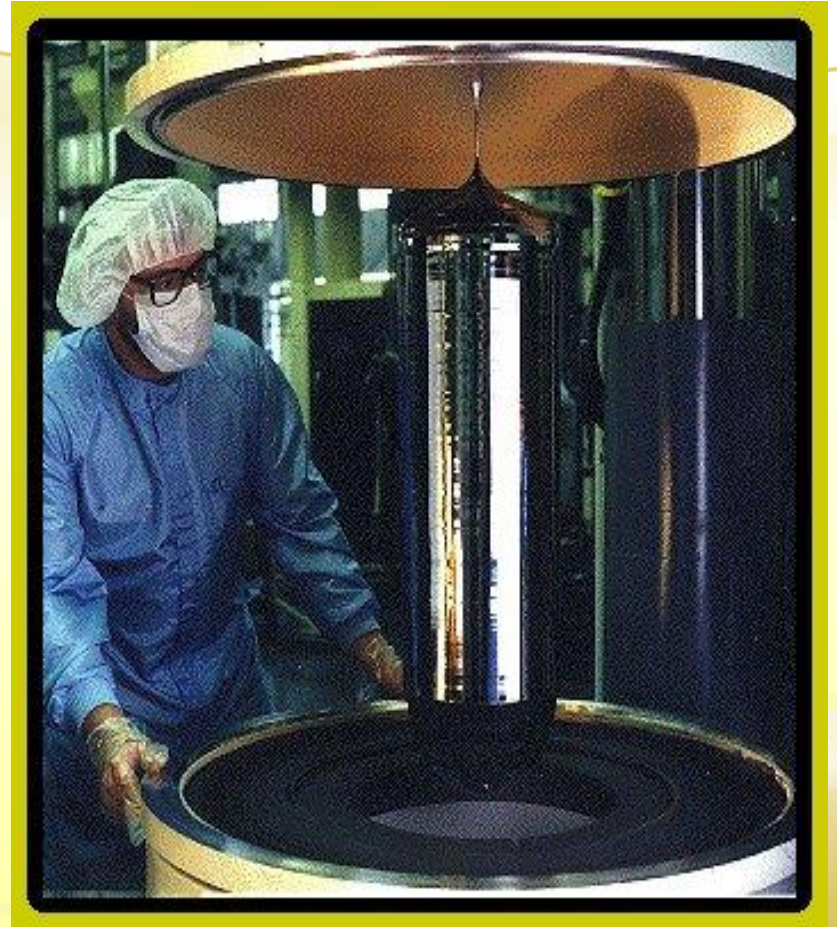


II. Κατασκευή δισκίων πυριτίου Czochralski (CZ).



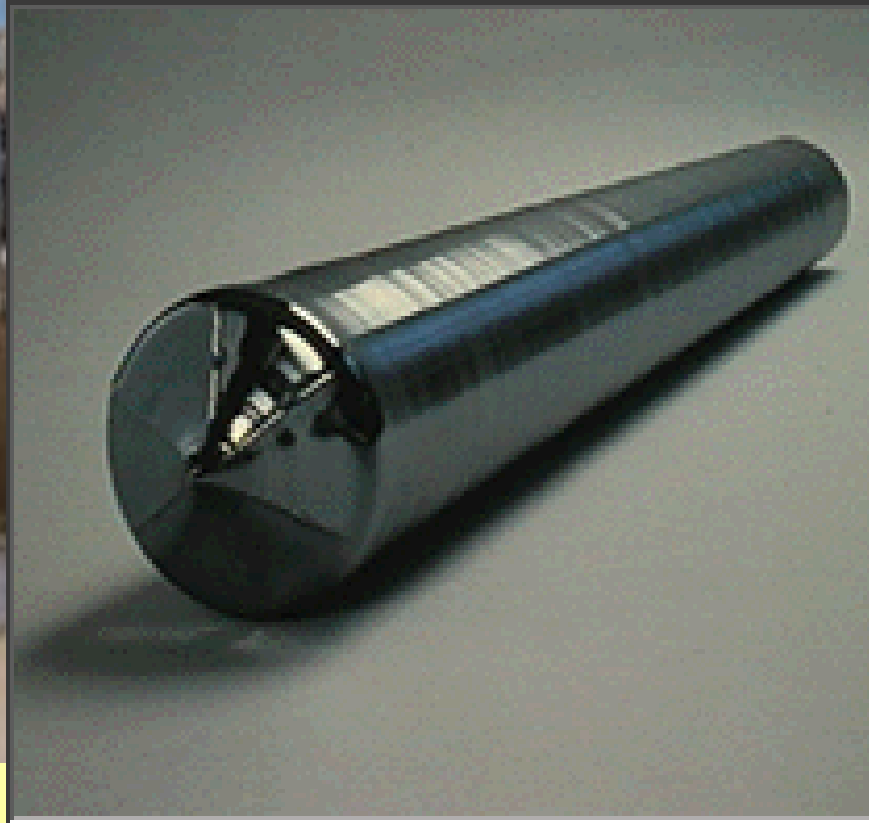


II. Κατασκευή δισκίων πυριτίου





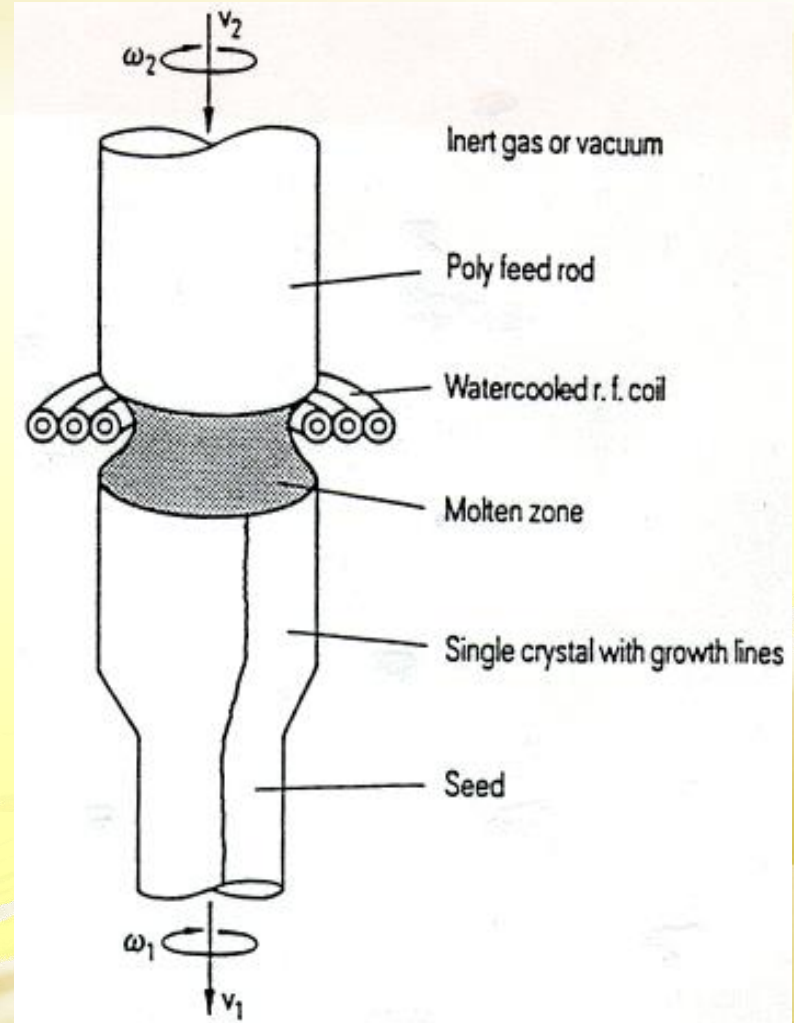
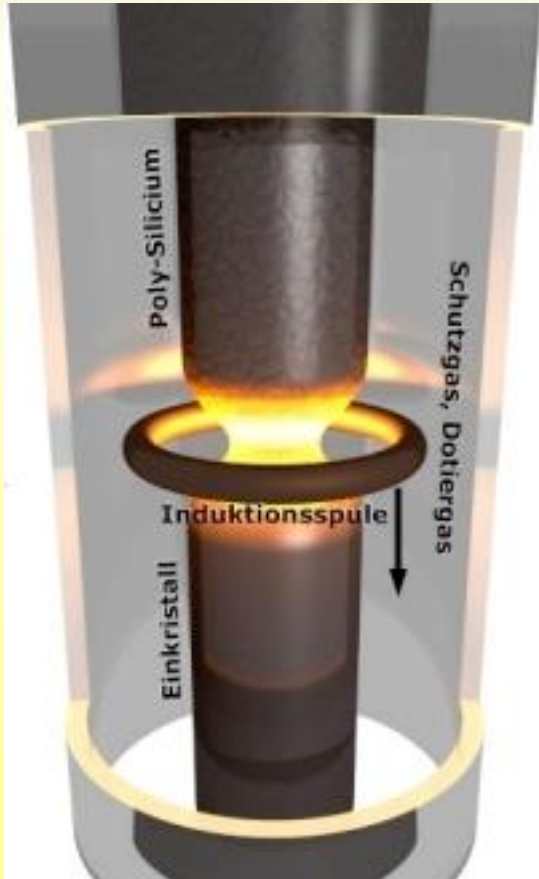
II. Κατασκευή δισκίων πυριτίου





II. Κατασκευή δισκίων πυριτίου

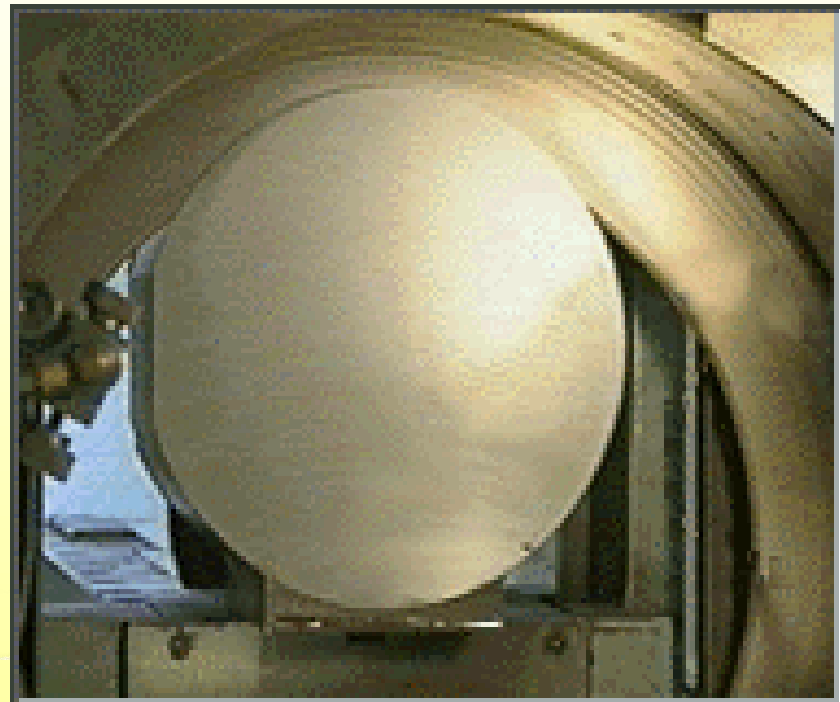
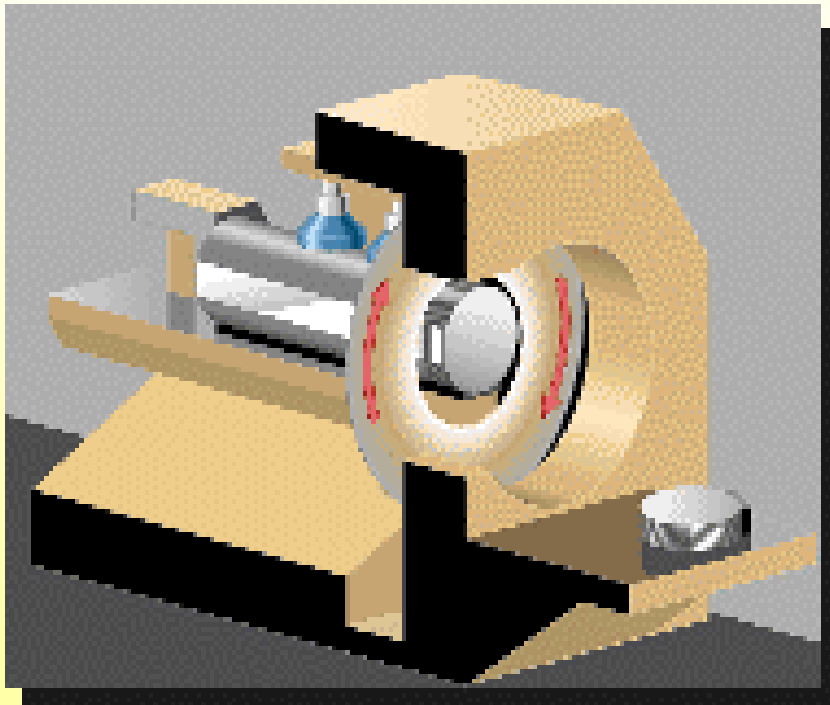
Float-Zone (FZ)





II. Κατασκευή δισκίων πυριτίου

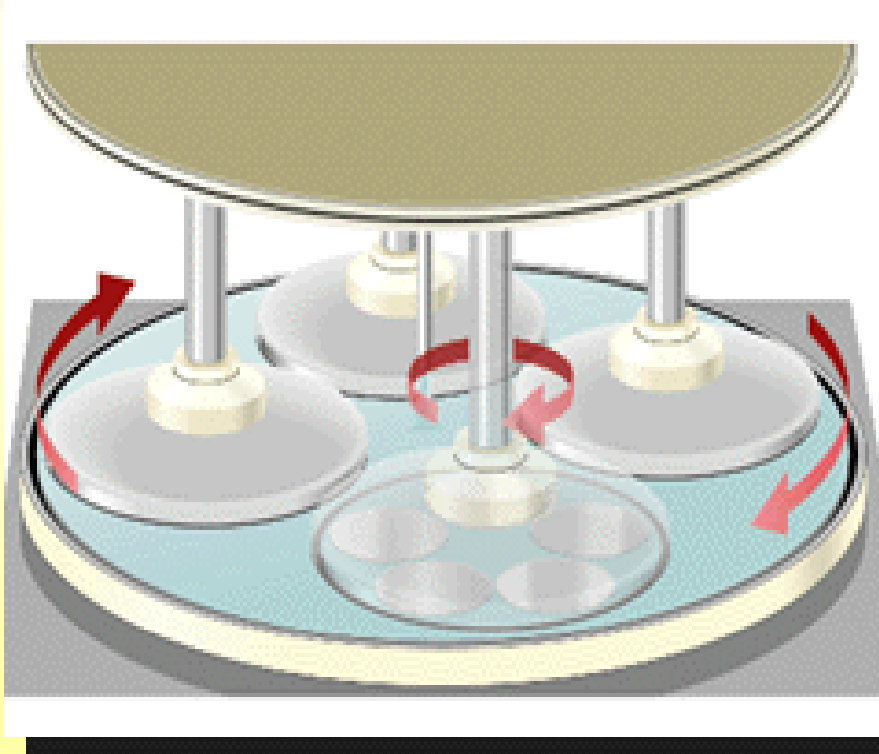
Slicing (Κόψιμο)





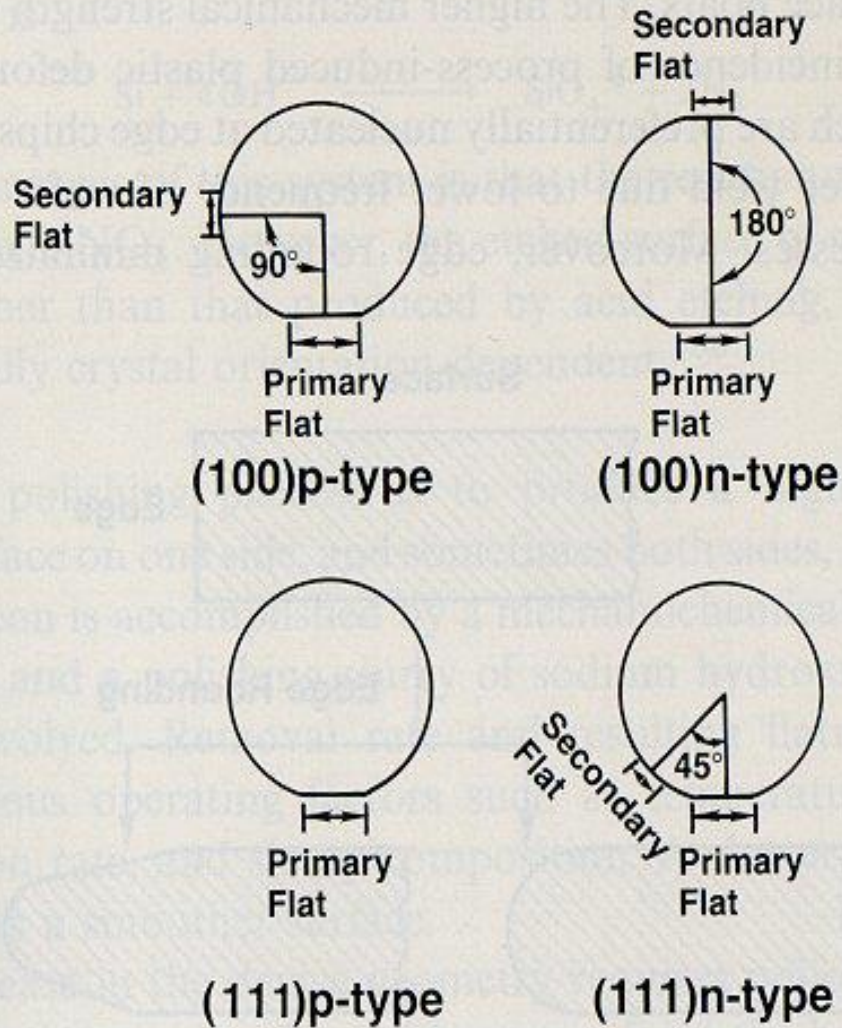
II. Κατασκευή δισκίων πυριτίου

Polishing (Λείανση)



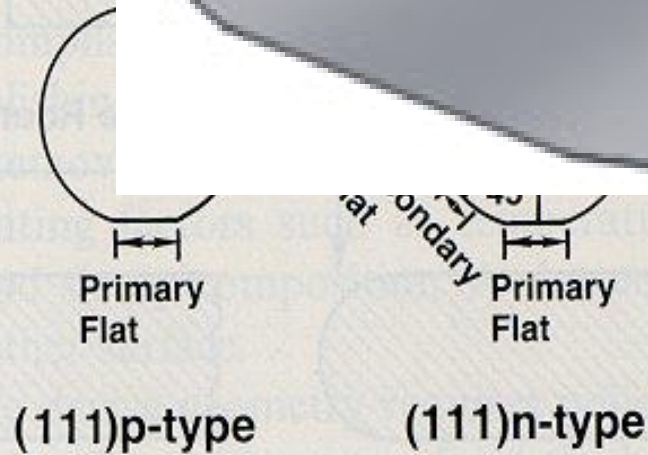
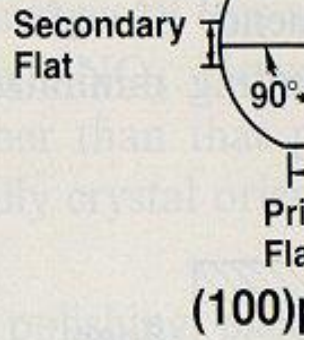
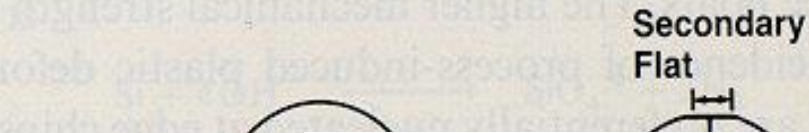
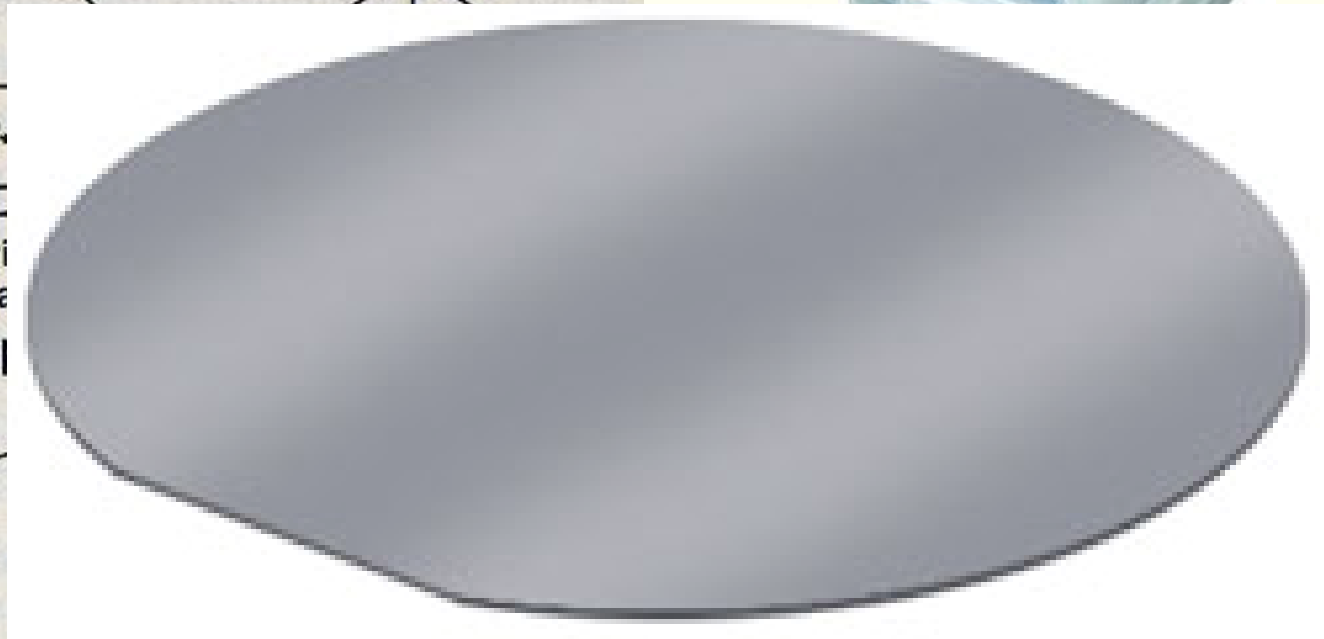


II. Κατασκευή δισκίων πυριτίου



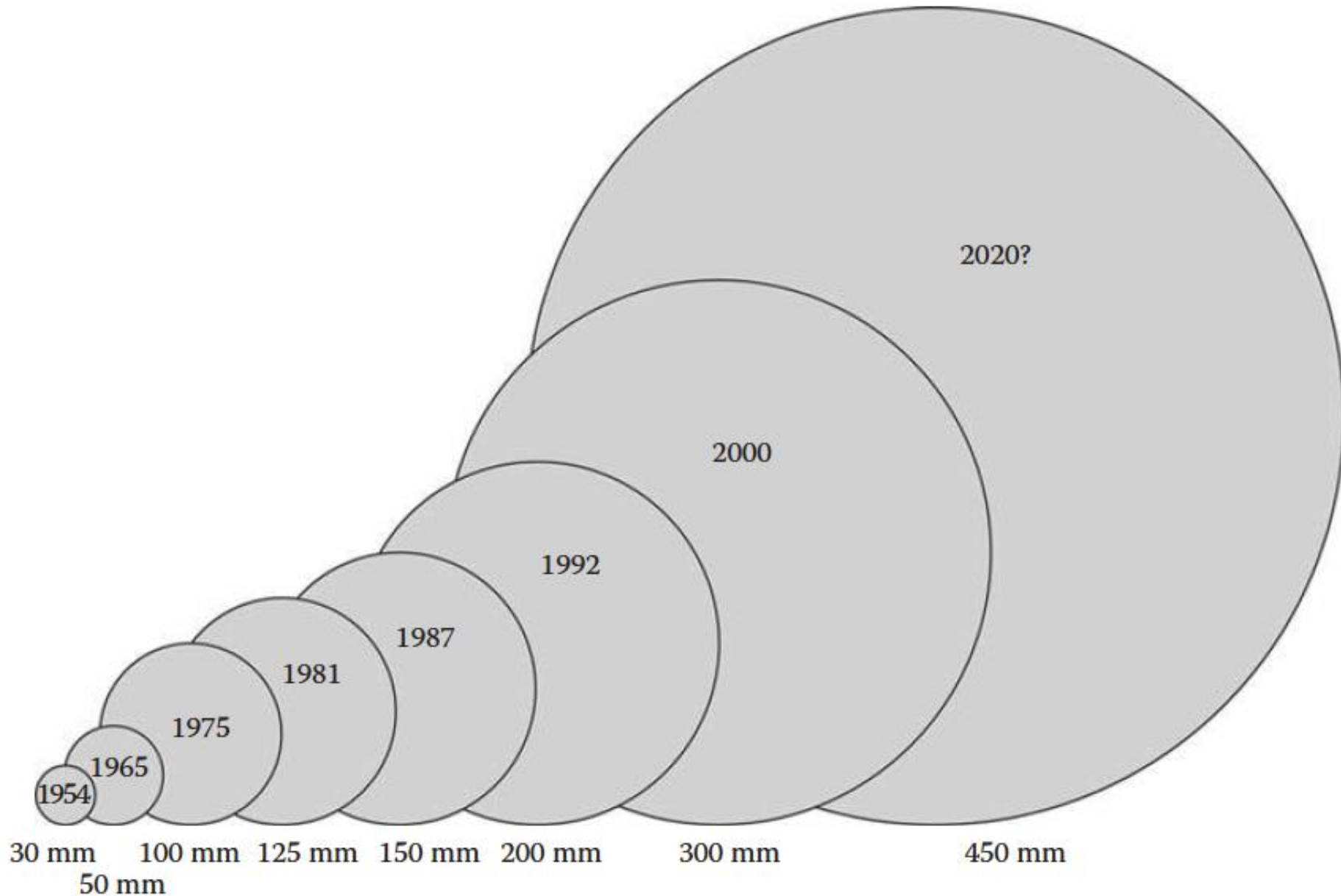


II. Κατασκευή δισκίων πυριτίου



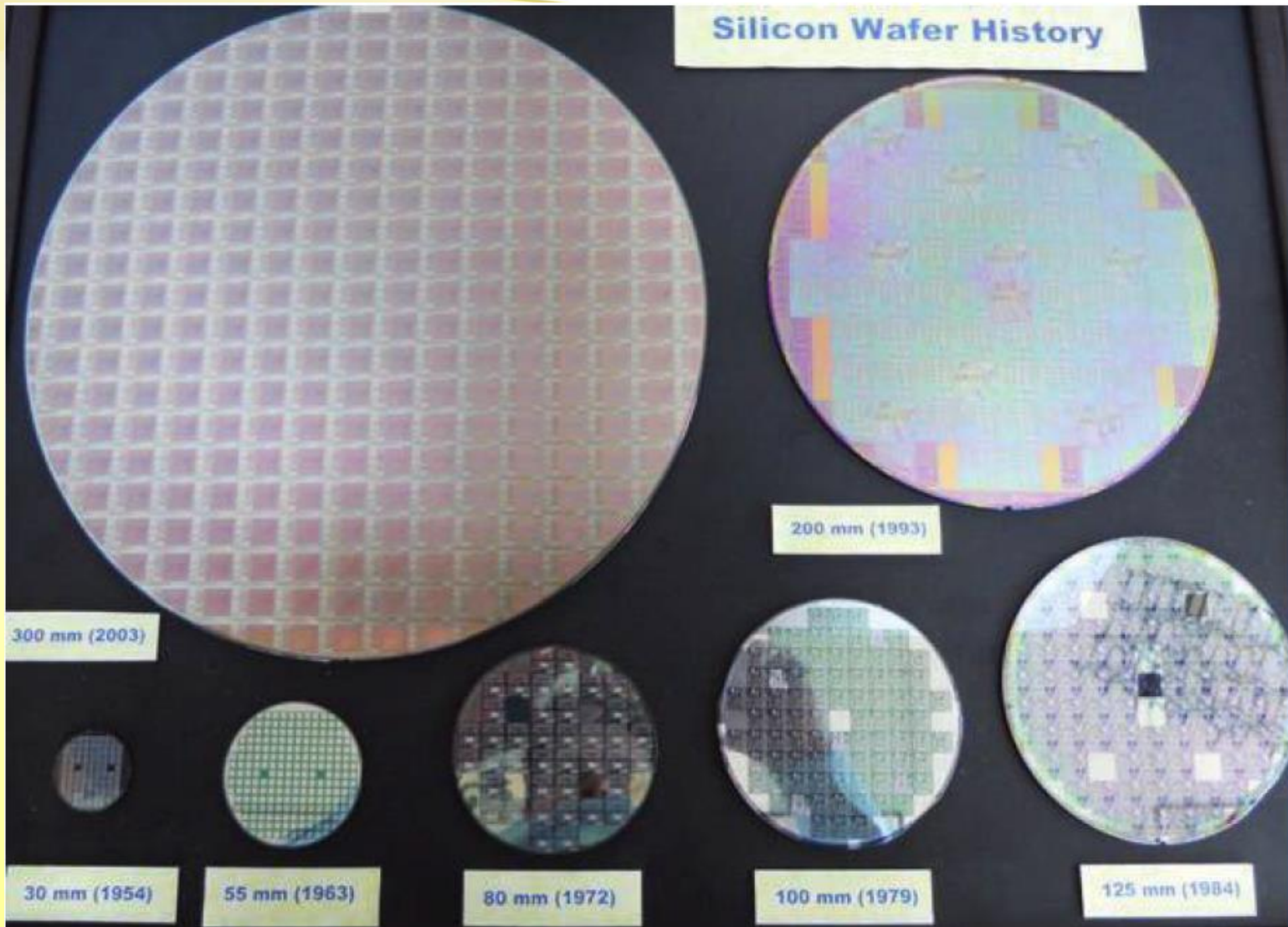


II. Κατασκευή δισκίων πυριτίου



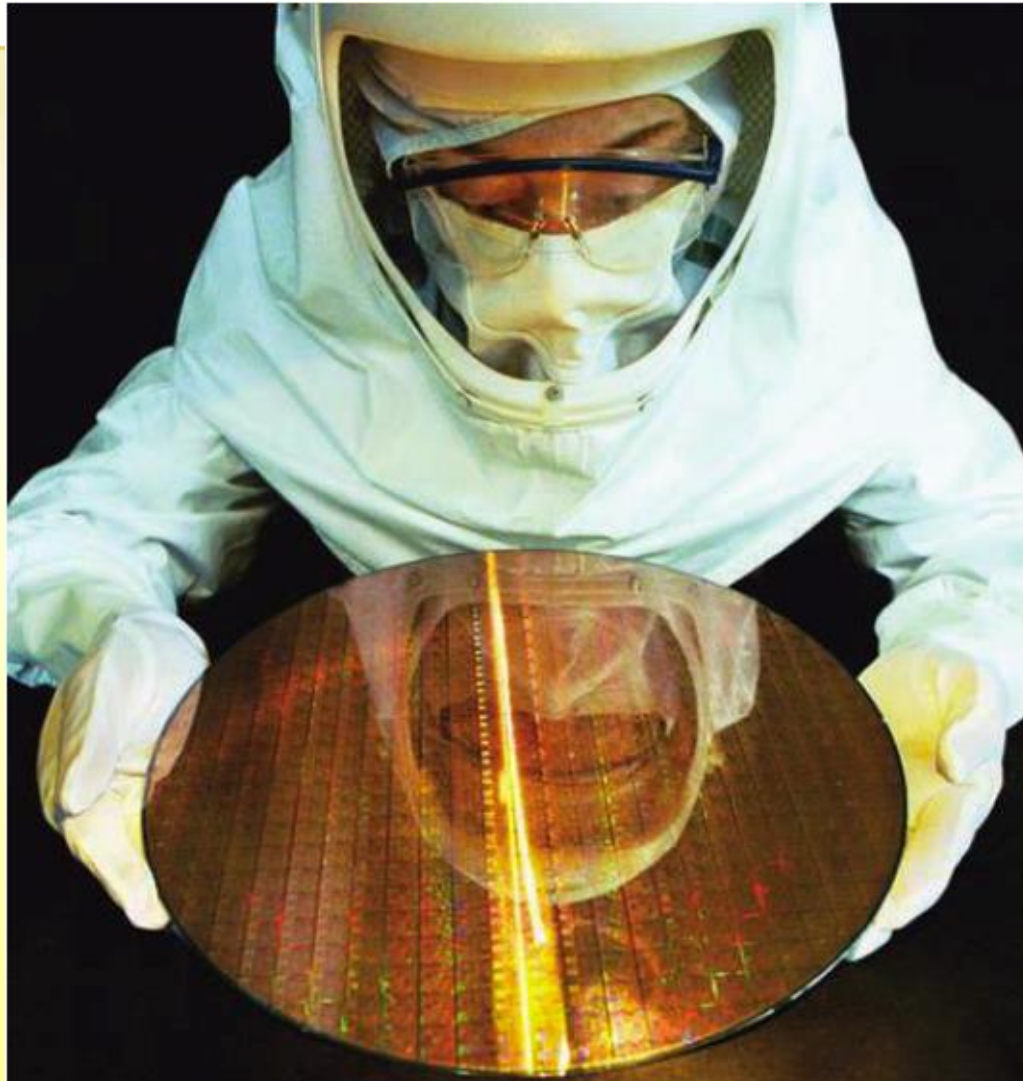


II. Κατασκευή δισκίων πυριτίου





II. Κατασκευή δισκίων πυριτίου



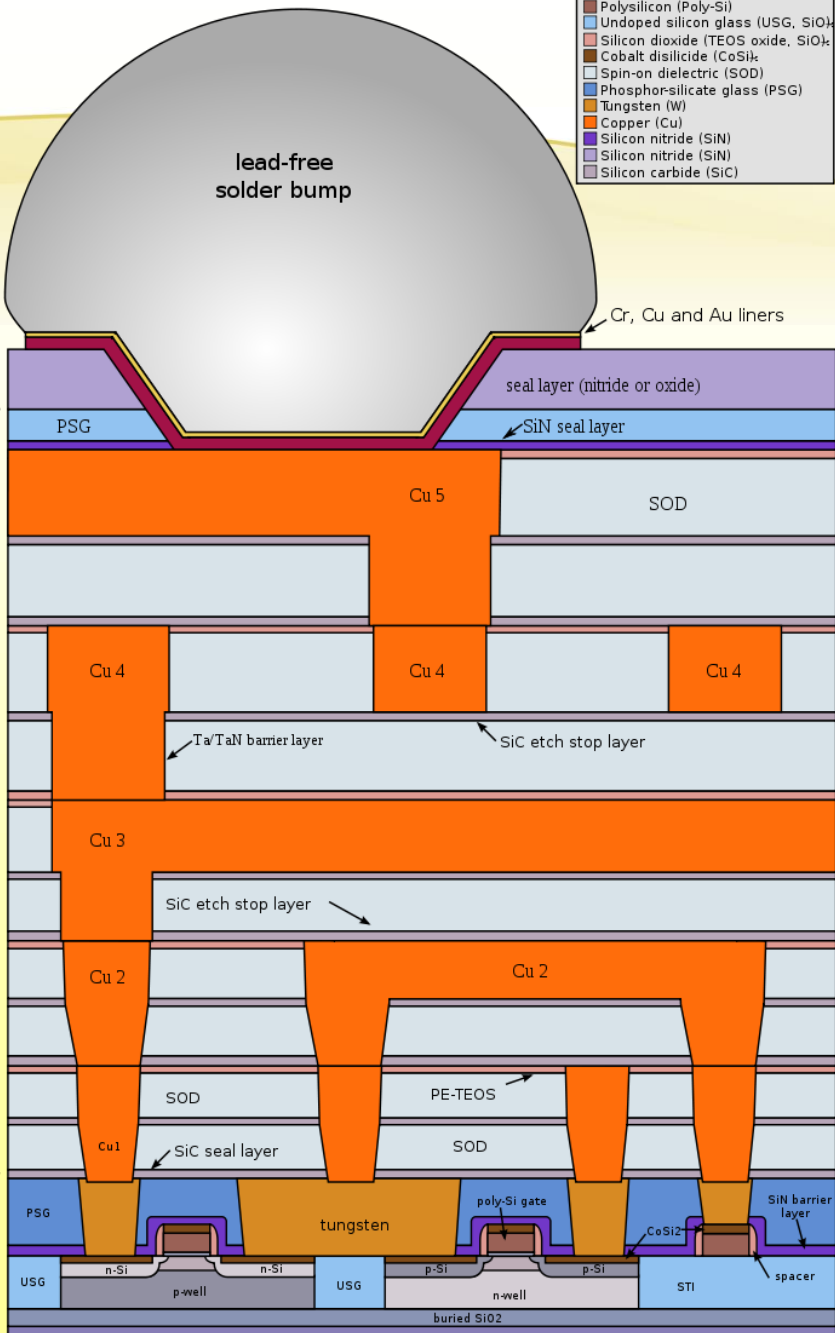
A 300 mm wafer. (Courtesy of Intel Corporation, Santa Clara, CA.)



Διεργασίες κατασκευής ολοκληρωμένων κυκλωμάτων



back-end
"Advanced Packaging"



front-end
FEOL

BEOL

Back-End Processes

Front-End Processes

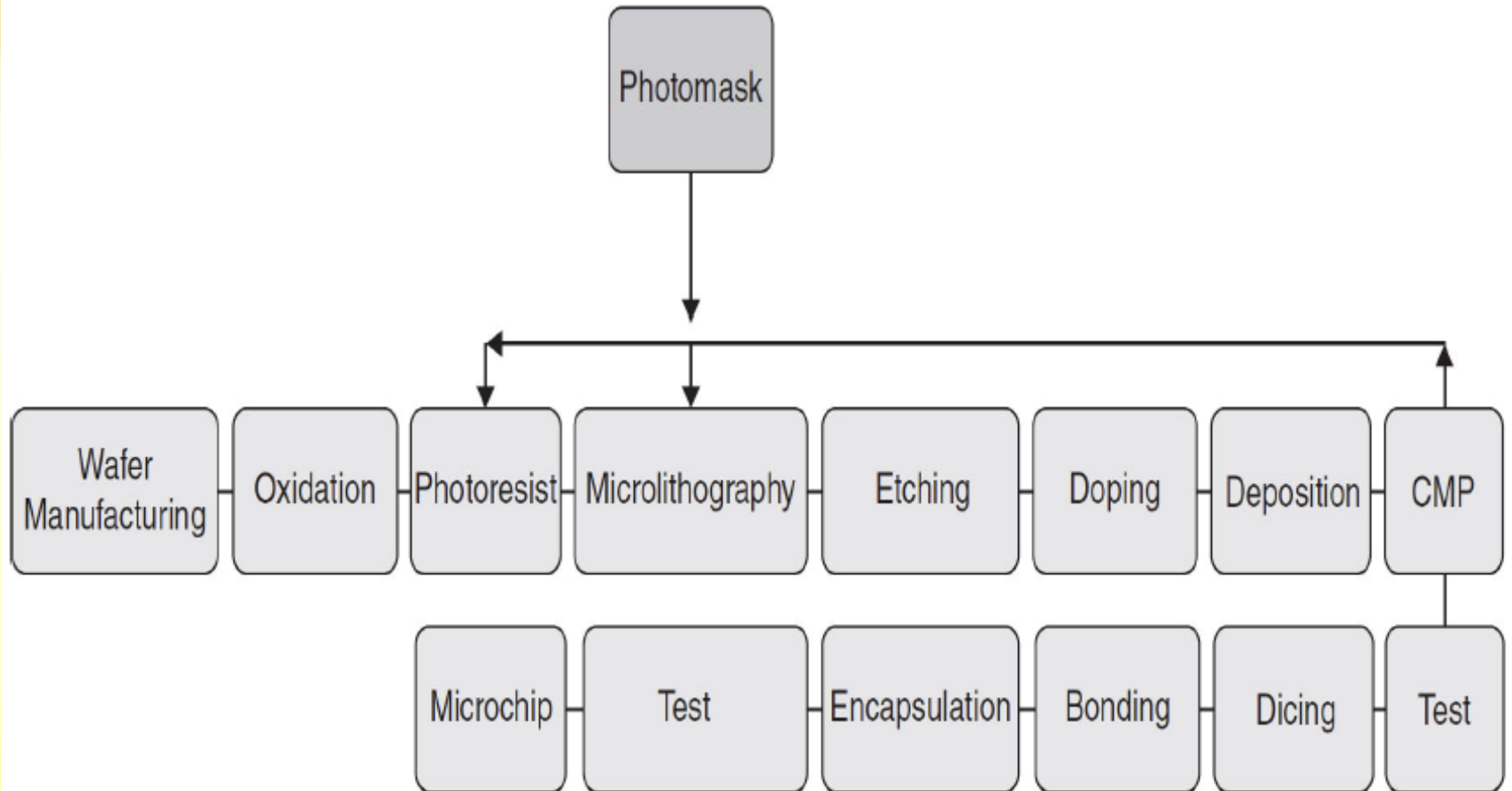
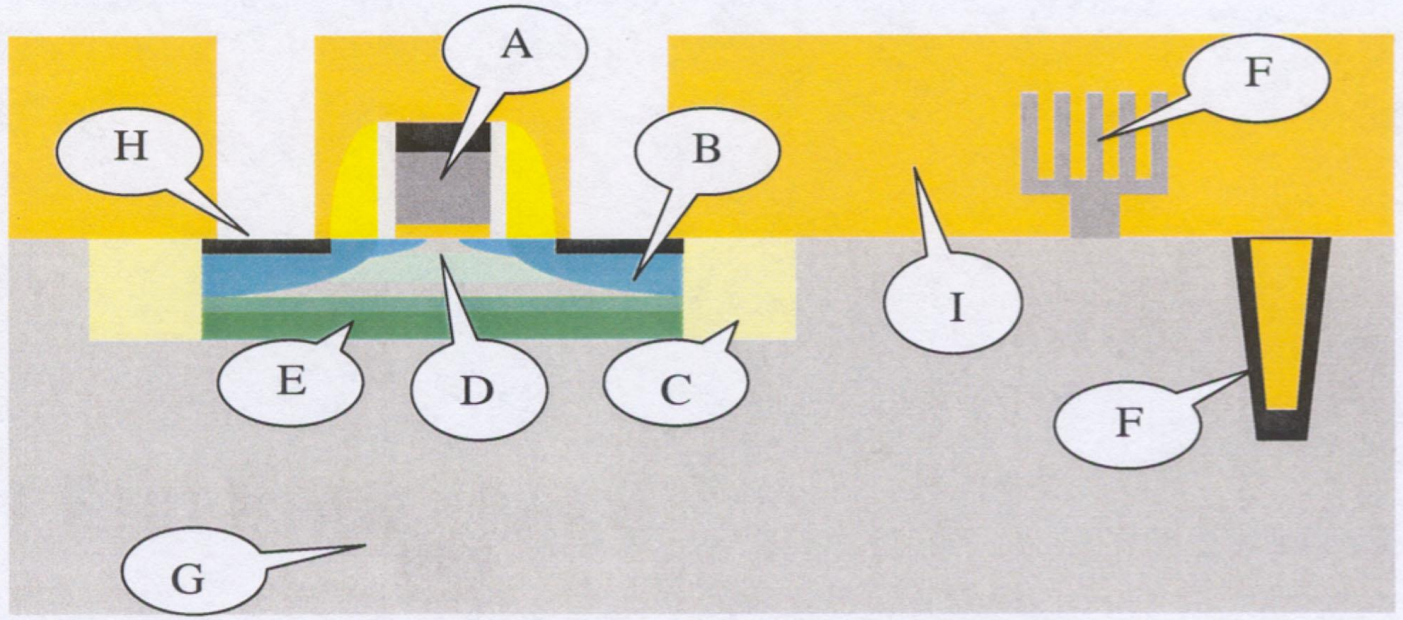


Figure 1.3 Wafer manufacturing, photomask, front-end of line process, and back-end of line process.
(Courtesy of Amica Research.)



FRONT END PROCESSES - CLEANING, LITHOGRAPHY, OXIDATION, ION IMPLANTATION, DIFFUSION, DEPOSITION AND ETCHING



- | | |
|-------------------------------------------------------------|-----------------------------------------------------------------------|
| A: GATE STACK (INCLUDING FLASH) AND SIDEWALL SPACERS | B: SOURCE/DRAIN – CONTACT AND EXTENSION |
| C: ISOLATION | D: CHANNEL DOPING |
| E: WELL DOPING | F: DRAM STACK /TRENCH CAPACITOR & FERAM STORAGE STRUCTURES |
| G: STARTING MATERIAL | H: CONTACTS |
| I: PRE-METAL DIELECTRIC LAYERS | |

Figure 43 Front End Processes Chapter Scope



Cleanroom

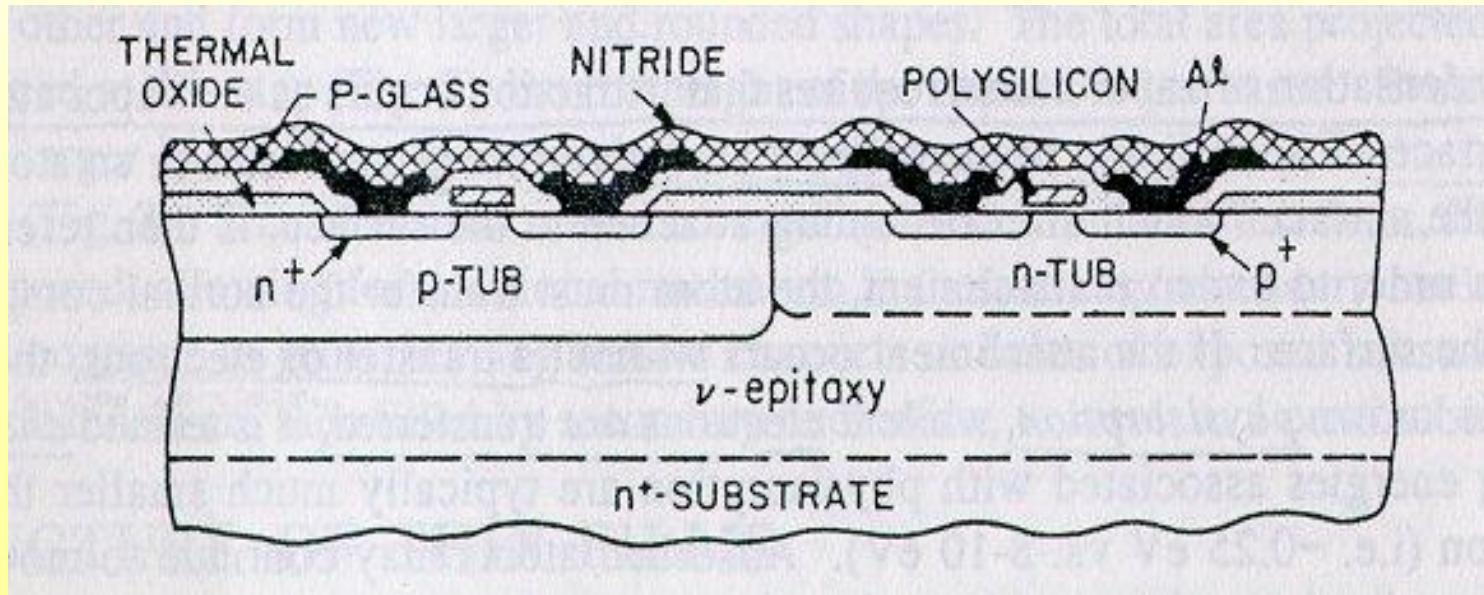


(Photo courtesy of Stanford Nanofabrication Facility.)



III. Ανάπτυξη λεπτών υμενίων

- **Λέπτα υμένια στη Μικροηλεκτρονική**
 - *Μονωτές* : Οξειδία, νιτρίδια
 - *Ημιαγωγοί* : Πολυκρυσταλλικό πυρίτιο, επιταξιακό πυρίτιο, Γερμάνιο
 - *Αγωγοί* : Αλουμίνιο, Χαλκός





III. Ανάπτυξη λεπτών υμενίων- Τεχνικές

A. Ανάπτυξη με αλληλεπίδραση με το υπόστρωμα
(πχ. Οξειδωση, νιτριδίωση)

B. Ανάπτυξη με εναπόθεση, χωρίς να προκαλούνται αλλαγές στο υπόστρωμα.

B1. Χημική εναπόθεση από ατμό (CVD, Chemical Vapor Deposition)

B2. Φυσική εναπόθεση από ατμό (PVD, Physical Vapor deposition)
Sputtering, Evaporation, Molecular Beam Epitaxy

B3. Ηλεκτροχημικές τεχνικές

B4. Spin Coating



III.A Ανάπτυξη με αλληλεπίδραση με το υπόστρωμα

ΘΕΡΜΙΚΗ ΟΞΕΙΔΩΣΗ: Είναι η διαδικασία κατά την οποία σχηματίζεται στη επιφάνεια του Si ένα στρώμα οξειδίου (SiO_2).

Το οξείδιο του πυριτίου χρησιμοποιείται

- α) Σα μάσκα για την εμφύτευση ή τη διάχυση των προσμίξεων στο Si,
- β) Για την αδρανοποίηση και προστασία της επιφάνειας (passivation),
- γ) Για τη μόνωση μεταξύ των διαφόρων διατάξεων ενός ολοκληρωμένου κυκλώματος (Field Oxide)
- δ) Σα συνιστώσα στις δομές MOS. πχ Οξείδιο Πύλης στο Τρανζίστορ MOSFET,
- ε) Σαν Πηγή Διάχυσης Προσμίξεων



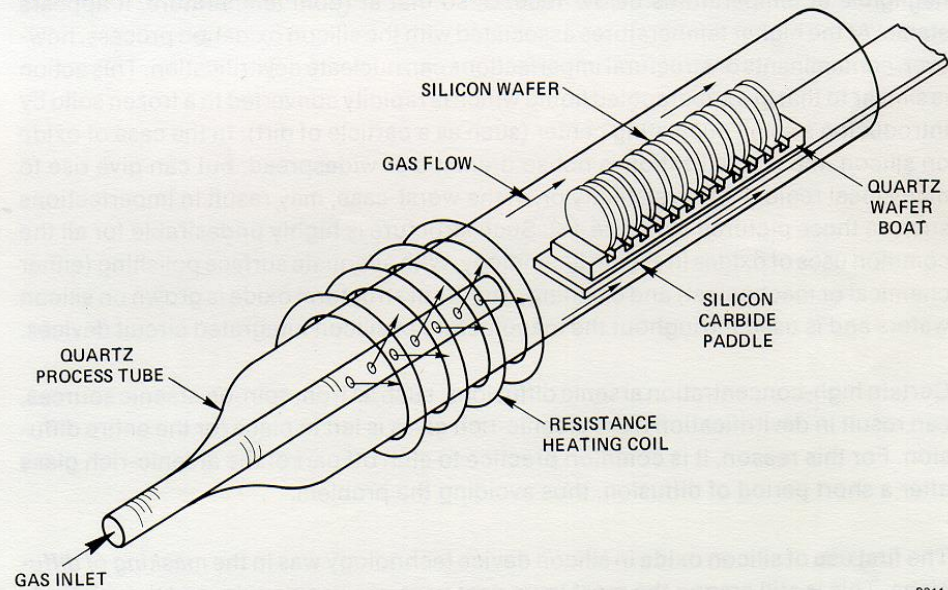
Θερμικής οξείδωση

- Ξηρή Οξείδωση (DRY OXYGEN)
- Υγρή Οξείδωση (WET OXYGEN)
- Πυρογενική Οξείδωση (PYROGENIC STEAM)



Oxidation Furnace
(Silicon Valley Group - Thermco Systems)

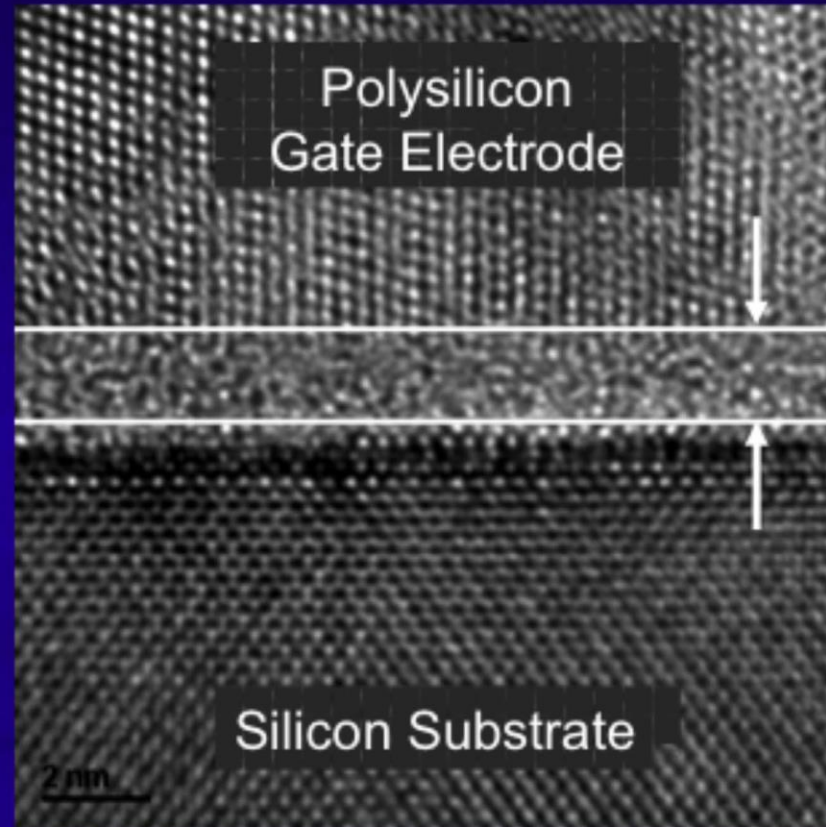
furnaces, such as the one depicted in Figure 4-1.





Θερμικής οξείδωση

90 nm Generation Gate Oxide



1.2 nm SiO_2

Gate oxide is less than 5 atomic layers thick

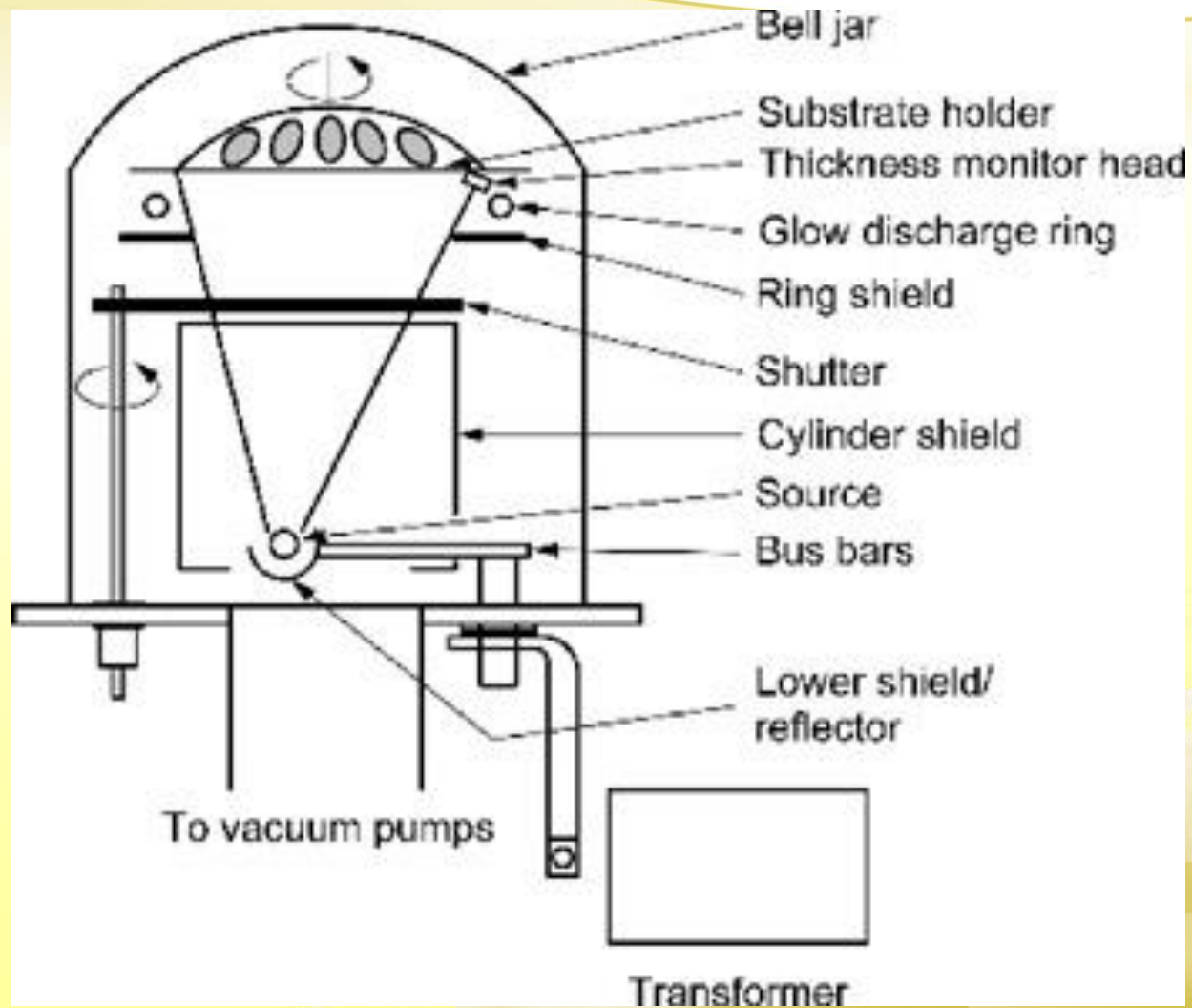


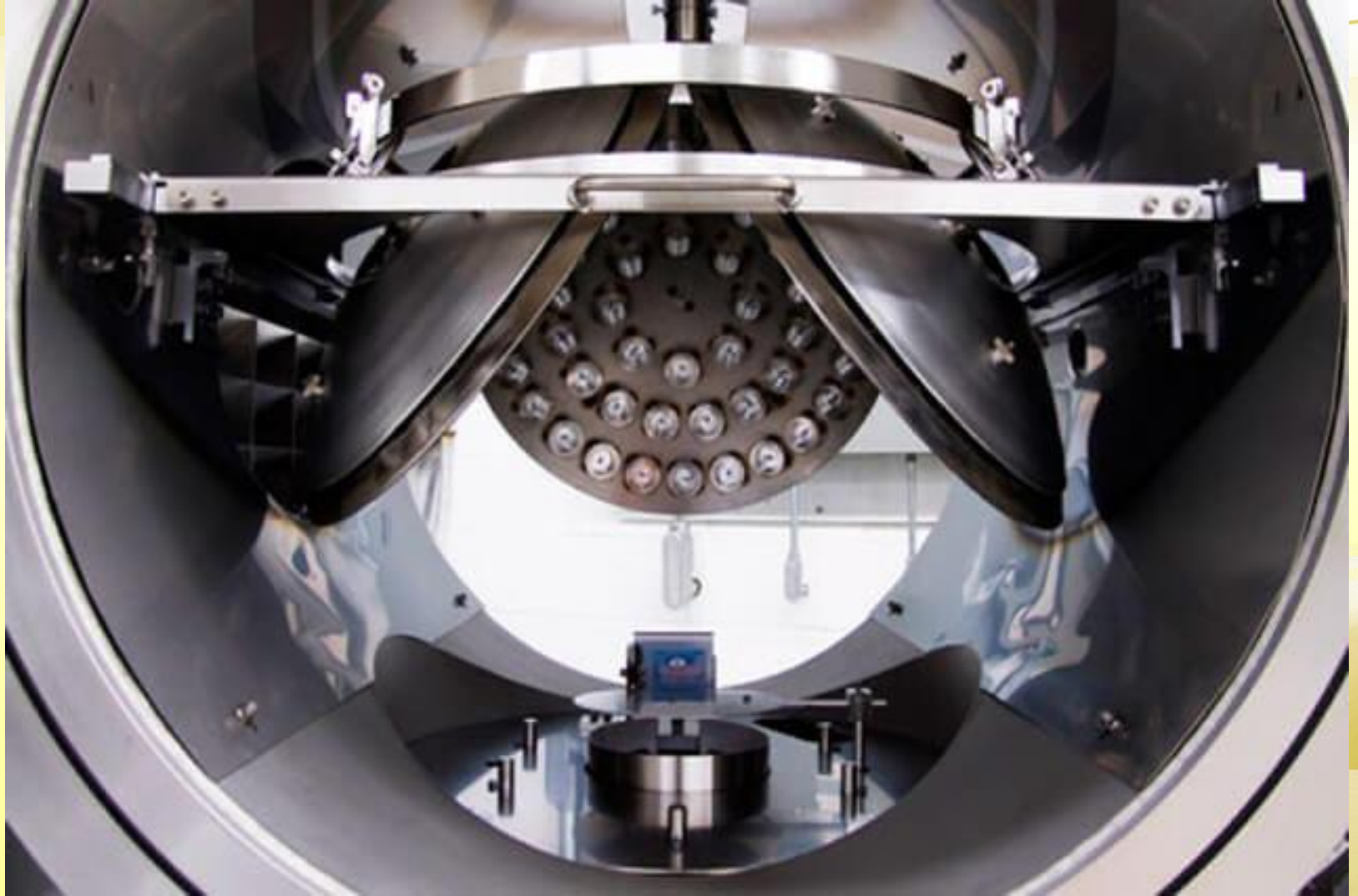
III.B Ανάπτυξη με εναπόθεση, χωρίς να προκαλούνται αλλαγές στο υπόστρωμα.

- Physical vapor deposition (PVD)
 - Thermal evaporation
 - Sputtering
- Chemical vapor deposition (CVD)
- Electrochemical deposition
 - Electroless
 - Electrochemical
- Spin Coating



III.B1 Physical vapor deposition (PVD)

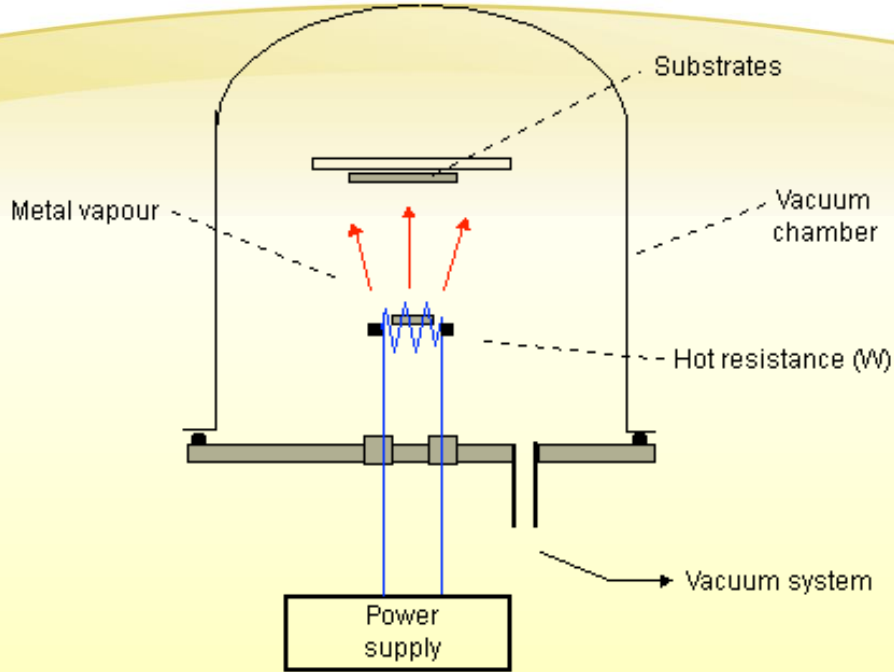




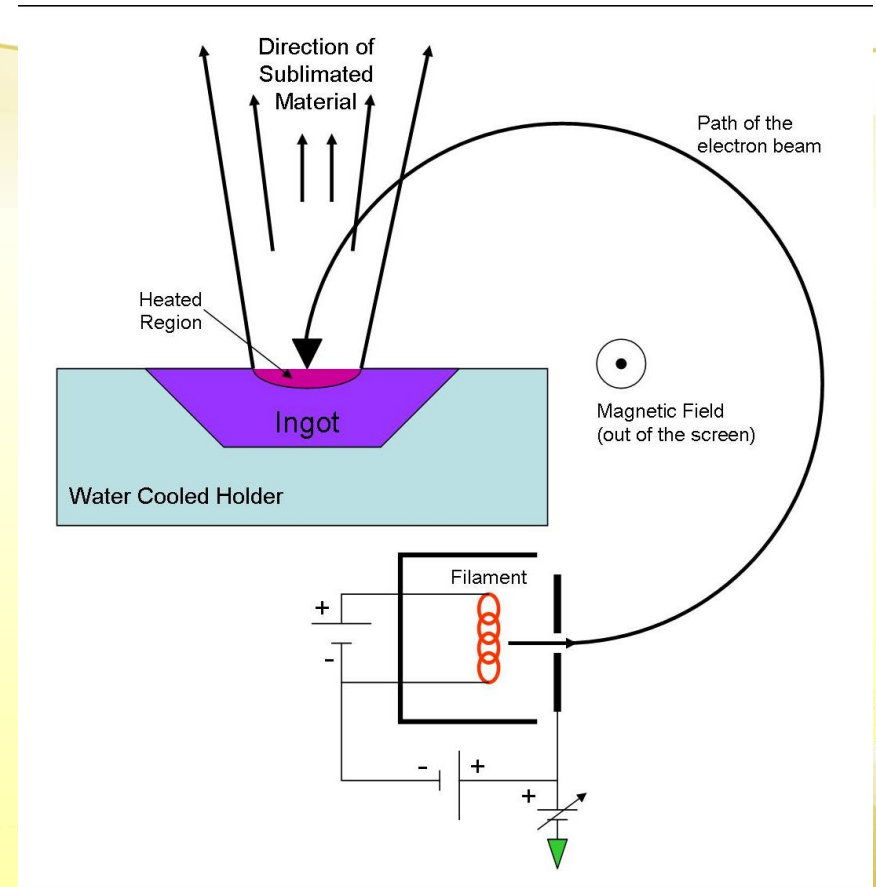




III.B1.α Thermal evaporation



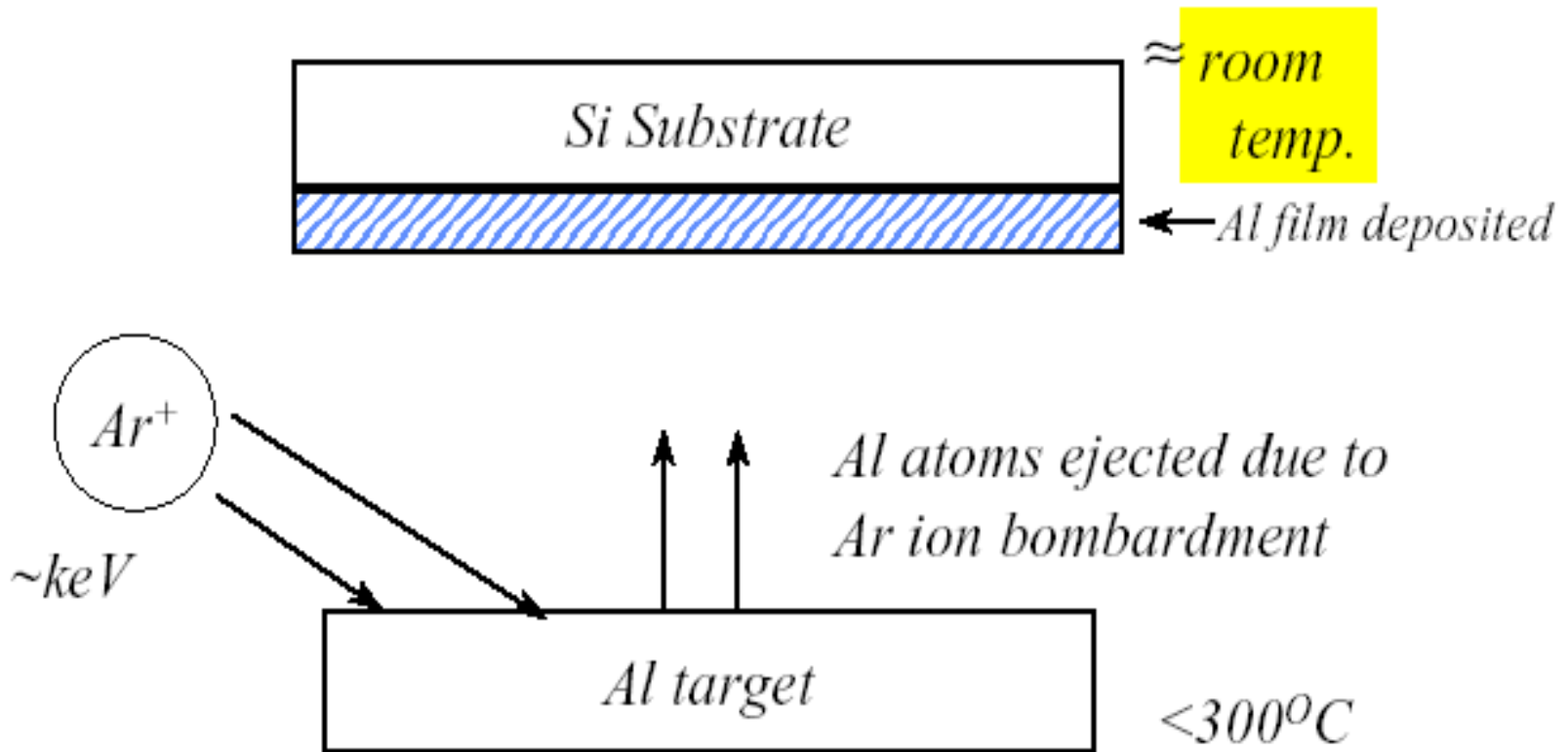
III.B1.b e-gun evaporation



Πλεονέκτημα:
 Εναπόθεση σε πολύ χαμηλή
 θερμοκρασία, ακόμα και θερμοκρασία
 περιβάλλοντος

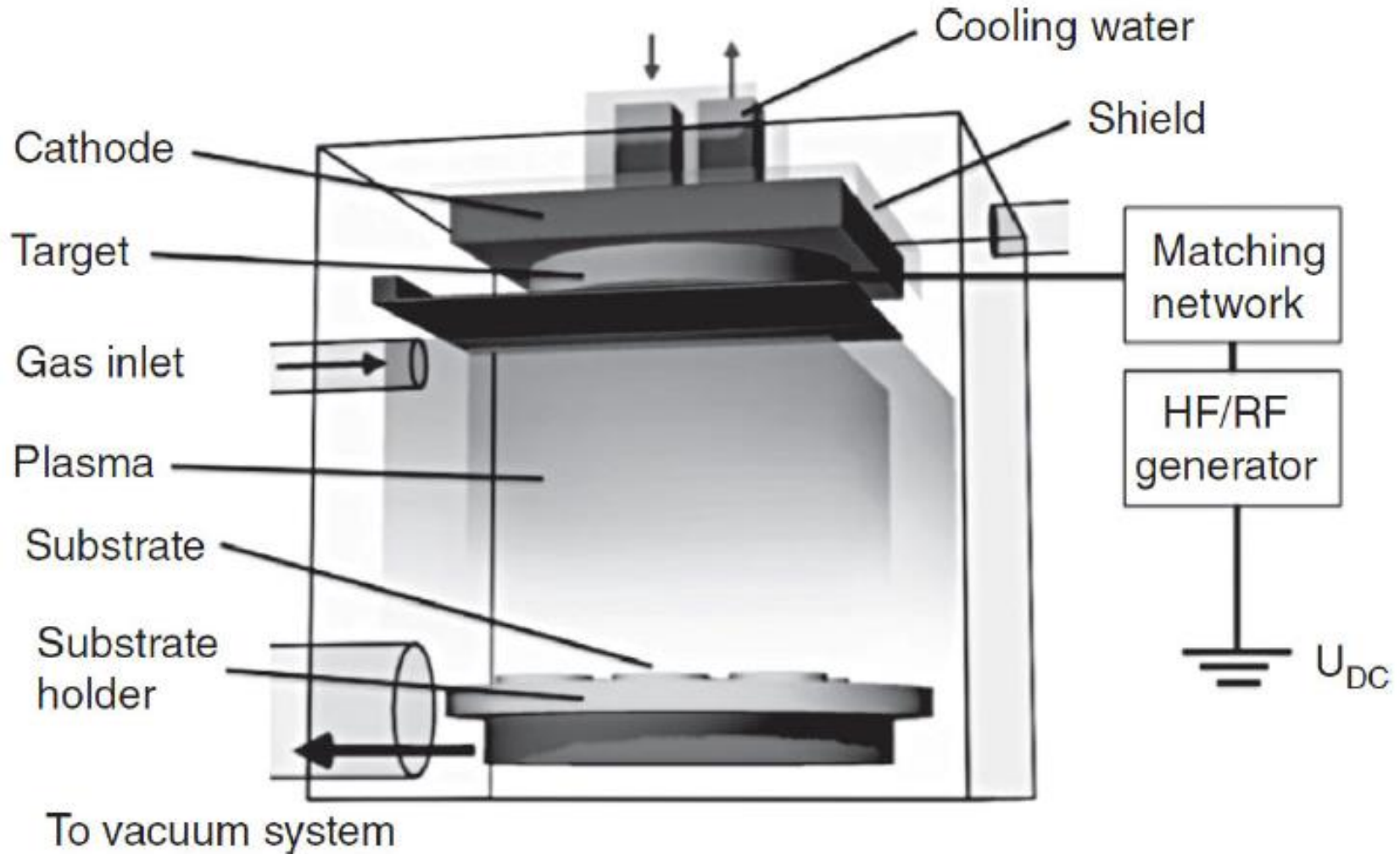


III.B1.c Sputtering Deposition





III.B1.c Sputtering Deposition

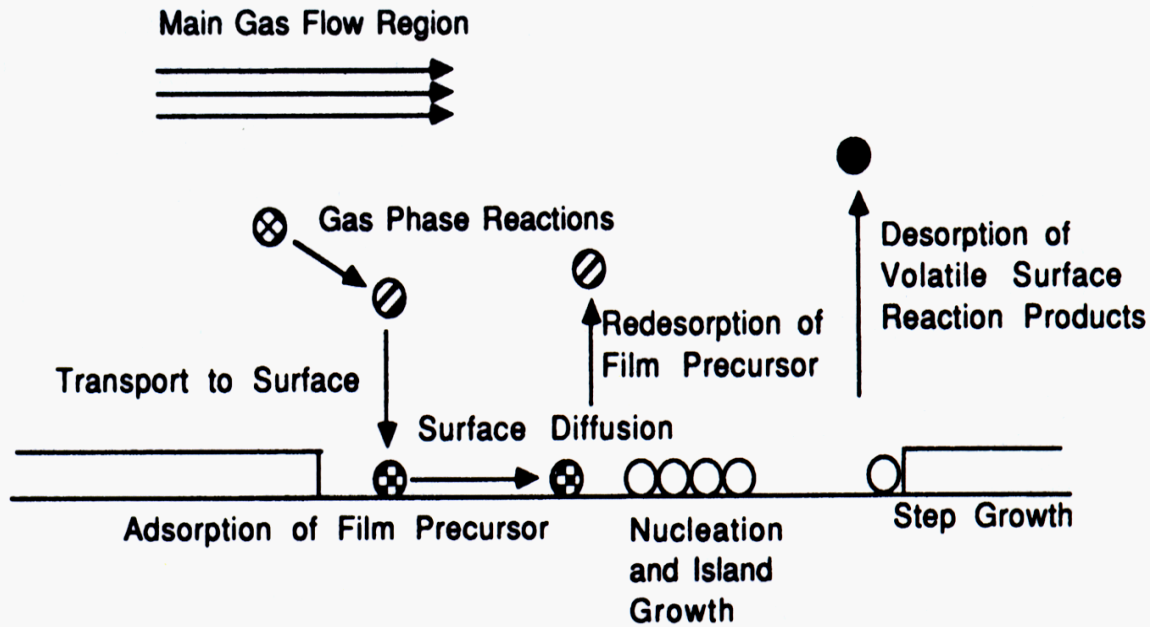


11.12 Schematic of HF/RF sputter process and equipment.

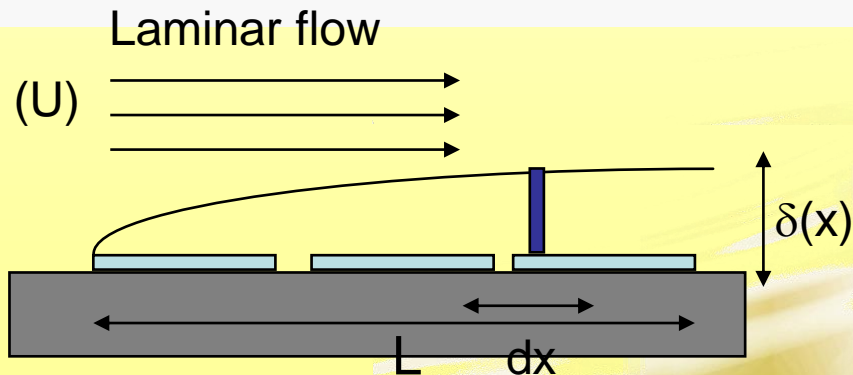


III.B2 Χημική Εναπόθεση από Ατμό

1. Τα αντιδρώντα μεταφέρονται στην επιφάνεια του δισκίου
2. Τα αντιδρώντα προσροφώνται στην επιφάνεια του δισκίου
3. Μια χημική αντίδραση λαμβάνει χώρα στην επιφάνεια για το σχηματισμό του υμενίου και των άλλων προϊόντων της αντίδρασης
4. Τα προϊόντα της αντίδρασης εκπέμπονται από την επιφάνεια
5. Τα προϊόντα της αντίδρασης μεταφέρονται μακριά από την επιφάνεια του δισκίου.

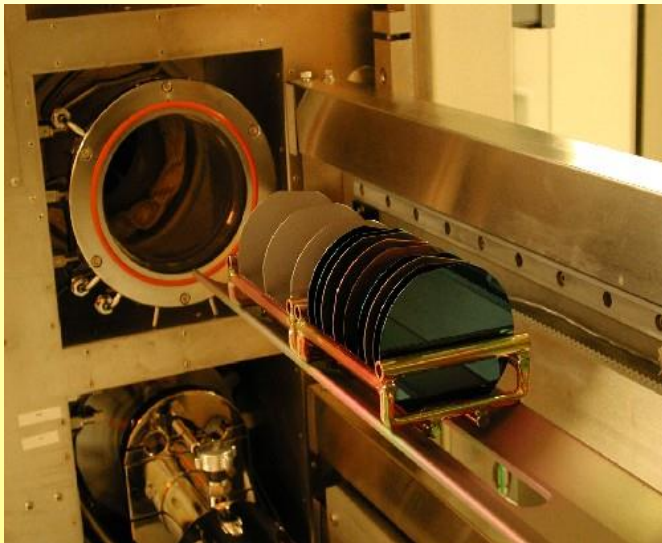
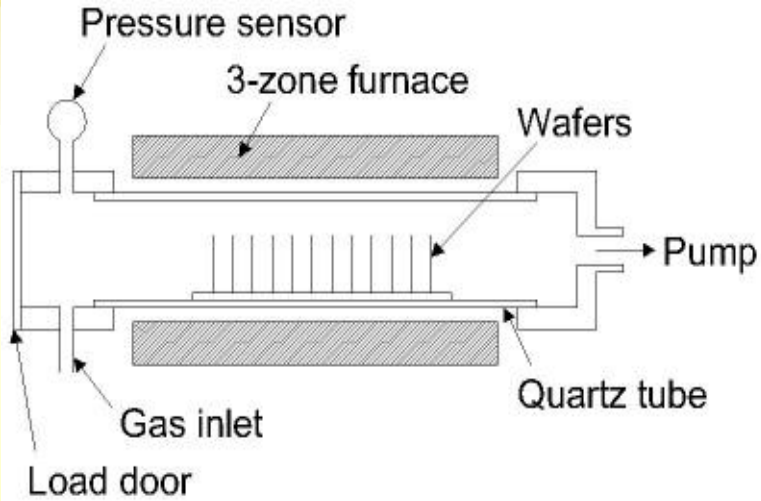


- Energy sources for deposition:
 - Thermal
 - Plasma
 - Laser
 - Photons





Συστήματα εναπόθεσης υμενίων-LPCVD





Spin Coating

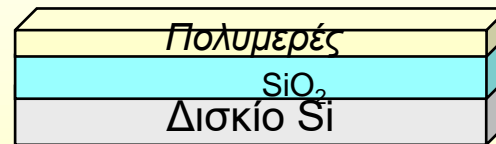
- Viscous liquid is poured on center of wafer
- Wafer spins at 1000-5000 RPM for ~30s
- Baked on hotplates 80-500C for 10-1000s
- Application of etchants and solvents, rinsing
- Deposition of polymers, sol-gel precursors



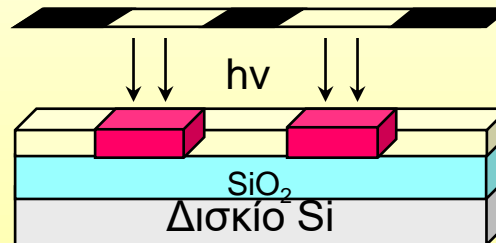


Λιθογραφία

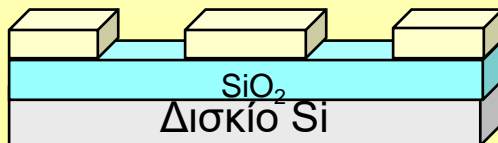
Λιθογραφία : Η διαδικασία αποτύπωσης ενός σχήματος σε ένα φωτοευαίσθητο υλικό.



1. επίστρωση πολυμερούς σε φιλμ οξειδίου

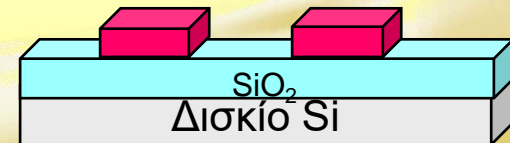


2. έκθεση σε ακτινοβολία μέσω μάσκας



Θετική

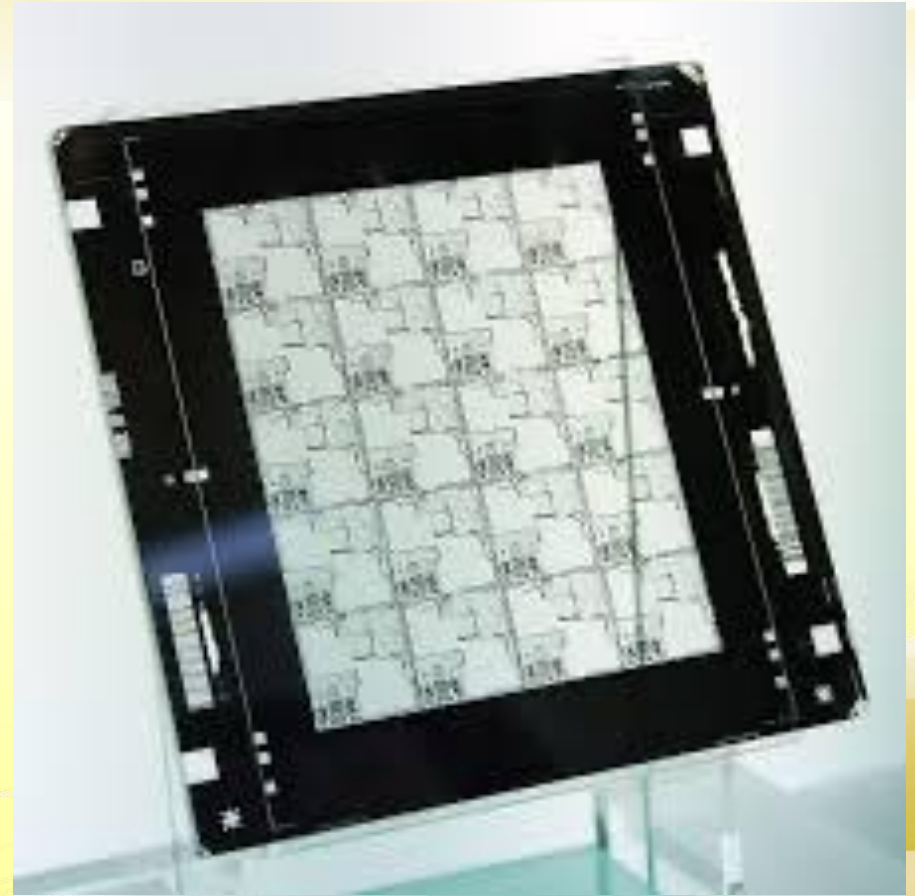
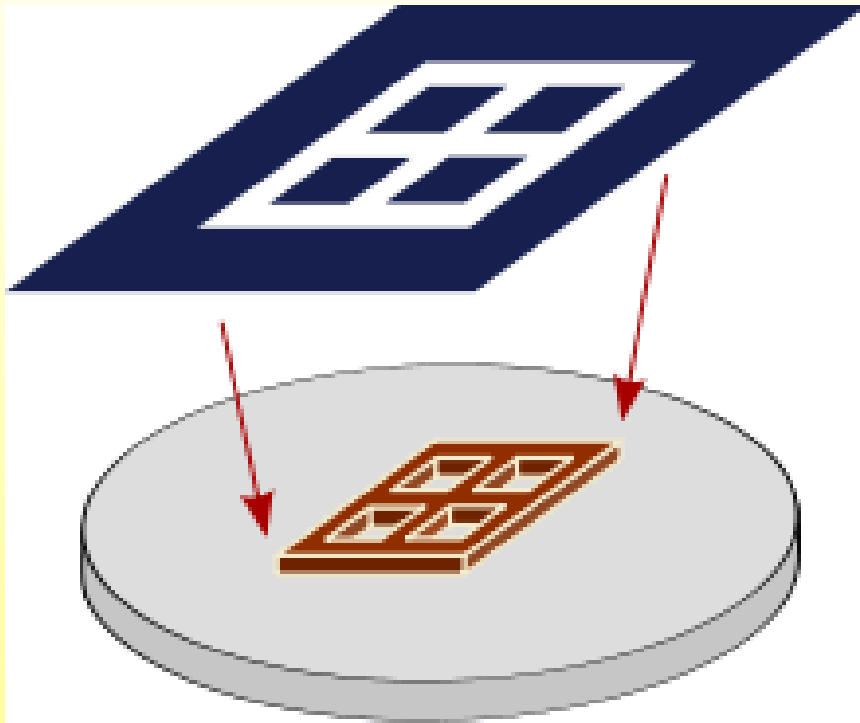
3. εμφάνιση



Αρνητική



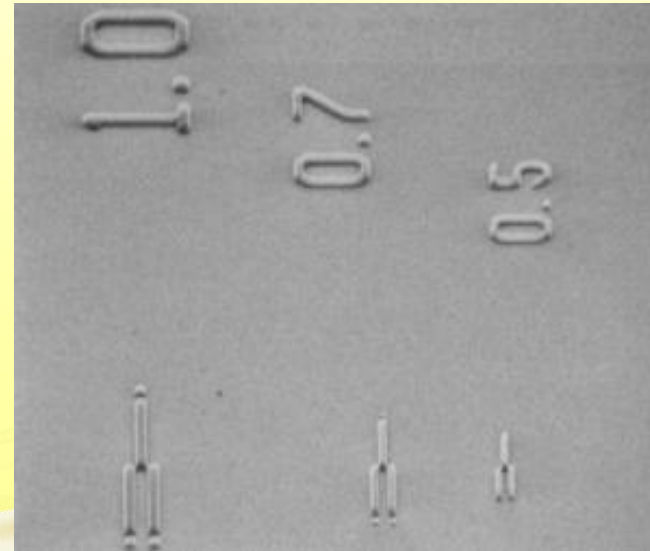
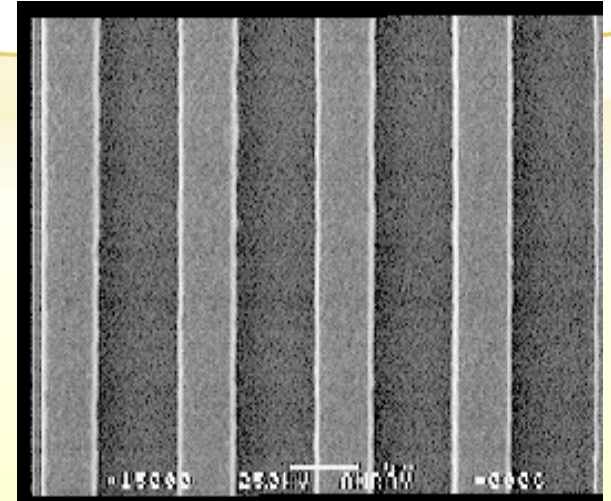
Λιθογραφία





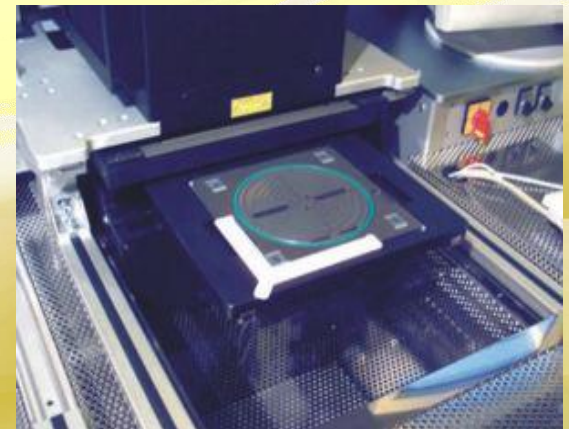
Είδη Λιθογραφίας

- Οπτική λιθογραφία
- Λιθογραφία Ηλεκτρονικής Δέσμης
- Λιθογραφία ακτίνων Χ



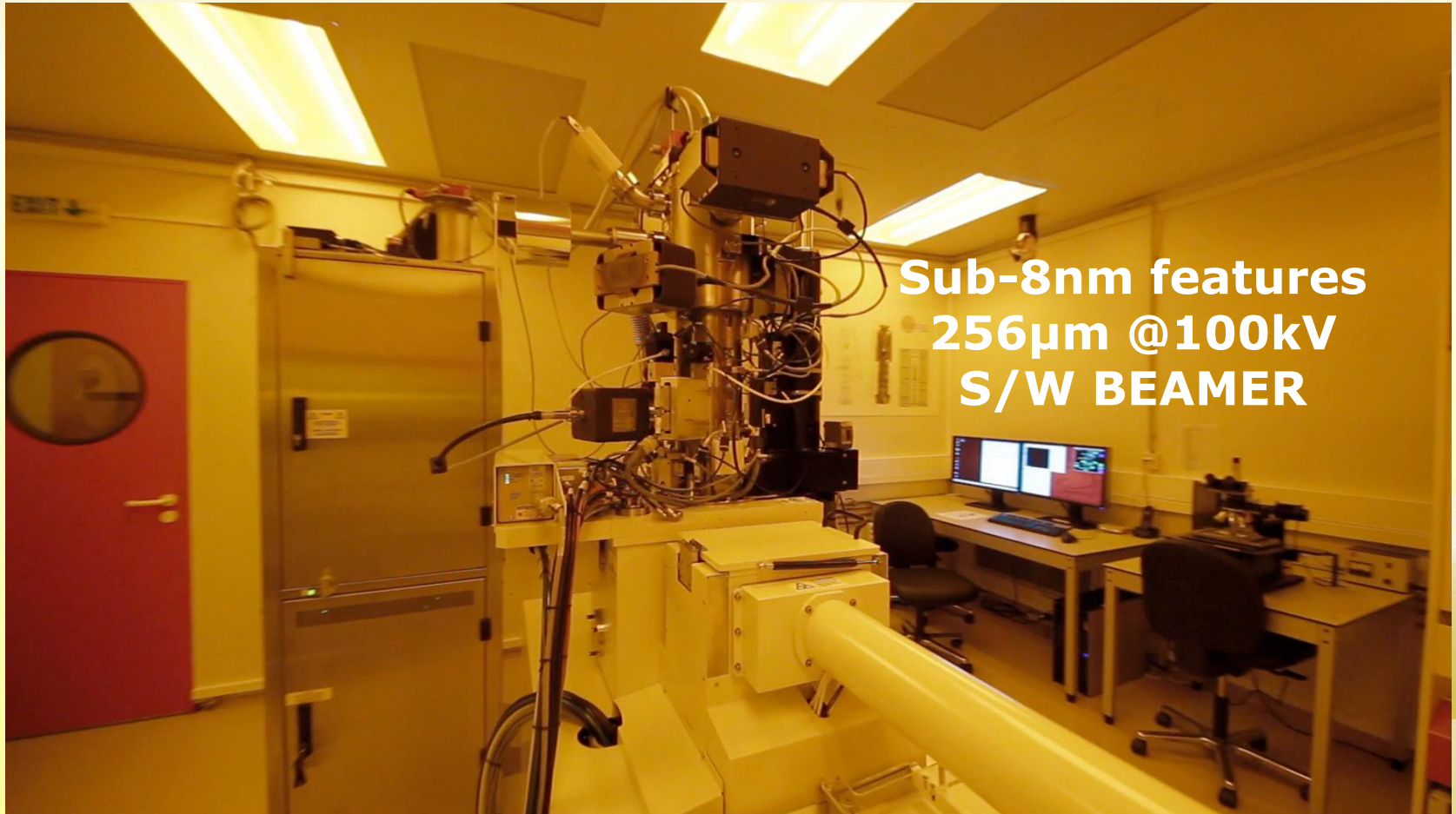


Συστήματα Οπτικής Λιθογραφίας





E-beam Lithography Facility EBPG5000plusES

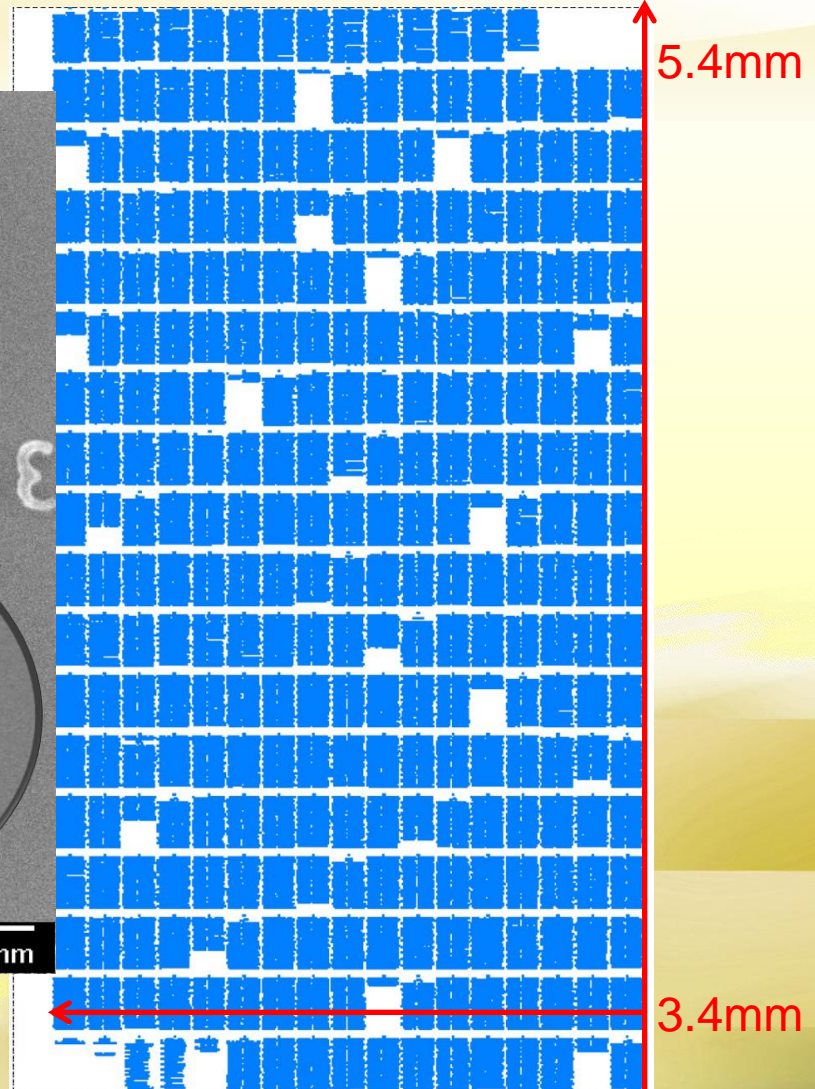
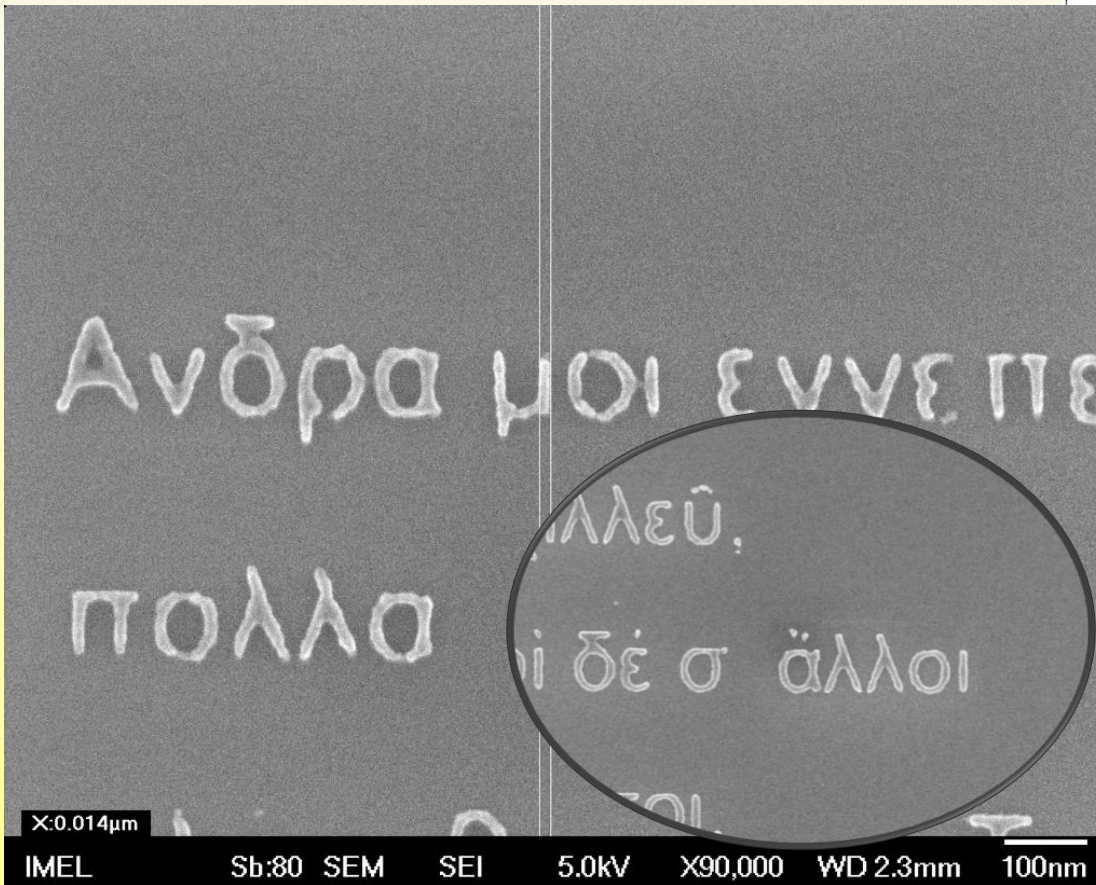


**Sub-8nm features
256 μ m @100kV
S/W BEAMER**



Homer's Odyssey on a tip

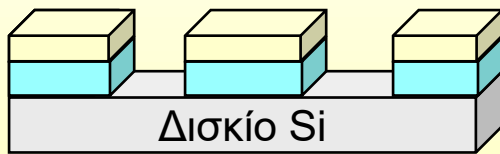
Homer's Odyssey has 303 pages



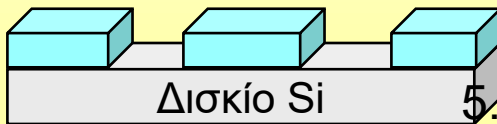
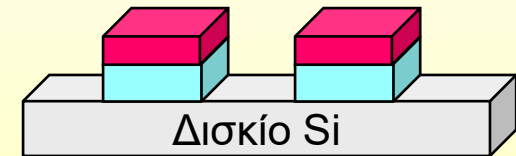


Εγχάραξη υμενίων

Εγχάραξη : Η διαδικασία αφαίρεσης ενός υμενίου.



4. εγχάραξη του οξειδίου με πλάσμα

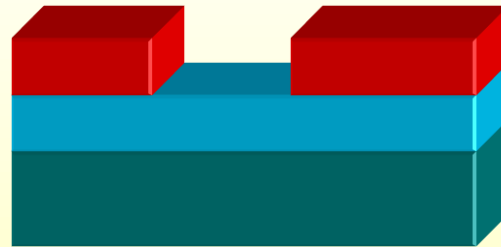


5. αφαίρεση του πολυμερούς





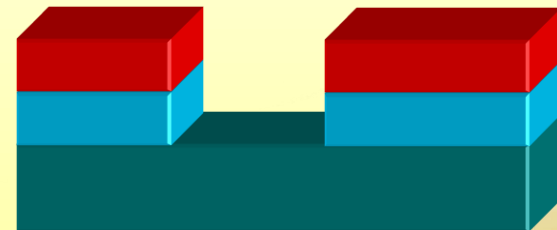
Εγχάραξη υμενίων



Μάσκα, π.χ. φωτοπολυμερές
Υμένιο που πρόκειται να εγχαραχτεί, π.χ. SiO_2
Υπόστρωμα, π.χ. Si



Ισοτροπική εγχάραξη



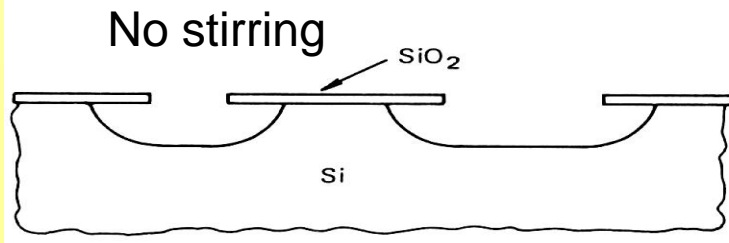
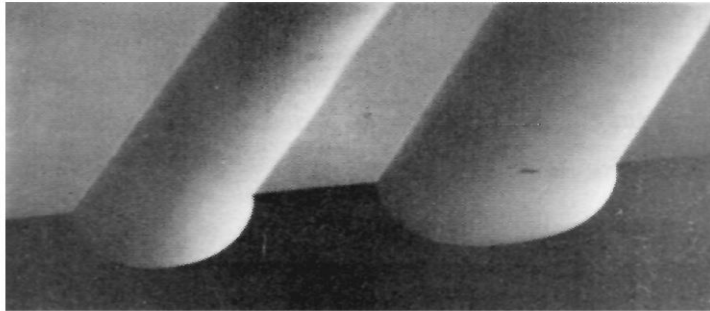
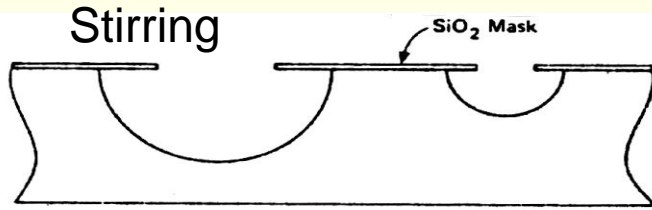
Ανισοτροπική εγχάραξη



Είδη εγχάραξης

Υγρή εγχάραξη (Wet etching)

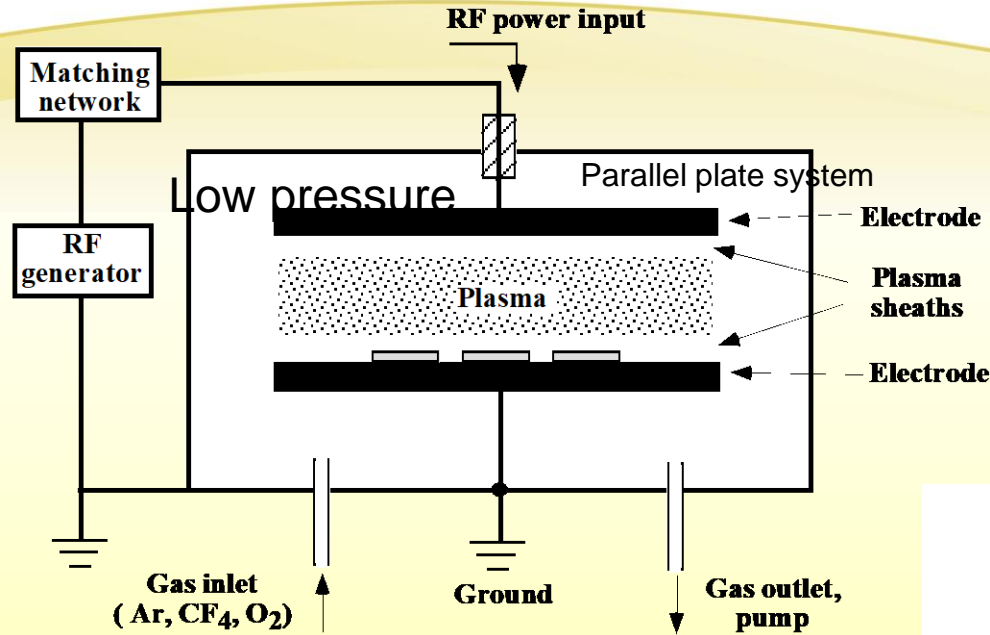
Με χρήση κατάλληλων διαλυμάτων (1) ανάλογα με το υμένιο που **θέλουμε** να εγχαράξουμε και (2) ανάλογα με τα υμένια που **δεν θέλουμε** να εγχαράξουμε



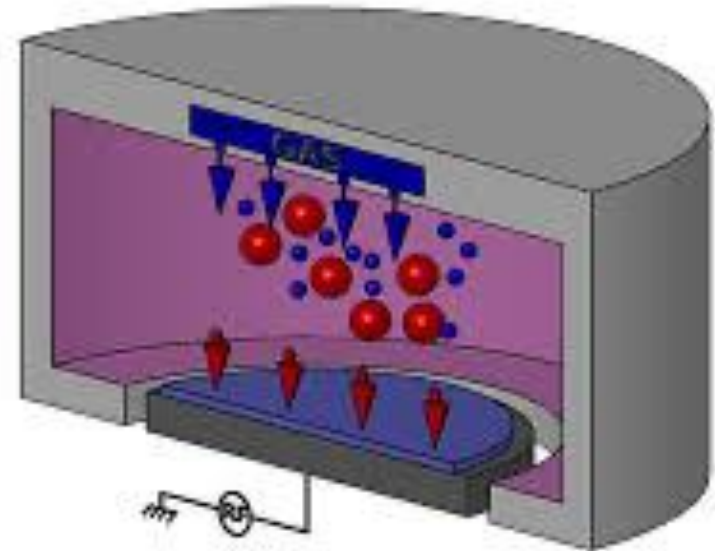
- Processes tend to be highly **selective** but **isotropic** (except for crystallographically dependent etches).



Ξηρή εγγάραξη (Dry etching or Plasma Etching)



Replaces wet processes in VLSI – **directional etching**, faster, (**less selective**) but does not degrade PR adhesion as some wet steps do.



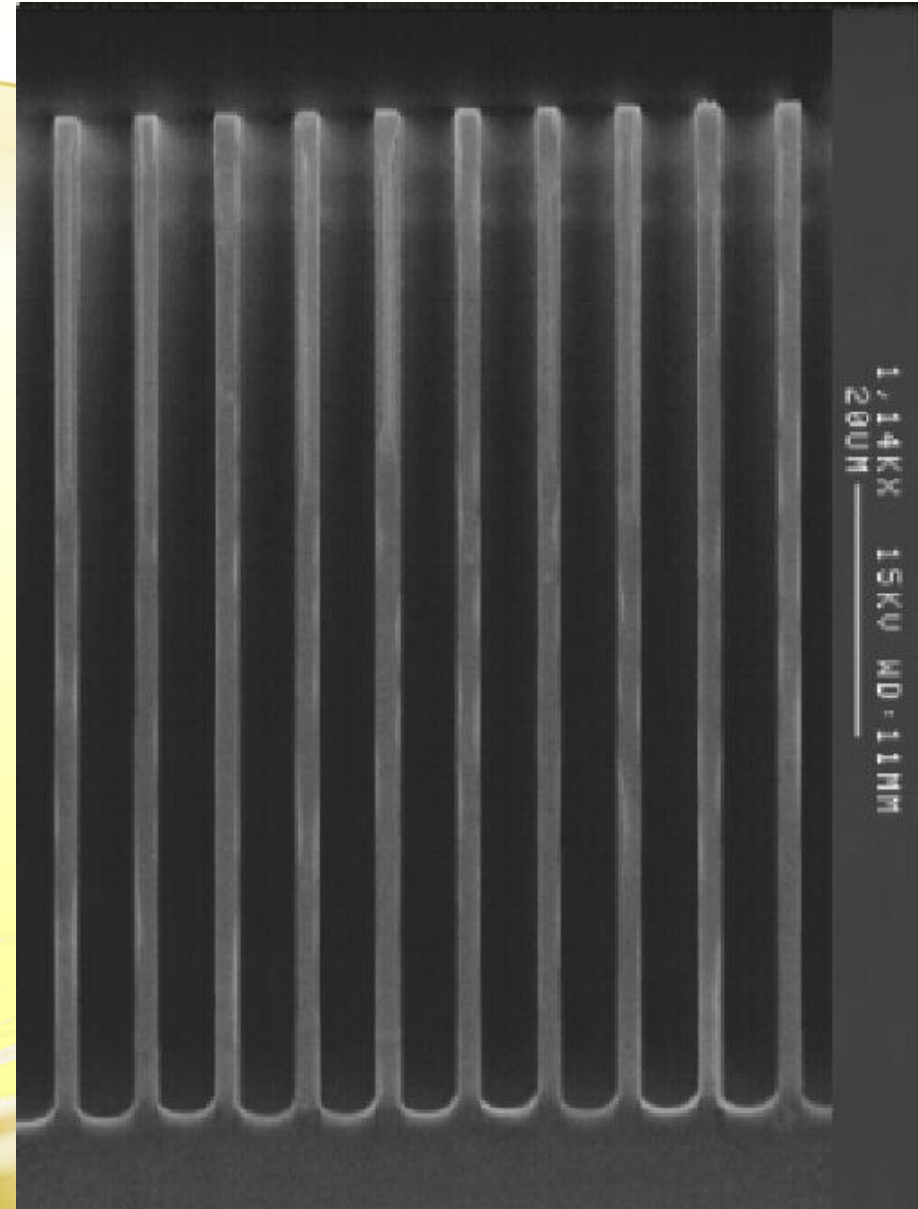
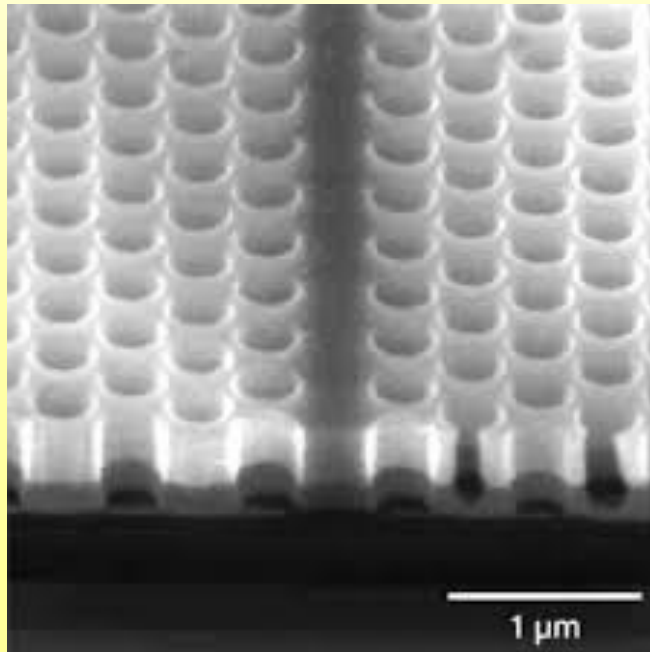
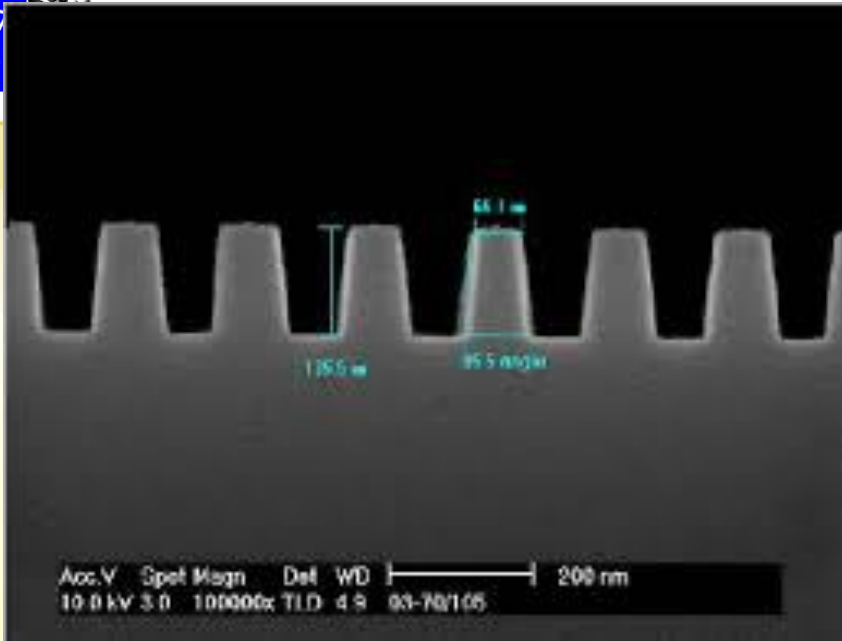


Ξηρή εγχάραξη (Dry etching or Plasma Etching)





Ξηρή εγχάραξη (Dry etching or Plasma Etching)



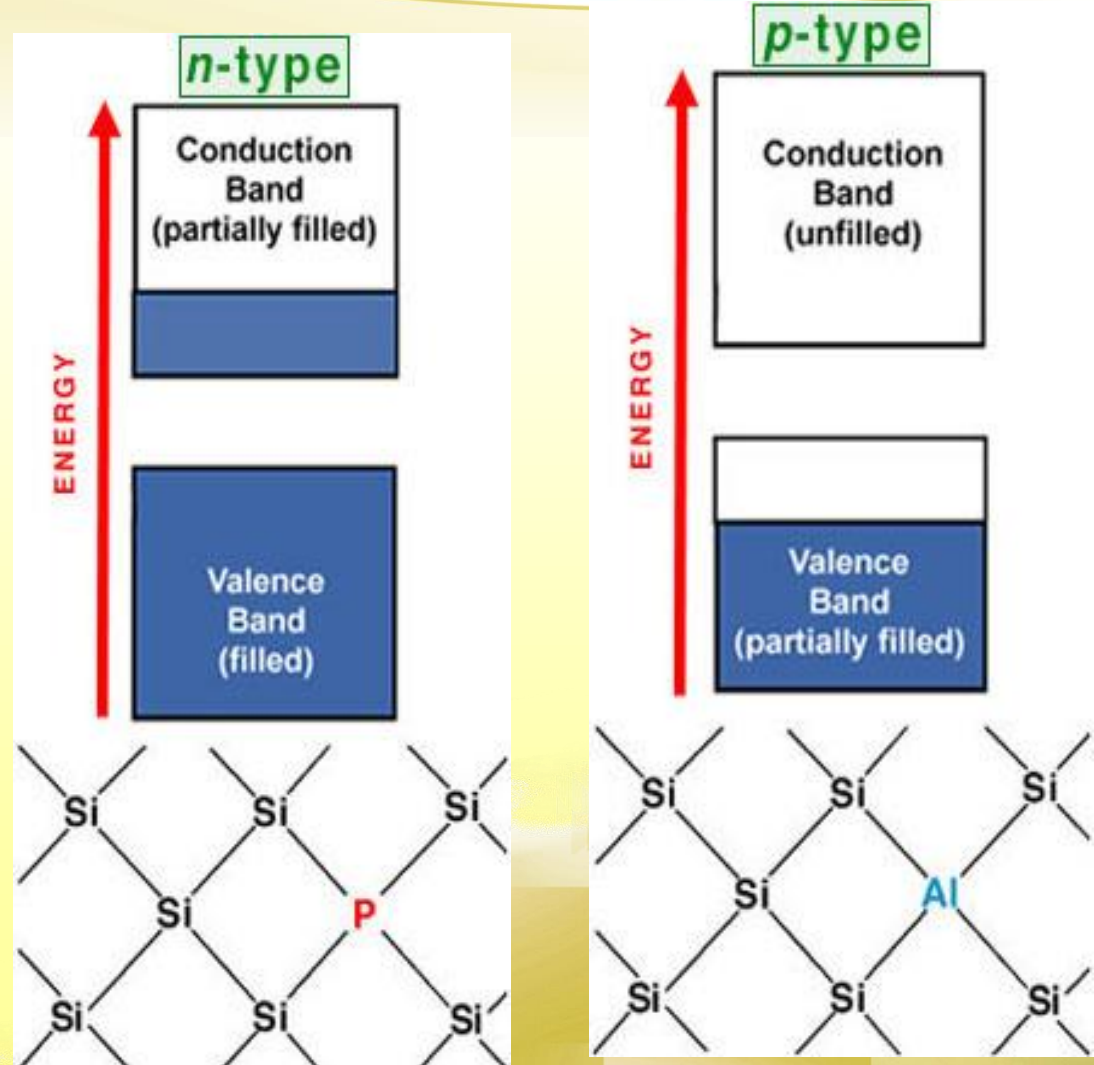


Εισαγωγή προσμίξεων στο πυρίτιο

Οι μηχανισμοί αγωγιμότητας εξαρτώνται από το είδος της πρόσμιξης (Dopant) με την οποία νοθεύουμε το πυρίτιο (doping).

Τύπου N : As, P, Sb (φορείς αγωγιμότητας : ηλεκτρόνια)

Τύπου P : B, In, Al (φορείς αγωγιμότητας : οπές)



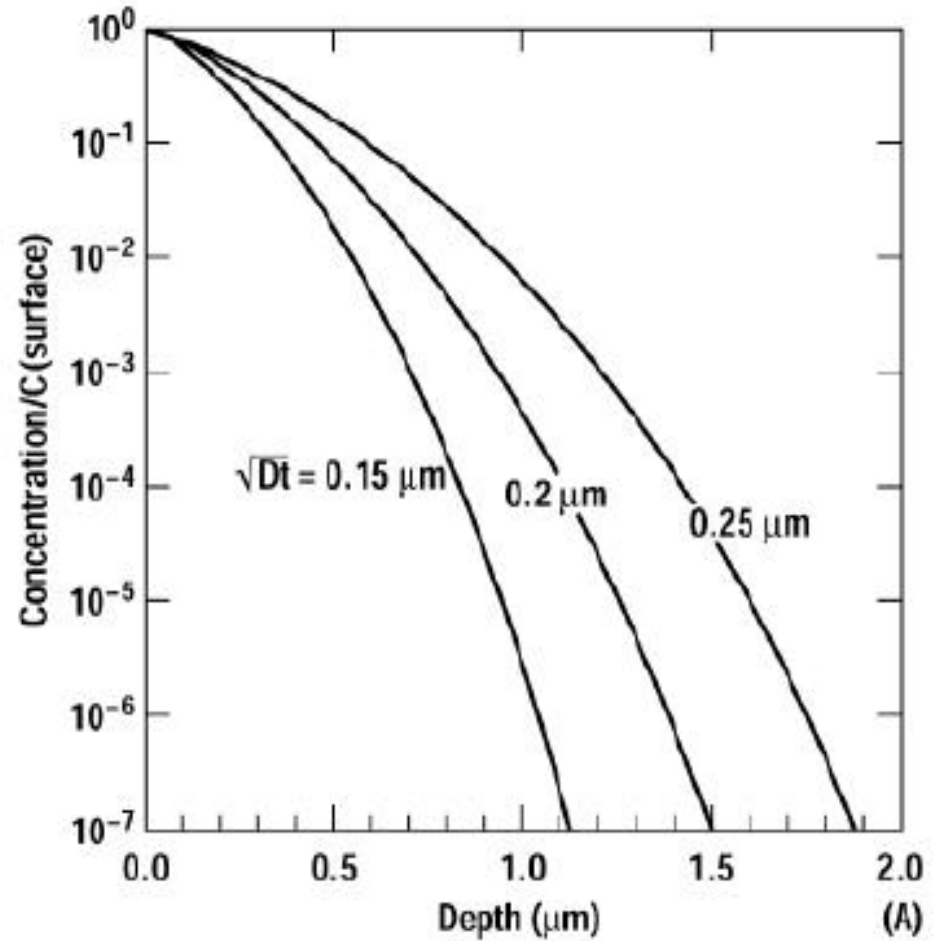
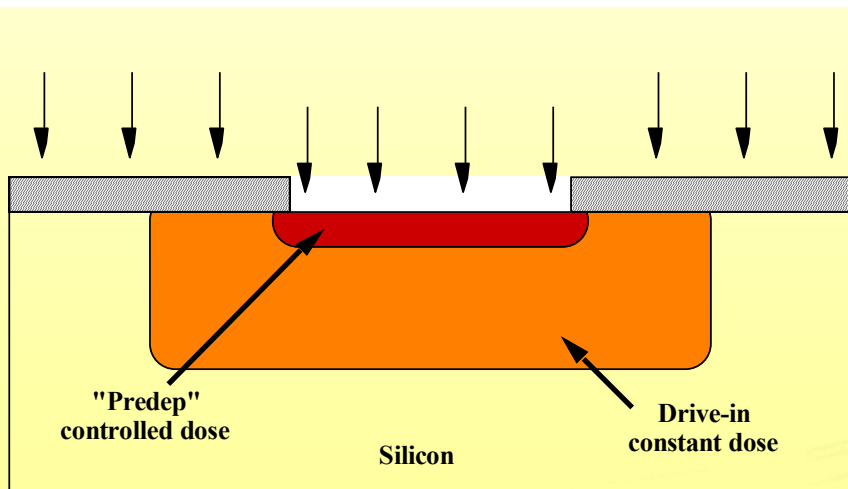
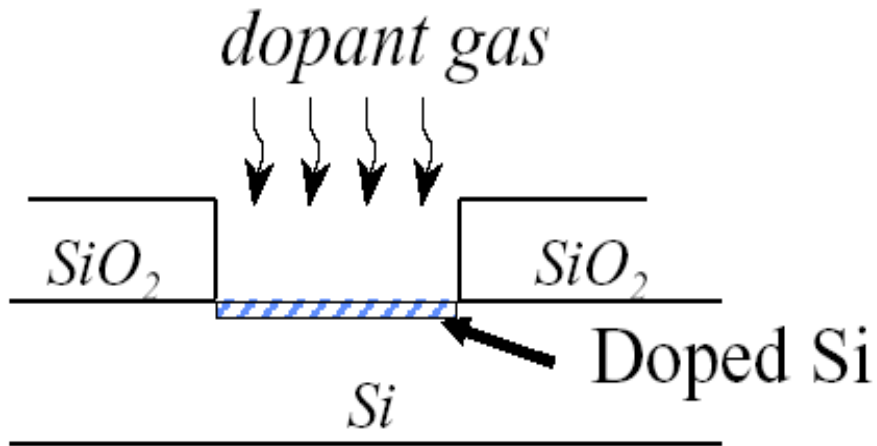


Διαδικασίες νόθευσης του πυριτίου

- Διάχυση με προ-εναπόθεση και Drive-In
- Ιοντική εμφύτευση και θερμική ανόπτηση

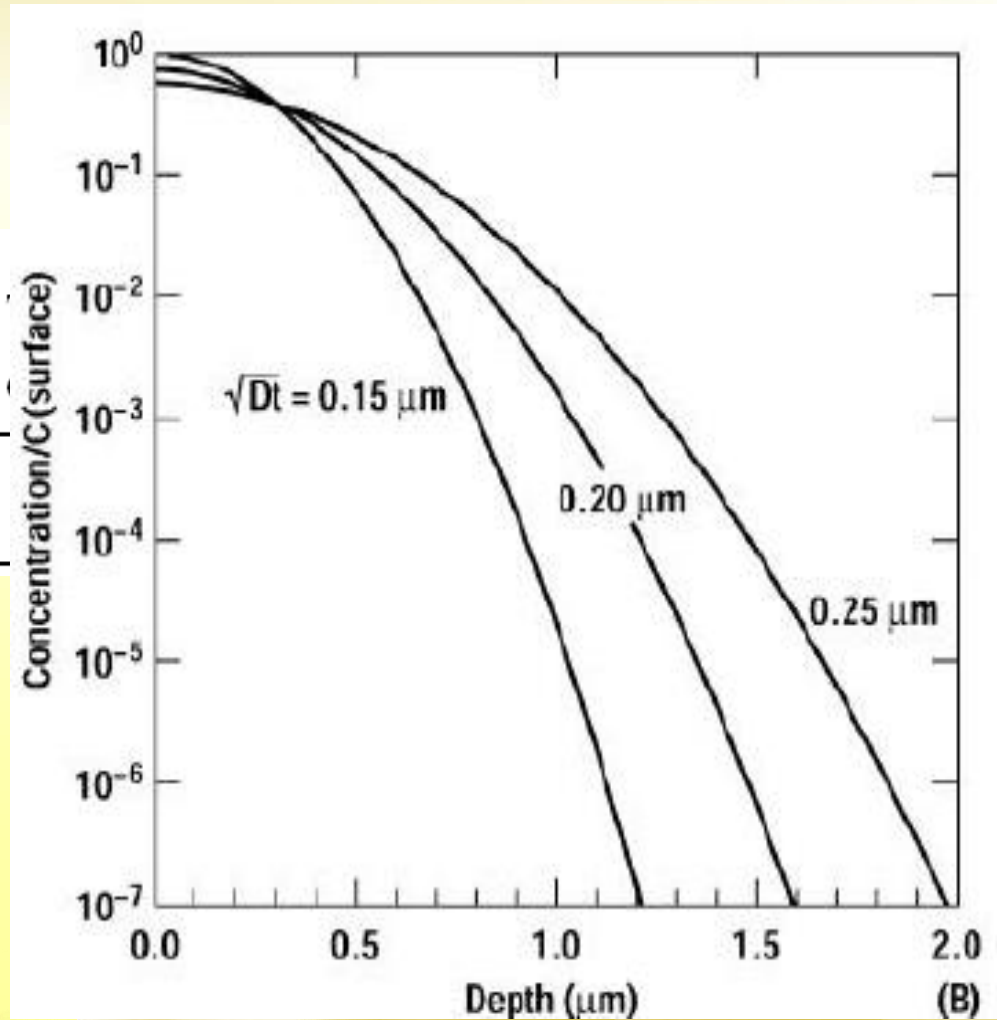
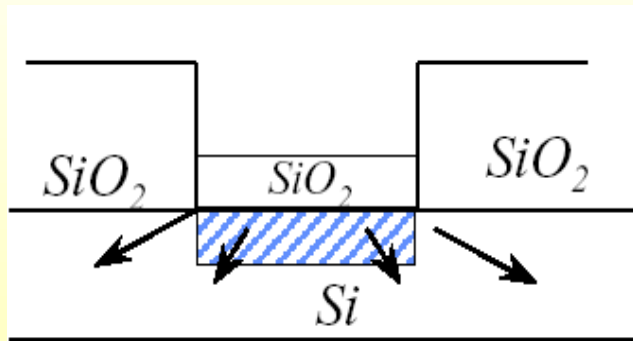


Διάχυση με προ-εναπόθεση



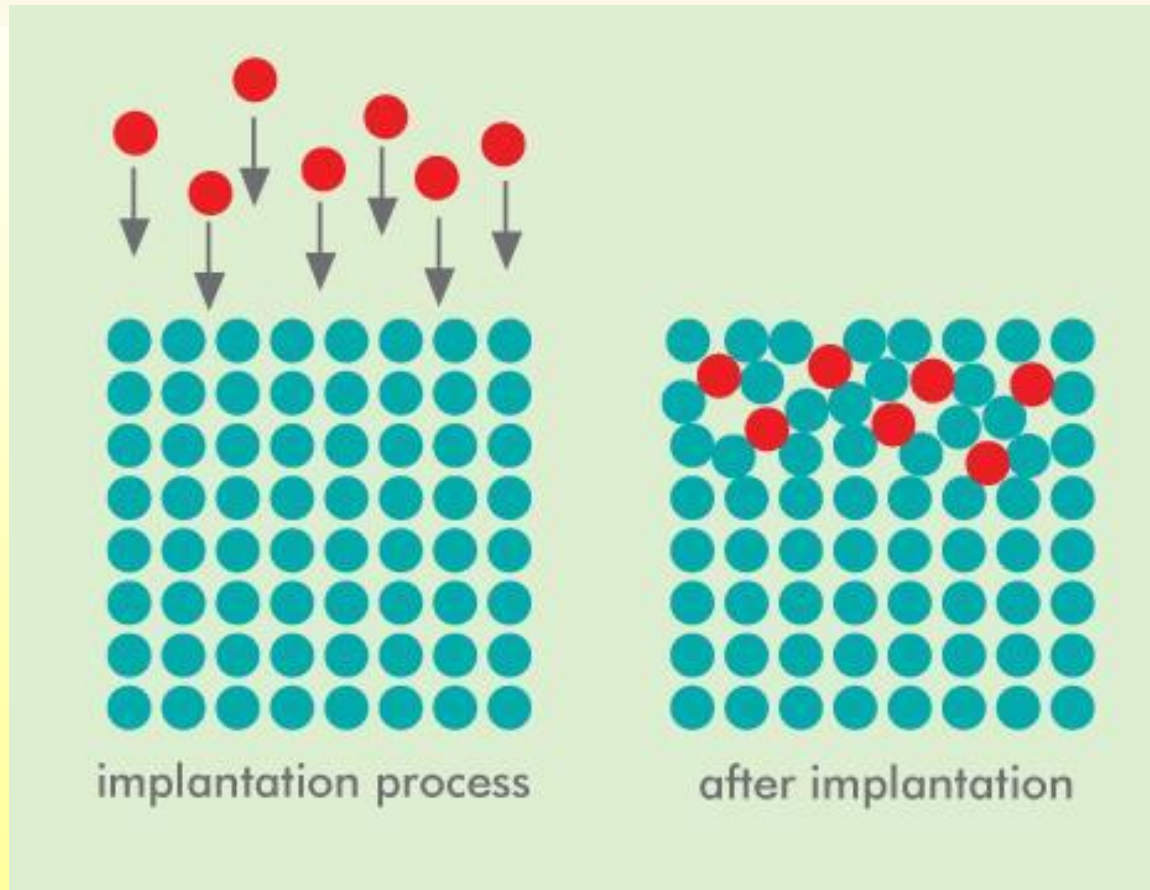


Διάχυση με Drive-In



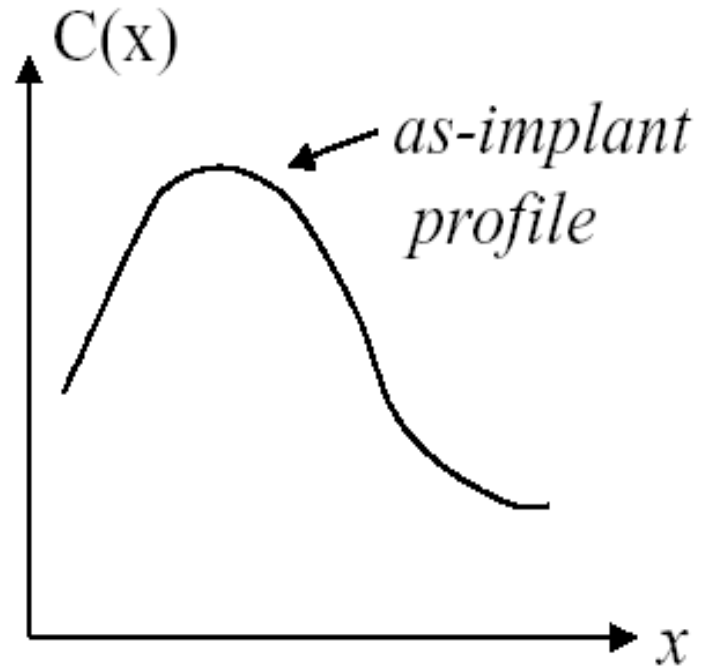
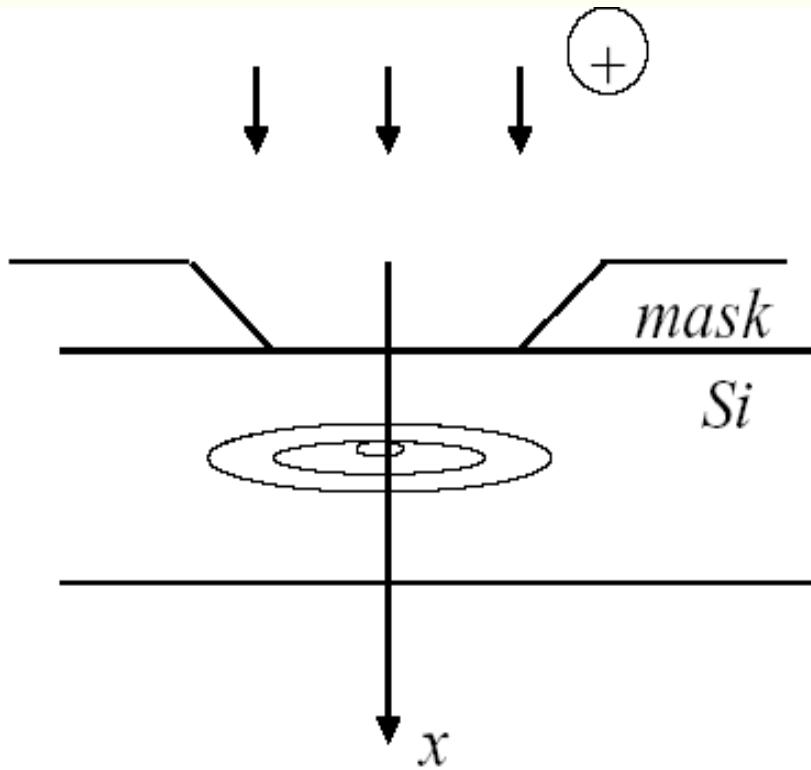


Ιοντική εμφύτευση





Ιοντική εμφύτευση

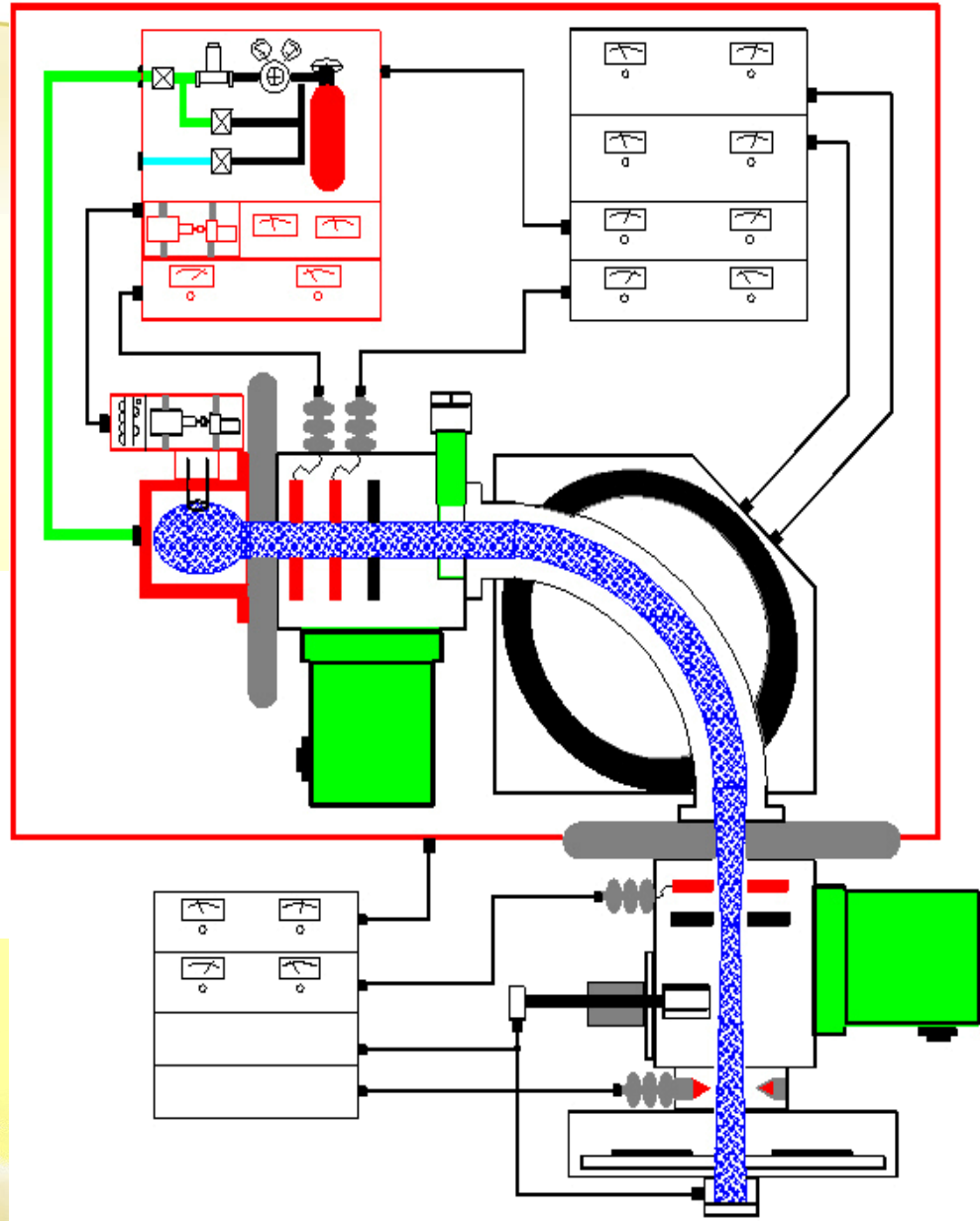


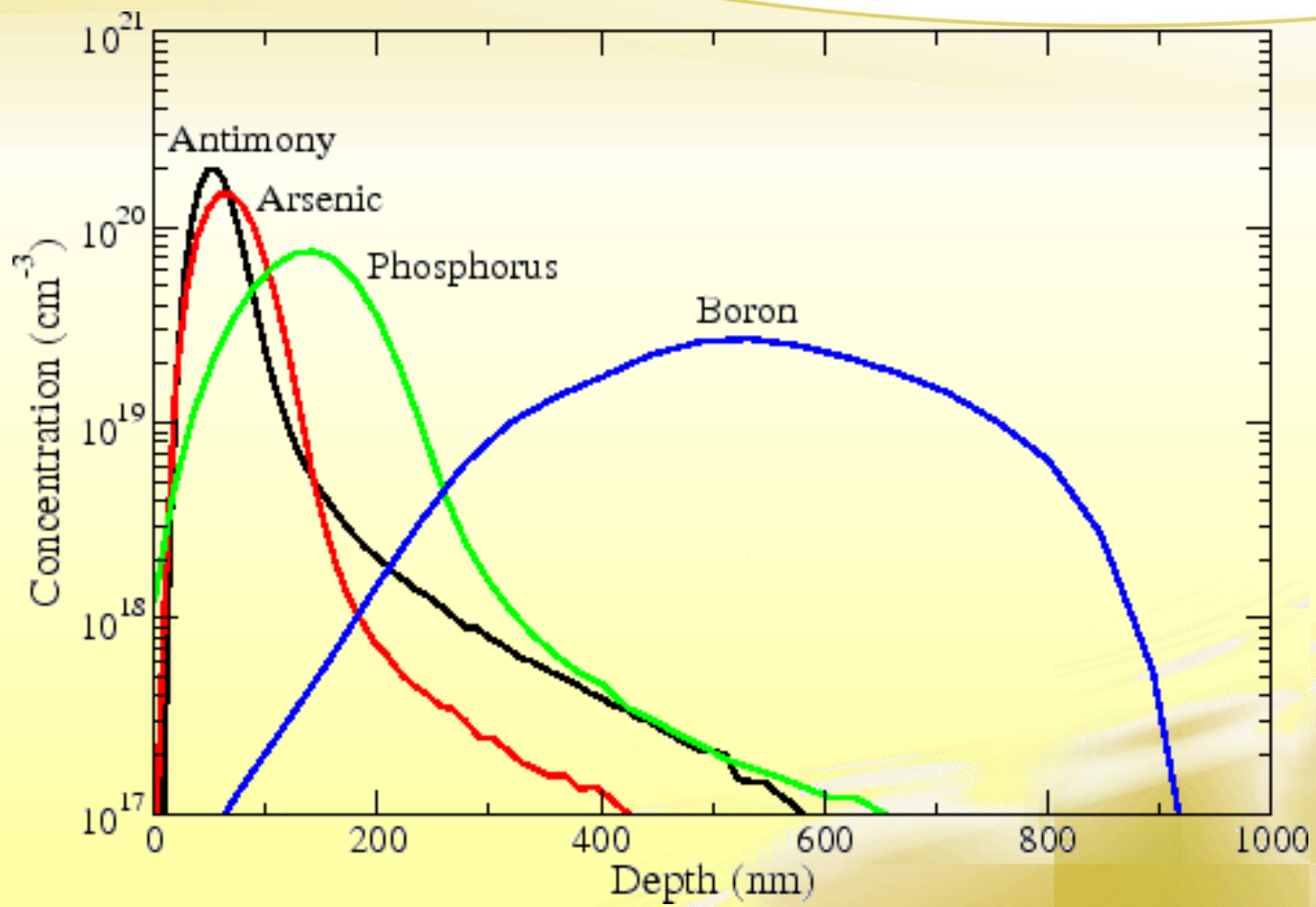


Ιοντική εμφύτευση

Ιοντικός εμφύτευτης

Accelerator Voltage: 1-200kV
Dose ~ 10¹¹-10¹⁶/cm²
Accuracy of dose: <0.5%
Uniformity <1% for 8" wafer







Ιοντική εμφύτευση

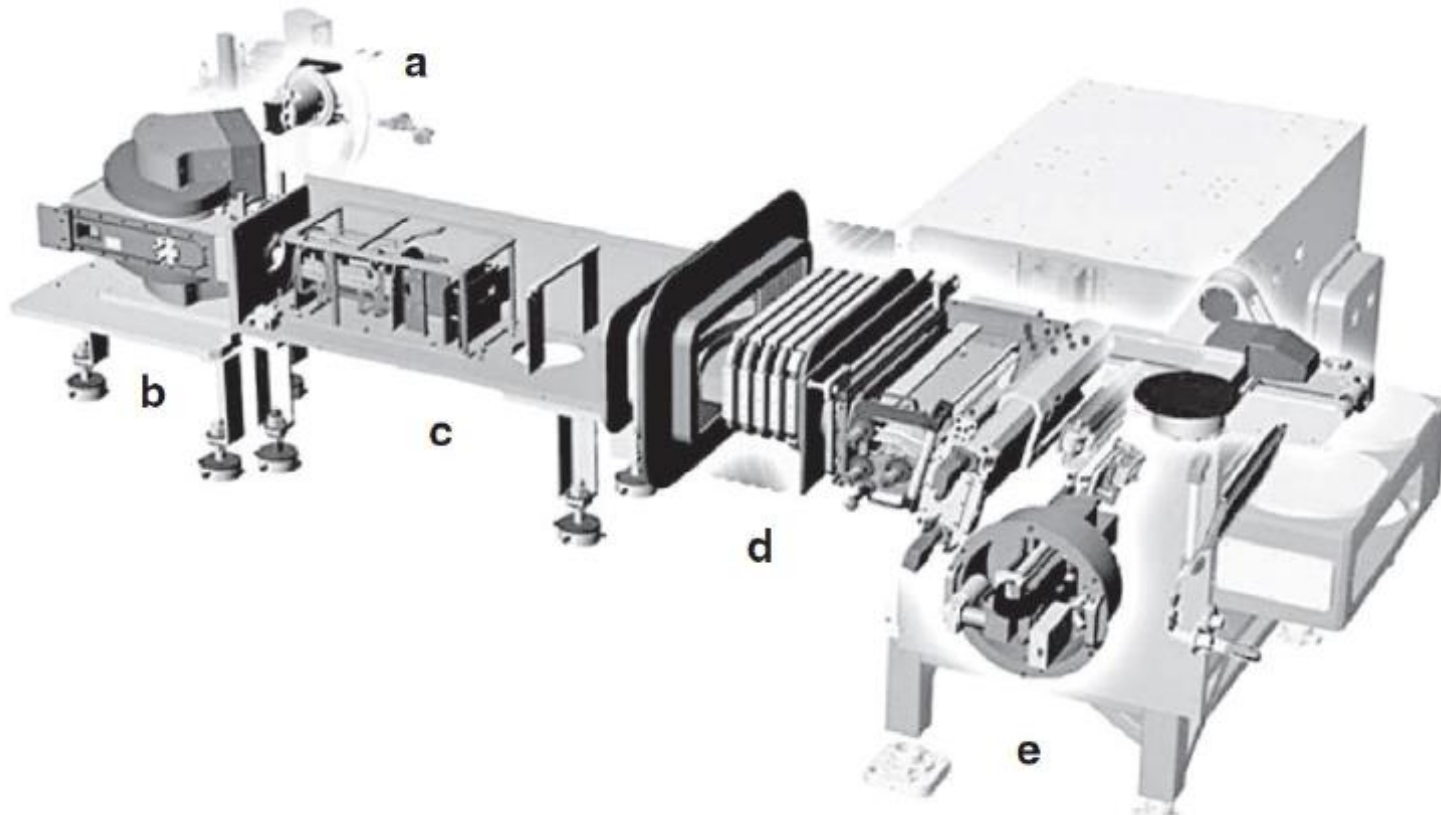


Figure 10.3 A medium-current beamline, Axcelis Purion™ M, showing: ion source (*a*); mass resolving dipole (*b*); beam shaping optics (*c*); acceleration/deceleration stage (*d*); and process chamber (*e*).

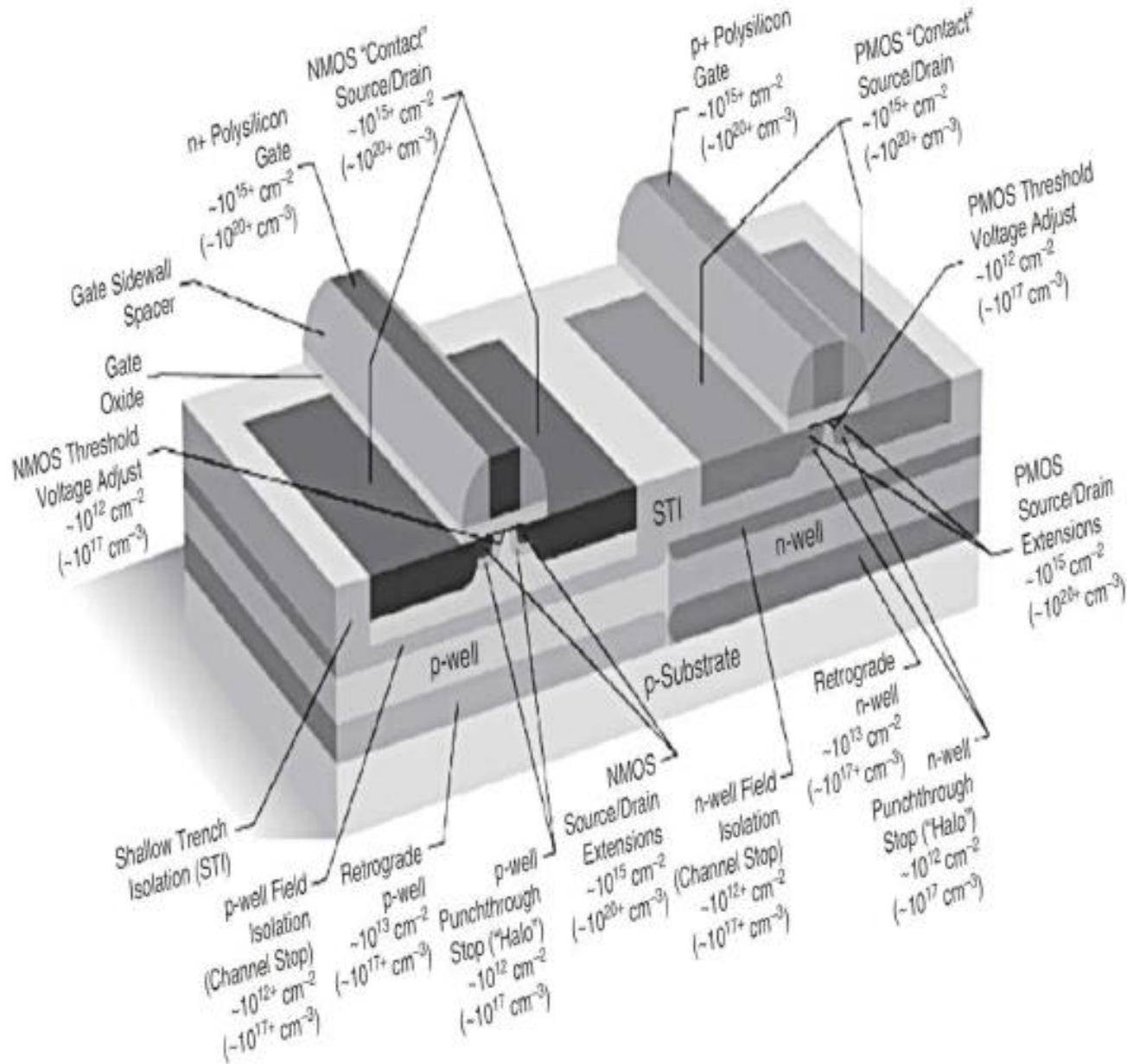
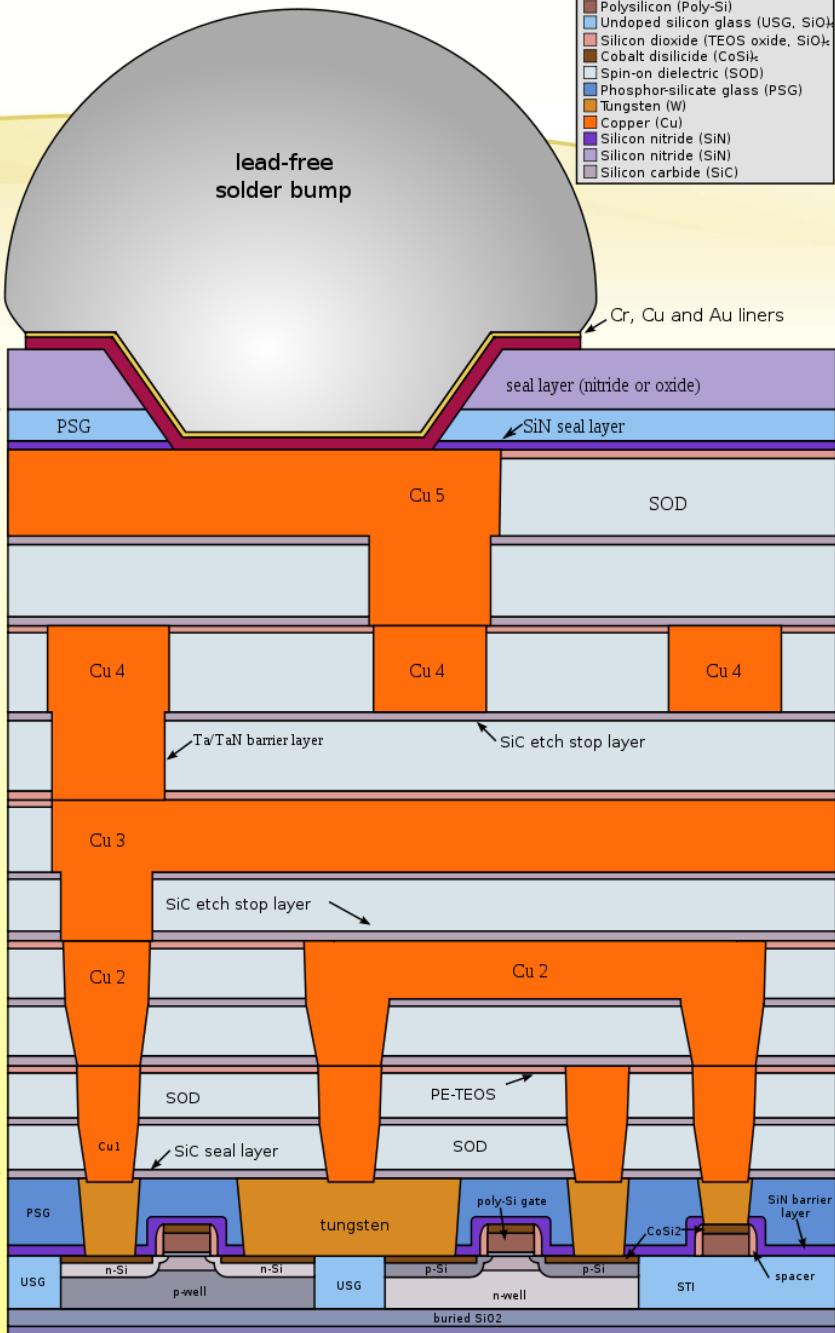


Figure 10.5 Implanted regions in advanced devices. Below the name of each region is the approximate implant dose (in cm^2) and concentration (in cm^3). (Figure courtesy of Axcelis Technologies.)



back-end
"Advanced Packaging"



Back-End Processes

Front-End Processes

Επιμετάλλωση

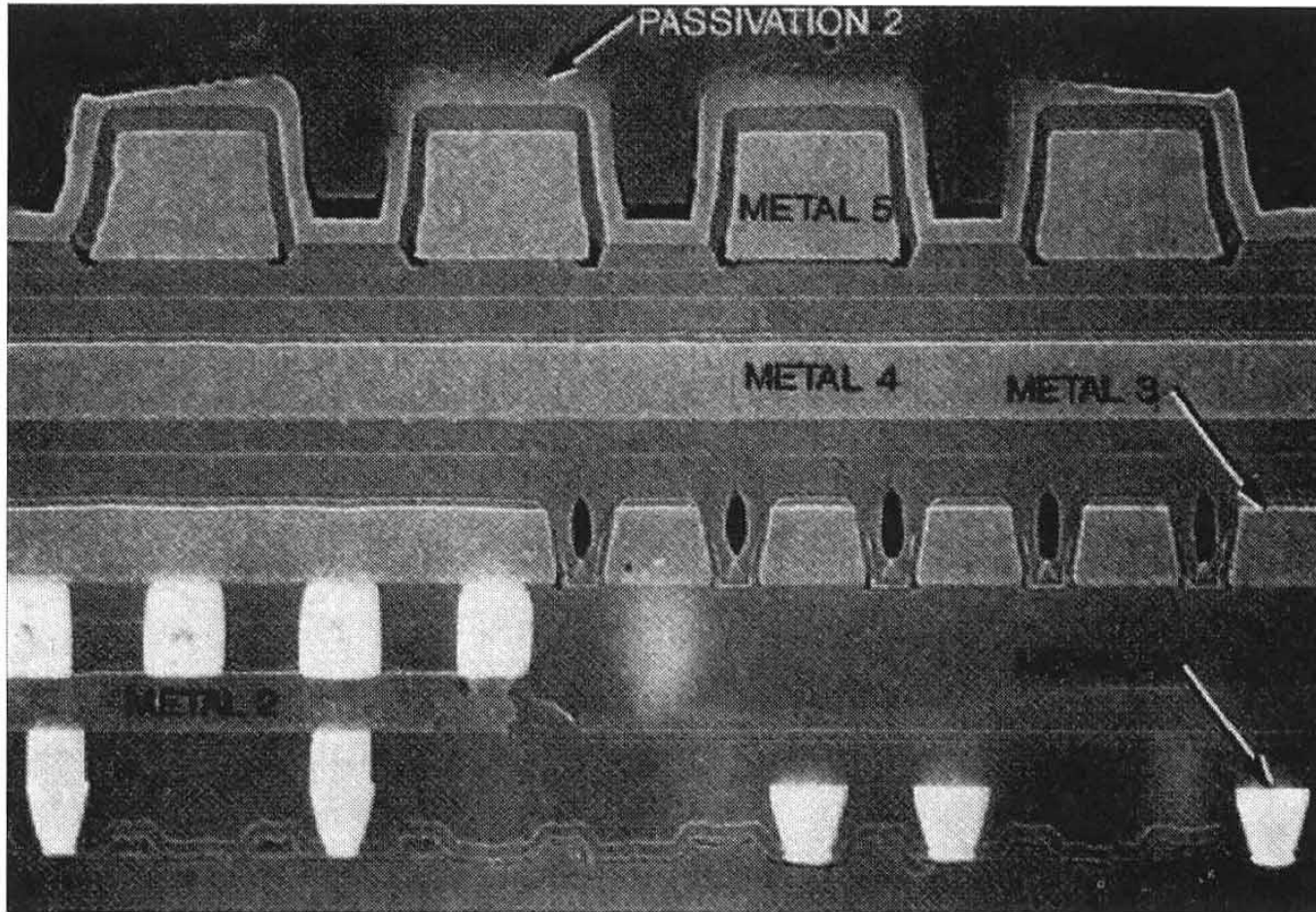
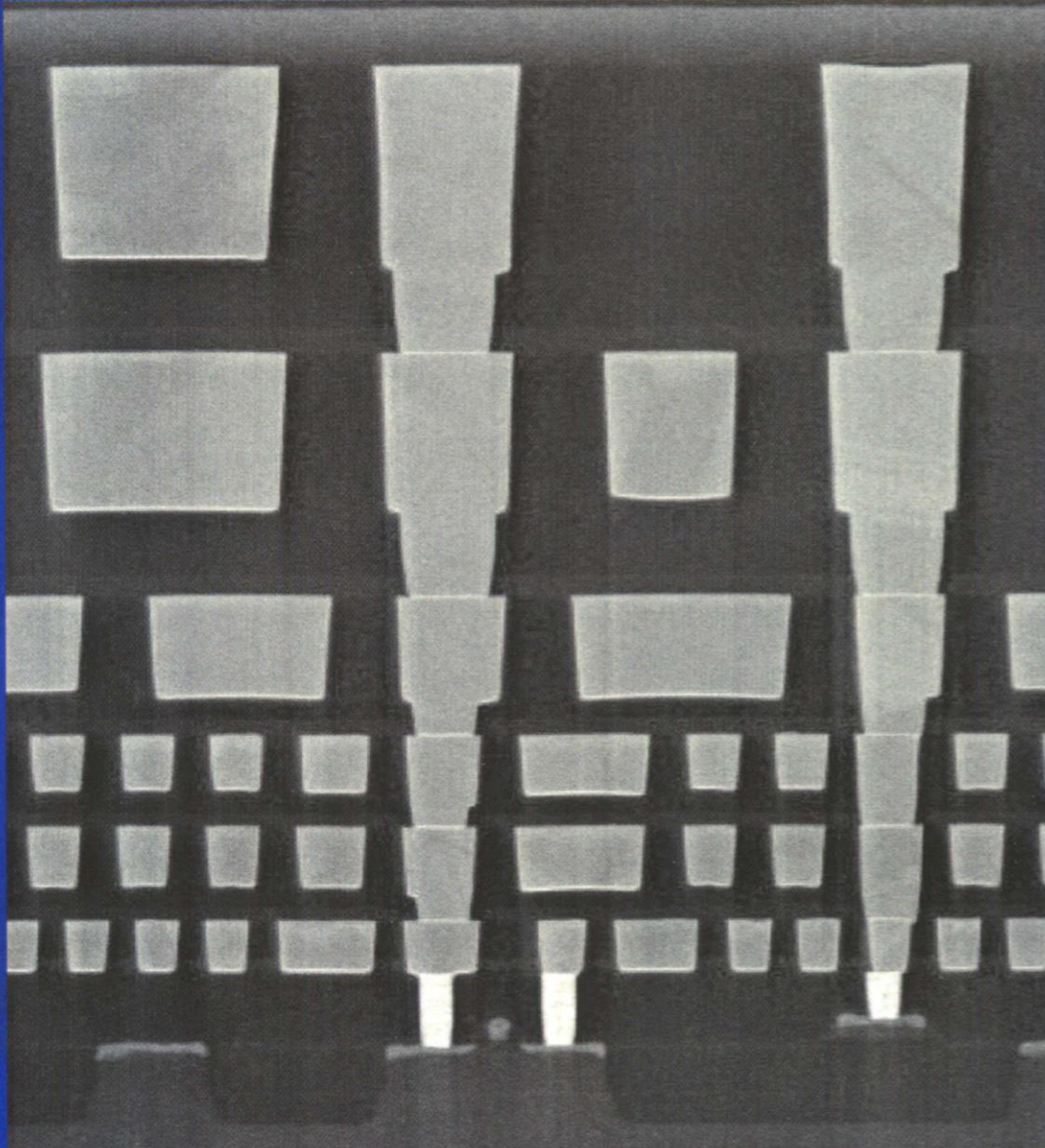


Figure 1-12 Actual cross section of a modern IC (IBM's PowerPC chip). Note the multiple layers of metal for wiring above the silicon surface. The active parts of the transistors are barely visible at the bottom of the photograph. Reprinted with permission of Integrated Circuit Engineering Corporation.



Επιμετάλλωση



Metal 6

Metal 5

Metal 4

Metal 3

Metal 2

Metal 1

Transistors



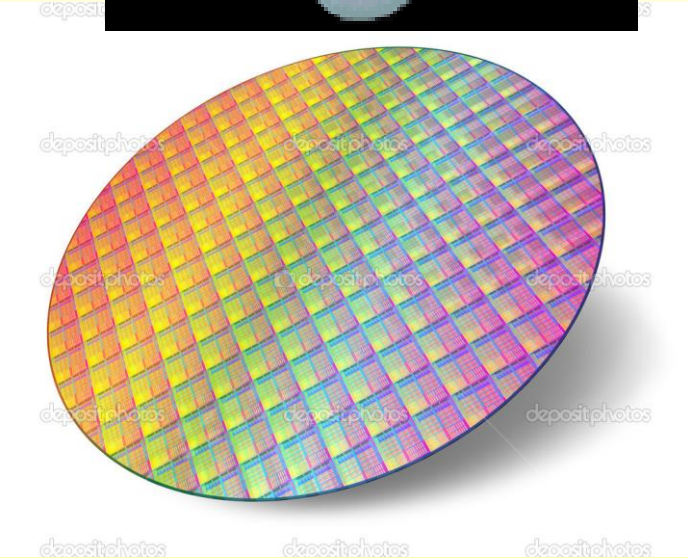
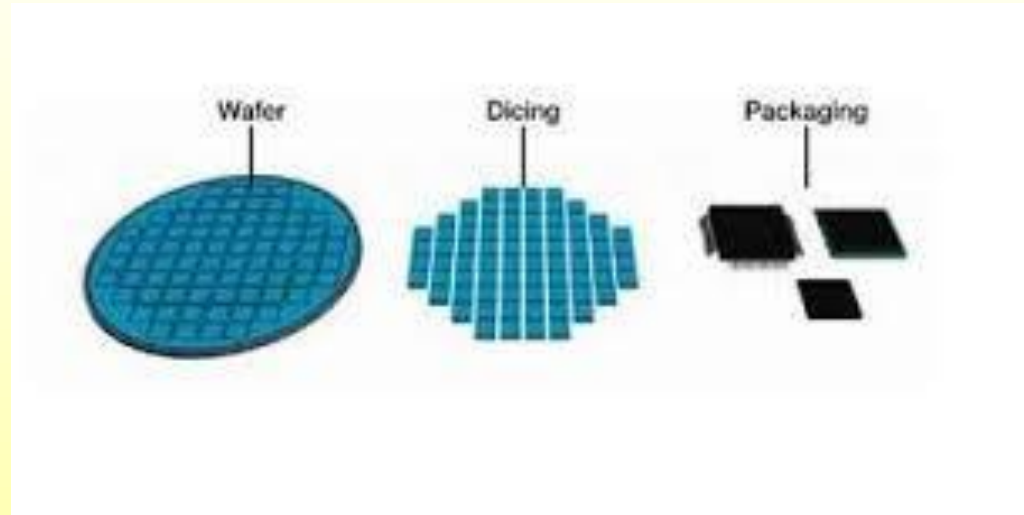
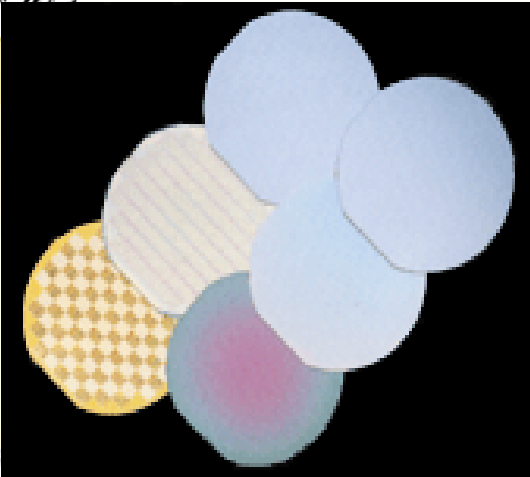
Επιμετάλλωση



A cross-sectional view of the eight different layers of metal interconnects on a nanoscale CMOS technology. From the bottom of metal layer 1 (M1) to the top of metal layer 8 (M8) is about 20 μm , 20 millionths of a meter. (Courtesy of Intel Corporation, Santa Clara, CA.)

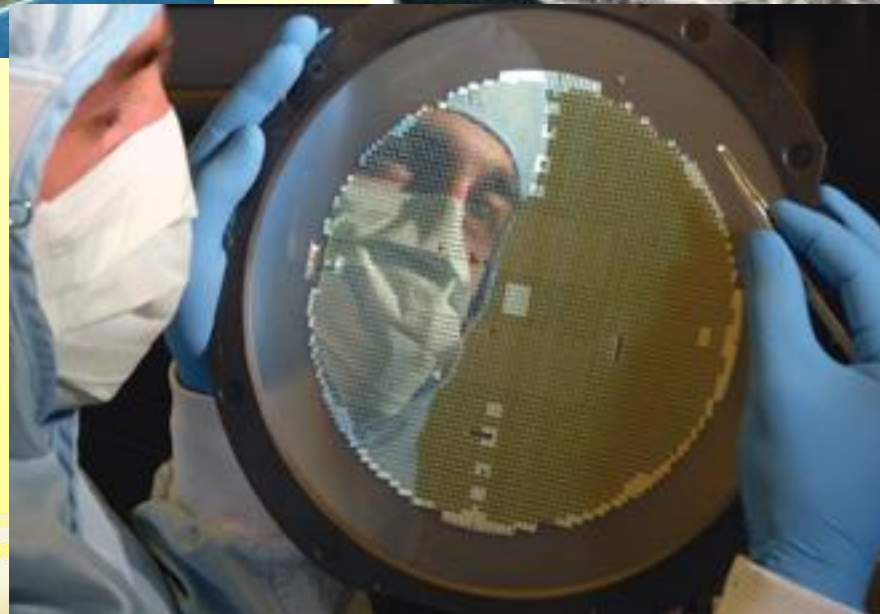


Τελική επεξεργασία και συσκευασία



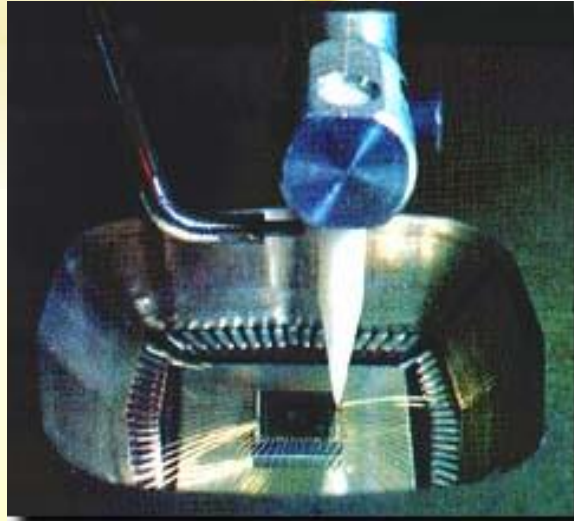


Κόψιμο δισκίων σε ψηφίδες





Wire bonding



Wire Bonding
(Kulicke & Soffa Industries, Inc.)



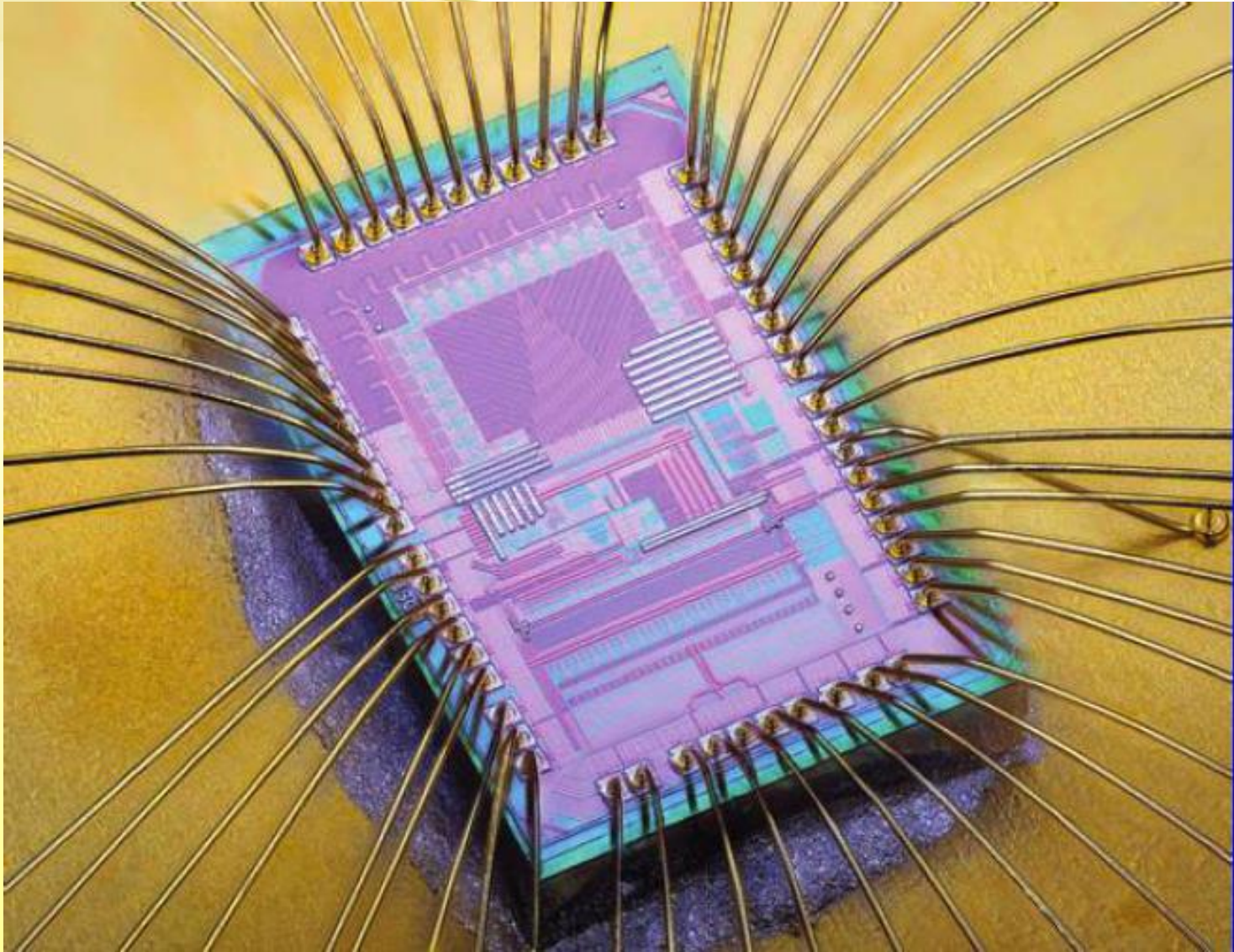
Die Lead Frame Attachment
(Ablestik)



Wire Bonding
(Kaljo Corporation)



Wire bonding





Packaging

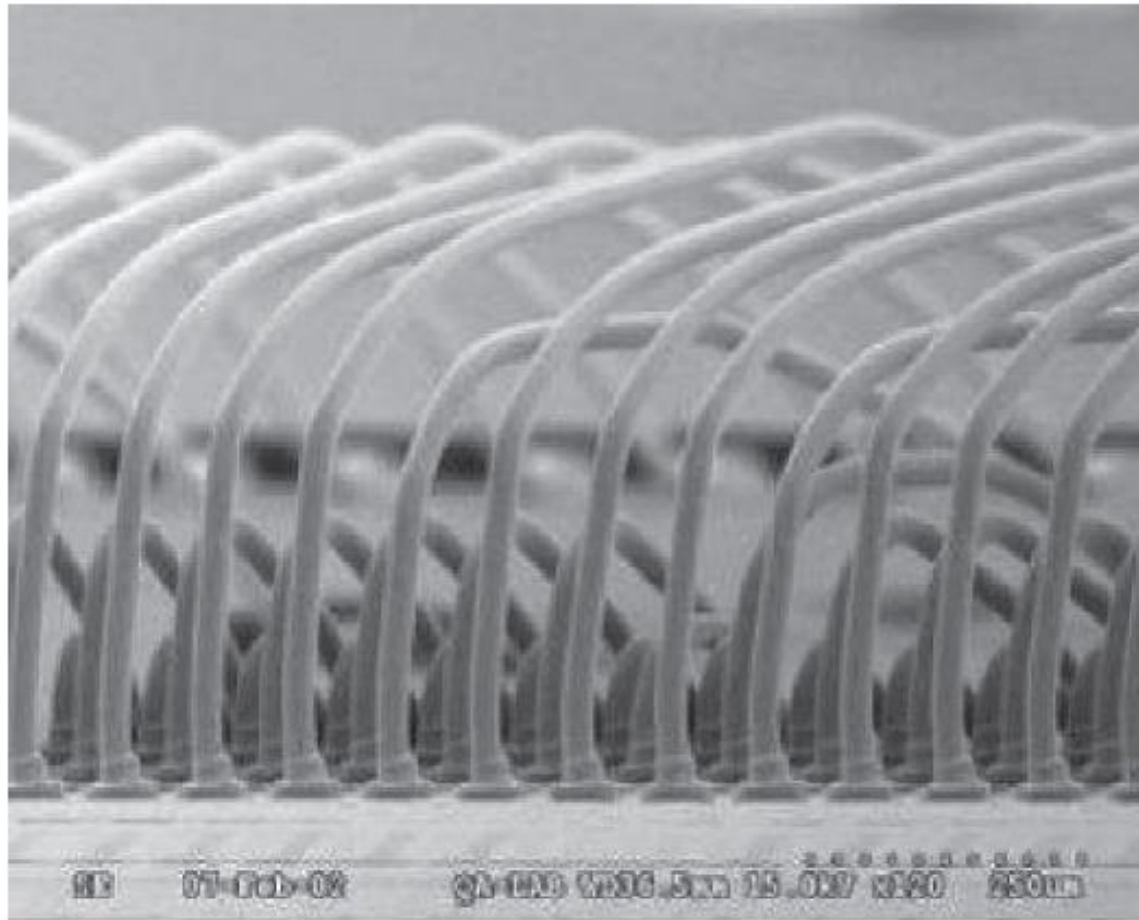
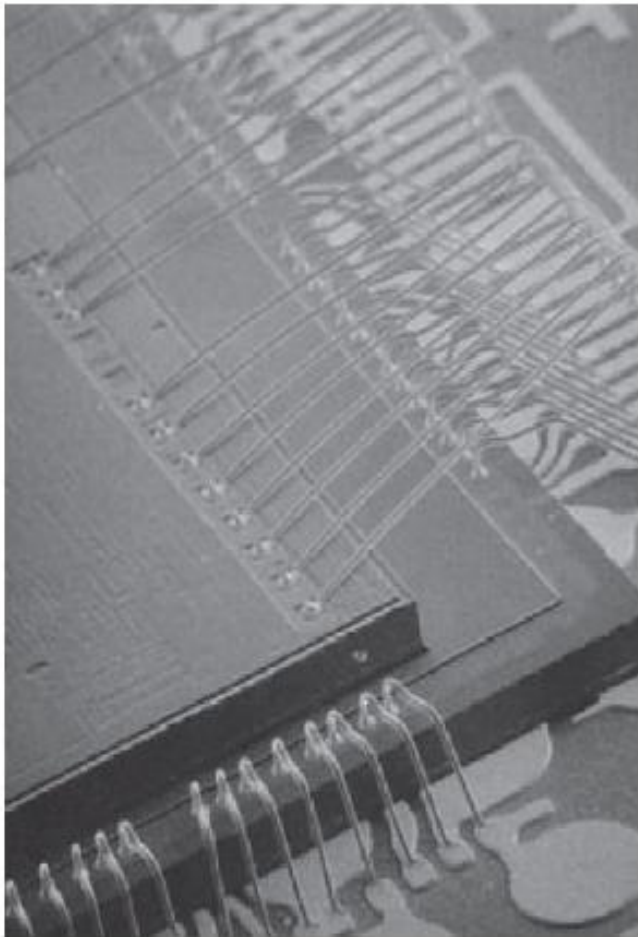


Figure 18.10 3D packaging using wire bonding. (Courtesy of Sharp, left; ASE, right)

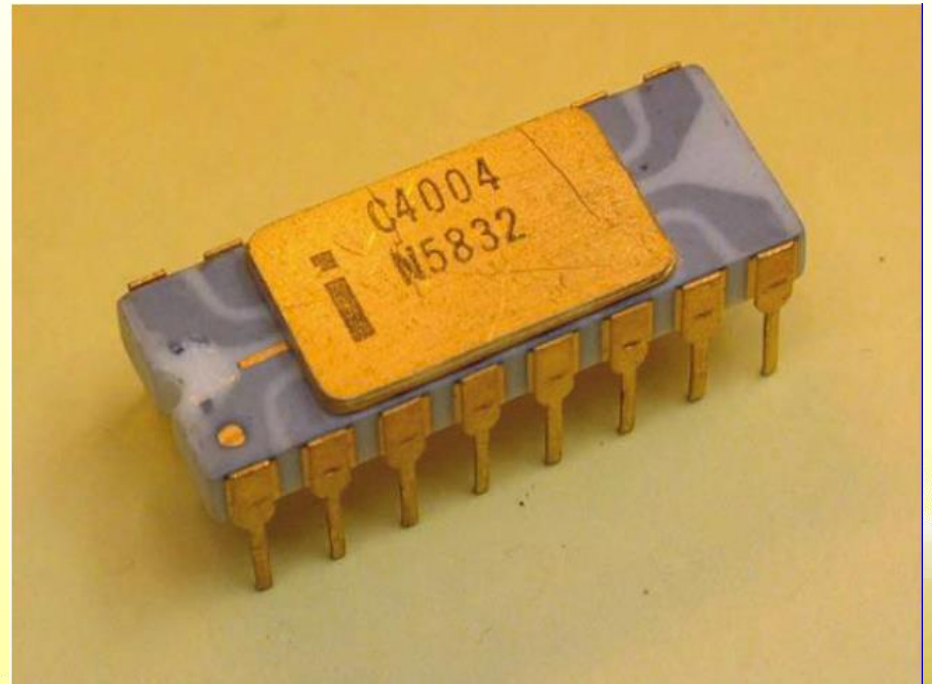




Packaging



DIP (Dual Inline Package) Device
(AMD Corporation)





Packaging





Περιγραφή της διαδικασίας κατασκευής ενός τρανζίστορ NMOS



References

- *Semiconductor Manufacturing Technologies*, H. Geng, McGraw-Hill (2018)
- *Silicon Earth - introduction to the microelectronics and nanotechnology revolution*, J. D. Cressler, CRC Press (2016)
- *Silicon VLSI Technology: Fundamentals, Practice, and Modeling*, J. D. Plummer, M. Deal and P. G. Griffin, Pearson Publisher (2000)