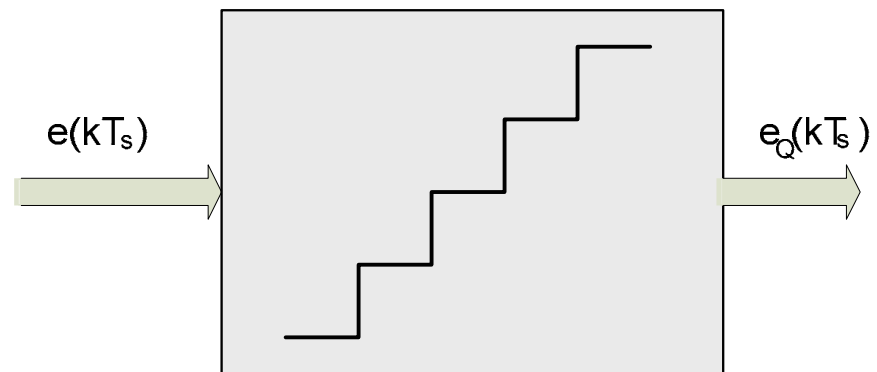
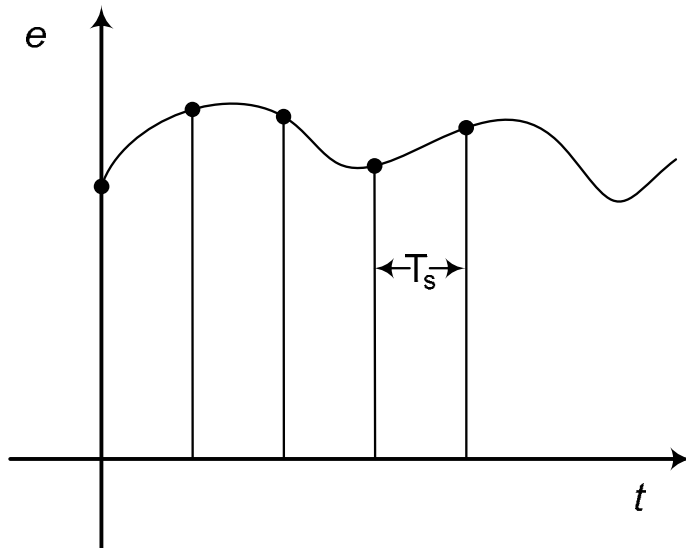
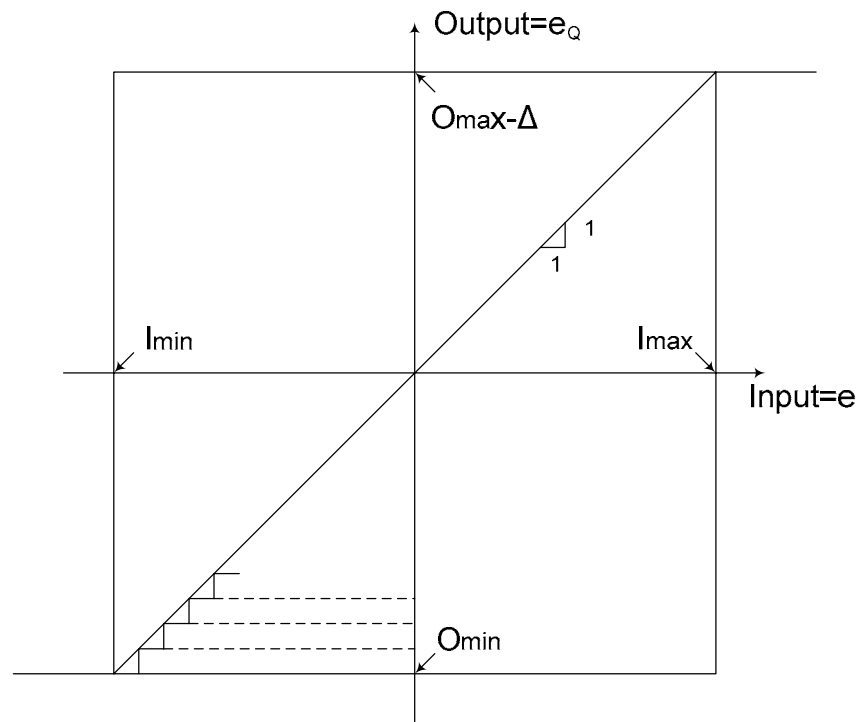


# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

Ιδανικός Q-bit Κβαντιστής



# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ ΙΙ



Στις περισσότερες περιπτώσεις  $O_{MAX}=I_{MAX}$   
και  $O_{MIN}=I_{MIN}$

Αν Q αριθμός των bits του κβαντιστή, τότε  
το σφάλμα κβαντισμού είναι

$$\Delta = \frac{|O_{MAX} - O_{MIN}|}{2^Q}$$



## ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

Ο Q-bit μετατροπέας, μετατρέπει τις κβαντισμένες  $e_Q(kT_s)$  τιμές εξόδου σε μια Q-bit λέξη

(Q-1)th bit		1st bit	0th bit
-------------	--	---------	---------

Βασισμένος στις σχέσεις

$$\forall e \in [-\infty, I_{\min} + \Delta), \quad e_Q = Q_{\min}, \quad W_B = 00\dots00_B = 0_{10}$$

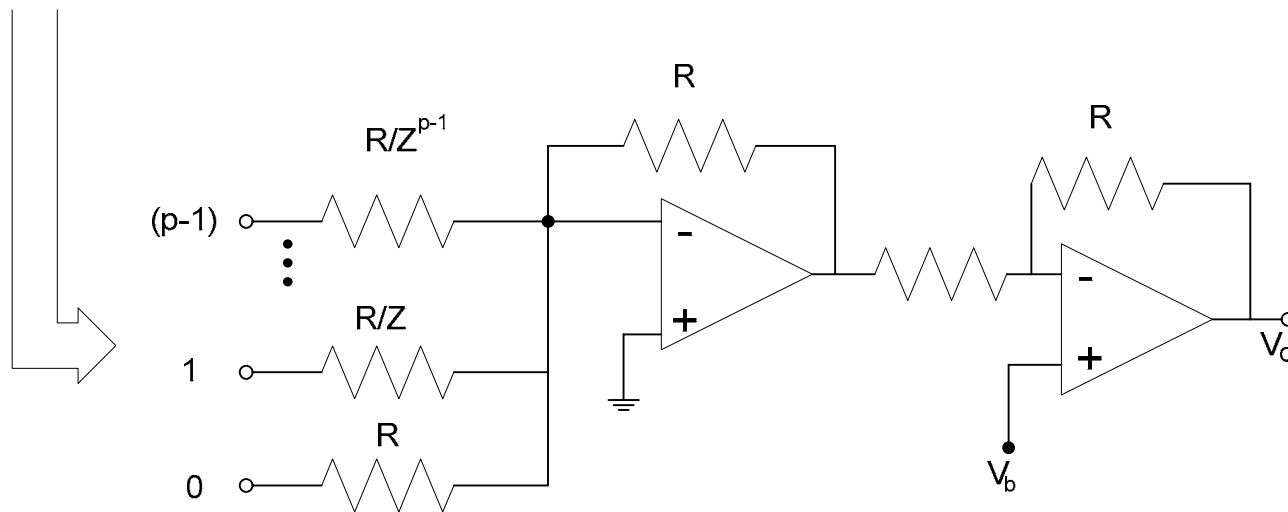
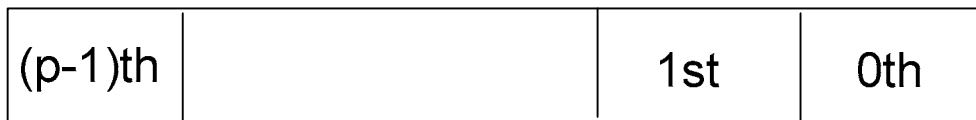
$$\forall e \in [I_{\min} + \Delta, I_{\min} + 2\Delta), \quad e_Q = Q_{\min} + \Delta, \quad W_B = 00\dots01_B = 1_{10}$$

⋮

$$\forall e \in [I_{\min} + X\Delta, I_{\min} + (X+1)\Delta), \quad e_Q = Q_{\min} + X\Delta, \quad W_B = X_{10}$$

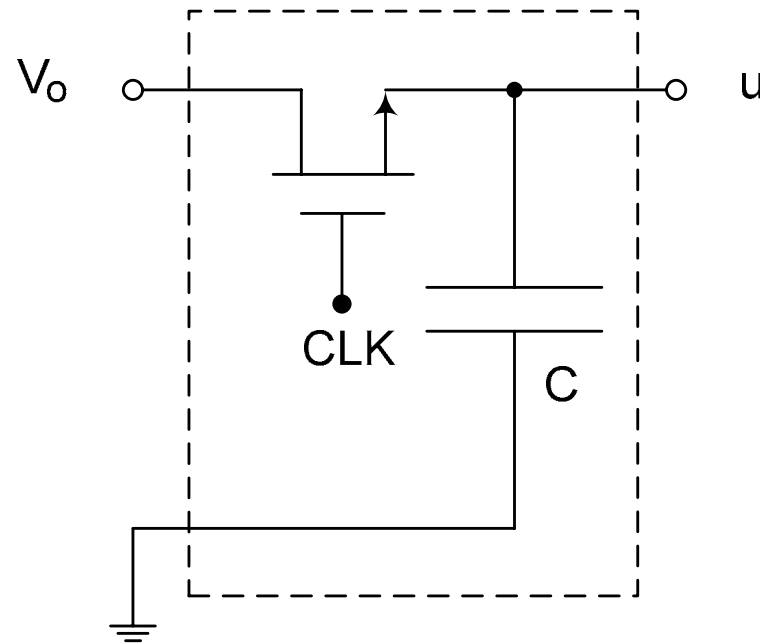
# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

## DAC



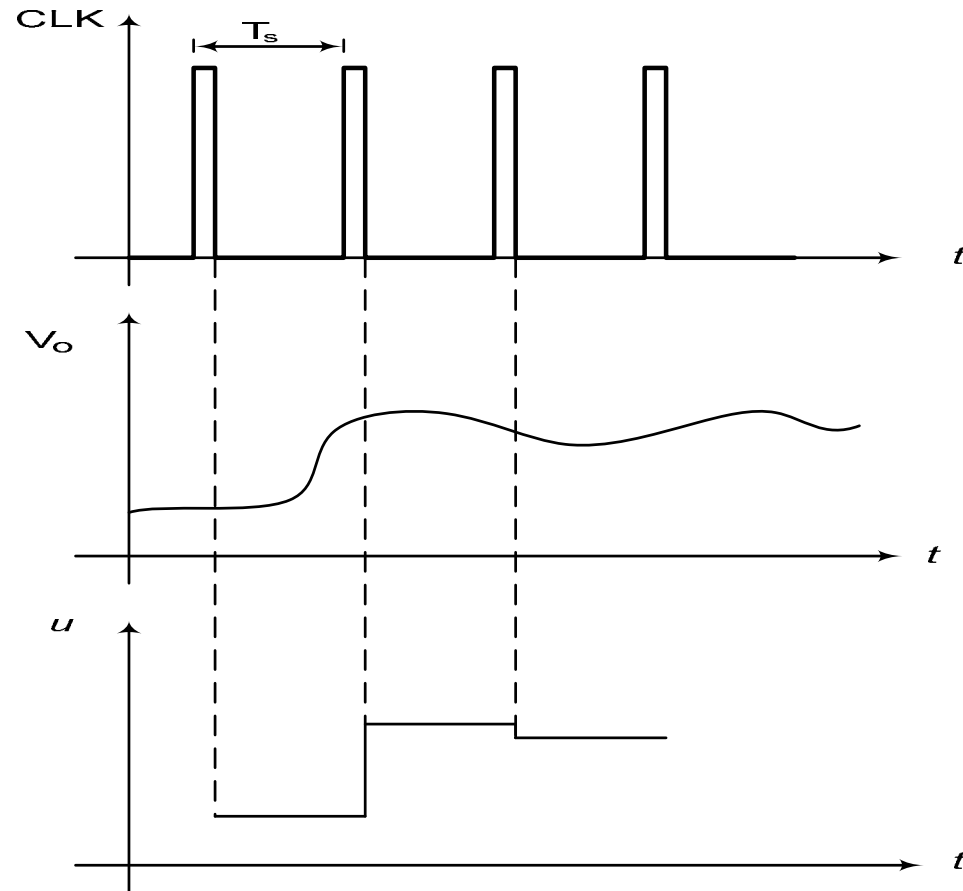
$$V_o = \sum_{i=0}^{p-1} W_i Z^i + ZV_b \quad W_i = \begin{cases} 0 \\ 1 \end{cases}$$

# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II



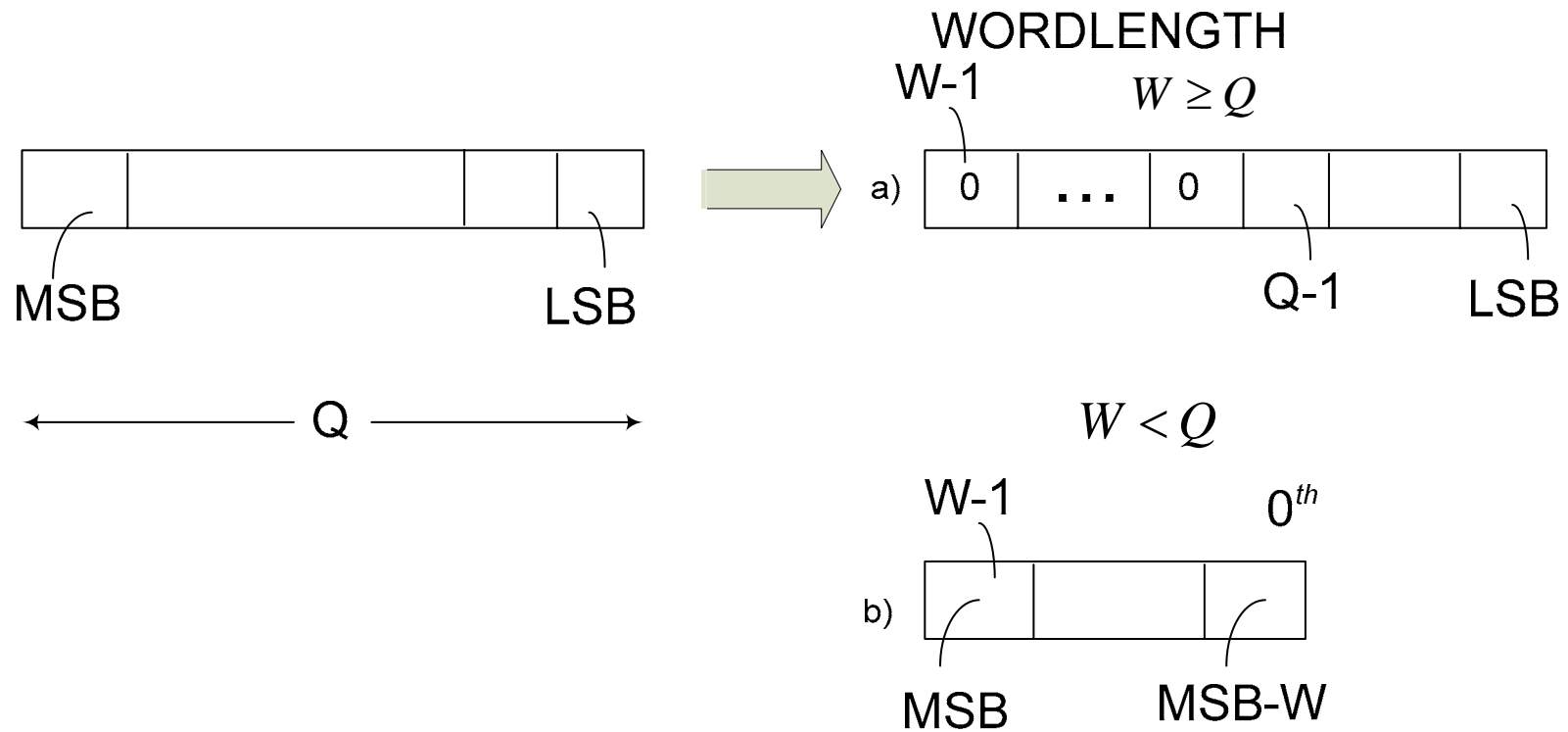
Zero Order Hold

# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II



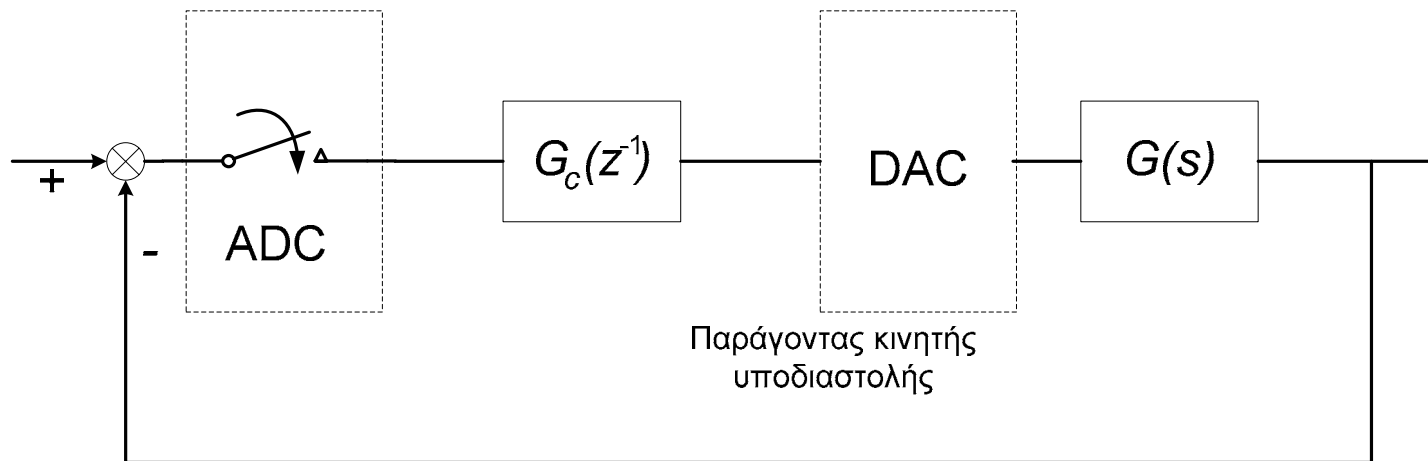
# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

## DATA STORAGE



# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

## ΨΗΦΙΑΚΟΣ ΕΛΕΓΧΟΣ



### ΔΟΜΙΚΑ ΣΤΟΙΧΕΙΑ

ADC/DAC: -Q-bits

Εύρος λειτουργίας:  $(I_{\text{MIN}} \ \& \ I_{\text{MAX}})=(O_{\text{MIN}} \ \& \ O_{\text{MAX}})$

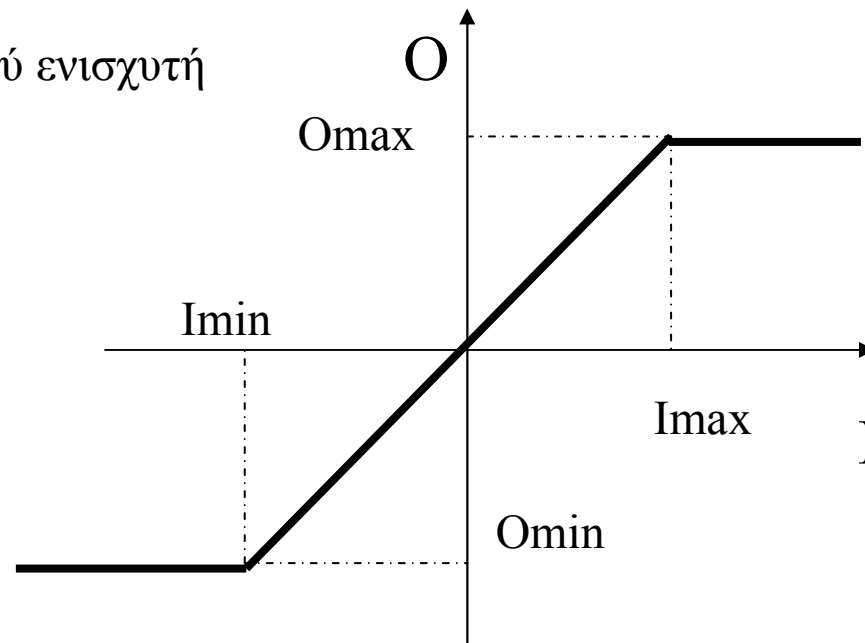


# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

Χαρακτηριστική ADC & DAC (όταν  $Q \rightarrow \infty$  )

$$a) \frac{Q_{\max} - Q_{\min}}{I_{\max} - I_{\min}} = 1, \{10, 100, 1000\}$$

Με χρήση τελεστικού ενισχυτή





## ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

---

b) Μικρότερη συχνότητα δειγματοληψίας:

$$T_s^{MIN} \quad \text{ή} \quad F_s^{MAX} = \frac{1}{T_s^{MIN}} \quad (\text{Τυπικές τιμές: 100 KHz, 1MHz,...})$$

$$\text{Αύξηση } Q \rightarrow \text{Μικραίνει το σφάλμα ψηφιοποίησης} = \frac{I_{max} - I_{min}}{2^Q}$$

Και αυξάνει το κόστος

Στο εργαστήριο χρησιμοποιείται το PCI-6024E σύστημα συλλογής δεδομένων με 16 ADCs, 2DACs με  $Q=12, I_{max}=-I_{min}=10\text{Volt}$ ,  $F_s^{max}=100\text{KHz}$



# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

## Αριθμοί Κινητής Υποδιαστολής

MANTISSA (εύρος)



*M-bits*

EXPONENT(εκθετικό)



*E-bits*

Αν το S-bit της MANTISSA είναι 0 (1) ο αριθμός είναι θετικός (αρνητικός)

# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

Αριθμός εύρους:  $\pm \sum_{i=1}^{M-1} m_i 2^{-i}$

$2^{\pm \sum_{i=1}^{E-1} e_i 2^i}$

Μέγιστος Αριθμός Εύρους

0	1	...	1
---	---	-----	---

 $= +(1-2^{-M})$

Μέγιστος Αριθμός Έκθεσης

0	1	...	1
---	---	-----	---

 $= 2^{+(2^{E-1}-1)}$

M 

0	1	1
---	---	---

 $= +(1*2^{-1}+1*2^{-2})=0.75$

E 

0	1	0
---	---	---

 $= 2^{+(1*2^1+0*2^0)} = 2^2$

0	1	1
---	---	---

0	1	0
---	---	---

 $= 0.75 * 2^2$

double precision: συνολικά χρησιμοποιεί 32 bits (8 E και 24 M)

single precision: συνολικά χρησιμοποιεί 16 bits (8 E και 8 M)

# ΣΥΣΤΗΜΑΤΑ ΑΥΤΟΜΑΤΟΥ ΕΛΕΓΧΟΥ II

## ΚΑΤΑΓΡΑΦΗ ΑΡΙΘΜΩΝ

- Ακέραιοι Αριθμοί (χωρίς πρόσημο)



$$\sum_{i=0}^{W-1} I_i 2^i$$

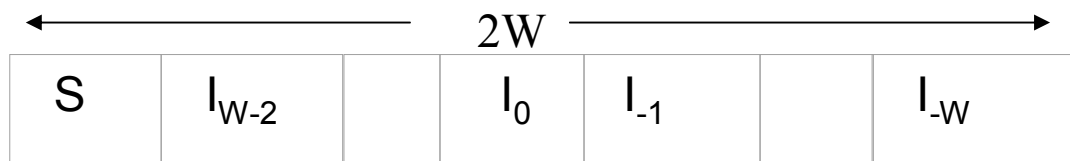
- Ακέραιοι Αριθμοί (με πρόσημο)



$$S = \begin{cases} 0 - \text{θετικος} \\ 1 - \text{αρνητικος} \end{cases}$$

$$\pm \sum_{i=0}^{W-2} I_i 2^i$$

- Αριθμοί σταθερής υποδιαστολής



$$\pm \sum_{i=-W}^{W-2} I_i 2^i$$