

Σχεδιασμός Ολοκληρωμένων Κυκλωμάτων (VLSI) II

Εκφωνήσεις Projects Εαρινού Εξαμήνου 2023-2024

- | | |
|--|------------|
| 1. Unsigned array multiplier 16-bit | (Ομάδα 0) |
| 2. Conditional-sum adder 8-bits | (Ομάδα 1) |
| 3. Knowles Adder 32-bit | (Ομάδα 3) |
| 4. Ladner-Fisher Adder 32-bit | (Ομάδα 4) |
| 5. Signed multiplier 8-bit | (Ομάδα 6) |
| 6. Kogge-Stone Adder 32-bit | (Ομάδα 7) |
| 7. Brent-Kung Adder 32-bit | (Ομάδα 8) |
| 8. Modulo 6, Modulo 7, Modulo 12, Modulo 13 Adders | (Ομάδα 9) |
| 9. Wallace multiplier 8-bit | (Ομάδα 10) |
| 10. Carry-Skip Adder 32-bit με μεταβλητό αριθμό propagate ομάδων | (Ομάδα 11) |
| 11. Sklansky Adder 32-bit | (Ομάδα 12) |
| 12. Modulo 5, Modulo 9, Modulo 14, Modulo 15 Adders | (Ομάδα 14) |
| 13. Shift/Add multiplication 10-bit | (Ομάδα 15) |
| 14. Han-Carlson Adder 32-bit | (Ομάδα 16) |
| 15. Variable length carry increment Adder 16-bit | (Ομάδα 17) |
| 16. Carry Look Ahead Adder 16-bit | (Ομάδα 18) |
| 17. Booth multiplier 8-bit | (Ομάδα 19) |

✚ Οι εργασίες θα υλοποιηθούν ομαδικά.

✚ Υλοποίηση σε γλώσσα περιγραφής υλικού VHDL. Θα εκτιμηθεί η παραμετρική σχεδίαση του κώδικα με χρήση *generic* και *for generate* εντολών όπου είναι δυνατόν.

✚ Παραδίδεται μια αναφορά μαζί τον κώδικα VHDL και πραγματοποιείται παρουσίαση της σχεδίασης σε powerpoint. Στην αναφορά θα πρέπει να συμπεριληφθούν screenshots από το ModelSim που θα δείχνουν την σωστή λειτουργία του κυκλώματος.

Πληροφορίες και μπλοκ διαγράμματα μπορείτε να βρείτε στα:

- a.** Σχεδίαση Ολοκληρωμένων Κυκλωμάτων CMOS-VLSI, *N.H. Weste, K.Eshraghian*
- b.** Computer Arithmetic Algorithms, *Israel Koren*
- c.** Computer Arithmetic: Algorithms and Hardware Designs, *Behrooz, Parhami*