

**Εξεταστέα Ύλη «Ψηφιακά Ολοκληρωμένα Κυκλώματα και Συστήματα» για
τους «μετά το 3^ο έτος» φοιτητές- Ιανουάριος 2020**

Τίτλος	Βιβλίο/ Σημειώσεις	Κεφάλαιο
NMOS Inverter: Δυναμική απόκριση λογικών πυλών	RJ-5	6.3
Αλγεβρα Boole	RJ-5	6.4
Λογικός σχεδιασμός NMOS	RJ-5	6.5
Τρανζίστορ ως εναλλακτική επιλογή της αντίστασης φορτίου	RJ-5	6.6
Περίληψη και Συγκριση	RJ-5	6.7
Πύλες NAND και NOR με NMOS	RJ-5	6.9
Σχεδίαση σύνθετης λογικής	RJ-5	6.10
Κατανάλωση ισχύος	RJ-5	6.11
Δυναμική συμπεριφορά λογικών πυλών MOS	RJ-5	6.12
Τεχνολογία αναστροφέα CMOS	RJ-5	7.1
Στατικά χαρακτηριστικά αναστροφέα CMOS	RJ-5	7.2
Δυναμική συμπεριφορά αναστροφέα CMOS	RJ-5	7.3.1, 7.3.2, 7.3.3
Κατανάλωση Ισχύος	RJ-5	7.4.1, 7.4.2
Πύλες CMOS NOR και NAND	RJ-5	7.5
Σχεδίαση σύνθετων πυλών στη λογική CMOS	S/S-7	14.3
	RJ-5	7.6
Latches και Flip-flops	Διάλεξη: "Ακολουθιακά-Μανδαλωτές - Flip-Flop(στο site) από «Παλιές Διαλέξεις» του http://www.apel.ee.upatras.gr/dic/	
Απαριθμητές	Διάλεξη: Απαριθμητές (στο site) Διάλεξη 07 από «Παλιές Διαλέξεις» του http://www.apel.ee.upatras.gr/dic/ Σημειώσεις για απαριθμητές (στο site)	

Συντμήσεις: RJ-5 = Richard Jaeger 5^η Έκδοση, Μετάφραση- Εκδ. Τζιόλα
S/S-7 = Sedra-Smith 7^η Έκδοση- Εκδ. Παπασωτηρίου