



ΠΑΝΕΠΙΣΤΗΜΙΟ
ΠΑΤΡΩΝ
UNIVERSITY OF PATRAS

ΑΝΟΙΚΤΑ ακαδημαϊκά
μαθήματα ΠΠ

Σχεδιασμός Ολοκληρωμένων Κυκλωμάτων VLSI II

Επιμέλεια:

Γεώργιος Θεοδωρίδης, Επίκουρος Καθηγητής

Ανδρέας Εμερετλής, Υποψήφιος Διδάκτορας

Τμήμα Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών

Το παρόν υλικό διατίθεται με τους όρους της άδειας χρήσης Creative Commons Αναφορά, Μη Εμπορική Χρήση Παρόμοια Διανομή 4.0 [1] ή μεταγενέστερη, Διεθνής Έκδοση. Εξαιρούνται τα αυτοτελή έργα τρίτων π.χ. φωτογραφίες, διαγράμματα κ.λ.π., τα οποία εμπεριέχονται σε αυτό και τα οποία αναφέρονται μαζί με τους όρους χρήσης τους στο «Σημείωμα Χρήσης Έργων Τρίτων».



[1] <http://creativecommons.org/licenses/by-nc-sa/4.0/>

Ως **Μη Εμπορική** ορίζεται η χρήση:

- που δεν περιλαμβάνει άμεσο ή έμμεσο οικονομικό όφελος από την χρήση του έργου, για το διανομέα του έργου και αδειοδόχο
- που δεν περιλαμβάνει οικονομική συναλλαγή ως προϋπόθεση για τη χρήση ή πρόσβαση στο έργο
- που δεν προσπορίζει στο διανομέα του έργου και αδειοδόχο έμμεσο οικονομικό όφελος (π.χ. διαφημίσεις) από την προβολή του έργου σε διαδικτυακό τόπο

Οποιαδήποτε αναπαραγωγή ή διασκευή του υλικού θα πρέπει να συμπεριλαμβάνει:

- το Σημείωμα Αναφοράς
- το Σημείωμα Αδειοδότησης
- τη Δήλωση Διατήρησης Σημειωμάτων
- το Σημείωμα Χρήσης Έργων Τρίτων (εφόσον υπάρχει)

μαζί με τους συνοδευόμενους υπερσυνδέσμους.

Το παρόν εκπαιδευτικό υλικό αναπτύχθηκε στο Τμήμα Ηλεκτρολόγων Μηχανικών και Τεχνολογίας Υπολογιστών του Πανεπιστημίου Πατρών.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



Στοιχεία Ακολουθιακών Κυκλωμάτων

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές

- Μέχρι την τεχνολ. των 0,35 μm τα ρεύματα διαρροής ήταν μικρά => δυναμικά latches διατηρούσαν για μεγάλα χρονικά διαστήματα τις τιμές τους
 - Ο DEC Alpha 21164 ήταν ένας από τους τελευταίους μικροεπεξεργαστές που χρησιμοποιούσε δυναμικά latches σε τεχνολογία 0,35 μm στα μέσα του 1990
- Τα μοντέρνα συστήματα χρησιμοποιούν στατικά ακολουθιακά στοιχεία για να διατηρούν την κατάσταση
 - Τα στατικά στοιχεία είναι μεγαλύτερα και κάπως πιο αργά από τα δυναμικά
- Η διανομή του ρολογιού είναι μια μεγάλη πρόκληση
 - Είναι πολύ δύσκολο να διανεμηθεί ένα καθολικό ρολόι σε ένα μεγάλο κύκλωμα ώστε να φτάνει ταυτόχρονα σε όλα τα ακολουθιακά στοιχεία
- Ο έλεγχος της χρονικής απόκλισης σε δύο ή περισσότερα ρολόγια είναι ακόμη πιο δύσκολος
 - Όλοι οι σύγχρονοι σχεδιασμοί διανείμουν ένα μόνο ρολόι μεγάλης ταχύτητας
 - Συμπληρωματικά ρολόγια, παλμοί, ρολόγια με καθυστέρηση παράγονται τοπικά

- Οι κλίσεις των ακμών των ρολογιών θα πρέπει να είναι απότομες
 - Αποφυγή ανταγωνισμών – αφέντης & σκλάβος είναι ταυτόχρονα ενεργοποιημένοι
- Η κλίση των ακμών ρολογιού μπορεί να μειωθεί ύστερα από τη διάδοση του κατά μήκος μεγάλων καλωδίων
- Αντιμετώπιση: το γενικό ρολόι απομονώνεται τοπικά
 - Σε κάθε ακολουθιακό στοιχείο
 - Σε κύτταρο απομονωτή που το μεταδίδει σε μια ομάδα στοιχείων) για να είναι αιχμηροί οι ρυθμοί των ακμών
- Η κατανάλωση ισχύος του ρολογιού (δίκτυο διανομής & συνδεδεμένα φορτία) συνεισφέρει από $1/3$ έως $1/2$ της συνολικής κατανάλωσης
 - Τα ρολόγια είναι συνήθως συνδεδεμένα σε μια πύλη AND στον τοπικό απομονωτή ρολογιού – **gated clock**

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Πίνακας 7.4 Συγκρίσεις των στοιχείων ακολουθίας

	Ακολουθιακή επιβάρυνση $(T_c - t_{pd})$	Ελάχιστη Καθυστέρηση Λογικής t_{cd}	Δανεισμός χρόνου t_{borrow}
Flip-flops	$t_{pcq} + t_{setup} + t_{skew}$	$t_{hold} - t_{ccq} + t_{skew}$	0
Διαφανείς Μαν-δαλωτές δύο φάσεων	$2t_{pdq}$	$t_{hold} - t_{ccq} - t_{nonoverlap} + t_{skew}$ σε κάθε ημικύκλιο	$\frac{T_c}{2} - (t_{setup} + t_{nonoverlap} + t_{skew})$
Παλμικοί μαν-δαλωτές	$\max(t_{pdq}, t_{pcq} + t_{setup} - t_{p\omega} + t_{skew})$	$t_{hold} - t_{ccq} - t_{nonoverlap} + t_{skew}$	$t_{p\omega} - (t_{setup} + t_{skew})$

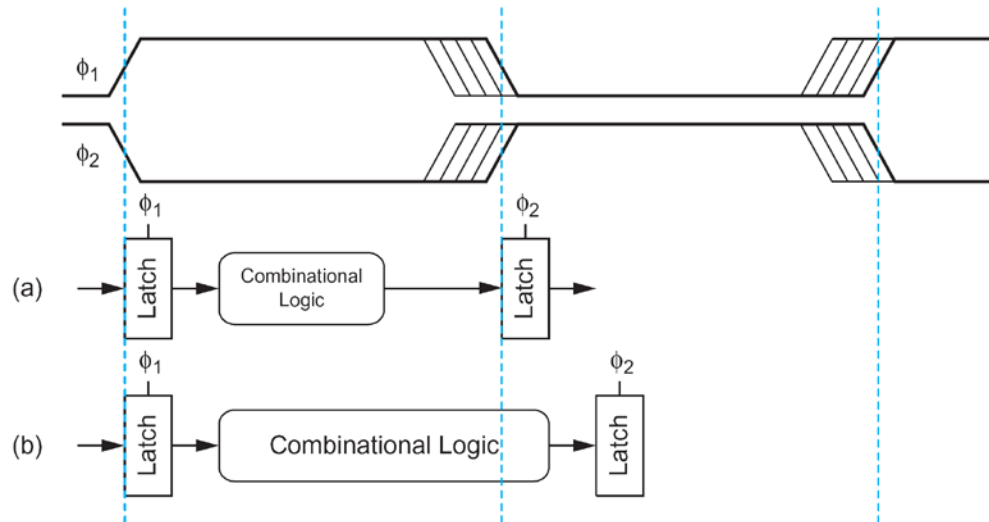
- Τα flip-flop έχουν σχετικά μεγάλη ακολουθιακή επιβάρυνση.
- Επίσης, δεν μπορεί να εφαρμοστεί time borrowing – Είναι όμως δημοφιλής επειδή είναι πολύ απλά στην κατανόηση λειτουργίας και τη χρήση τους
- Τα περισσότερα εργαλεία σύνθεσης και αναλυτές χρονισμού χειρίζονται τα flip-flop αποτελεσματικότερα από ότι τα latches
- Πολλές μεθοδολογίες σχεδιασμού ASIC χρησιμοποιούν flip-flop αποκλειστικά για pipeline και μηχανές καταστάσεων
- Αν οι απαιτήσεις επιδόσεων δεν είναι στο όριο, τα flip-flop είναι ικανοποιητική επιλογή

Πίνακας 7.4 Συγκρίσεις των στοιχείων ακολουθίας

	Ακολουθιακή επιβάρυνση $(T_c - t_{pd})$	Ελάχιστη Καθυστέρηση Λογικής t_{cd}	Δανεισμός χρόνου t_{borrow}
Flip-flops	$t_{pcq} + t_{setup} + t_{skew}$	$t_{hold} - t_{ccq} + t_{skew}$	0
Διαφανείς Μαν-δαλωτές δύο φάσεων	$2t_{pdq}$	$t_{hold} - t_{ccq} - t_{nonoverlap} + t_{skew}$ σε κάθε ημικύκλιο	$\frac{T_c}{2} - (t_{setup} + t_{nonoverlap} + t_{skew})$
Παλμικοί μαν-δαλωτές	$\max(t_{pdq}, t_{pcq} + t_{setup} - t_{p\omega} + t_{skew})$	$t_{hold} - t_{ccq} - t_{nonoverlap} + t_{skew}$	$t_{p\omega} - (t_{setup} + t_{skew})$

- Οι διαφανείς μανδαλωτές έχουν χαμηλότερη ακολουθιακή επιβάρυνση από ότι τα flip-flop
- Επιτρέπουν σχεδόν μισό του κύκλου ρολογιού για δανεισμό χρόνου
 - Ένας μανδαλωτής πρέπει να τοποθετηθεί σε κάθε ημικύκλιο
- Τα δεδομένα μπορεί να έρθουν στο μανδαλωτή κάθε χρονική στιγμή που ο μανδαλωτής είναι διαφανής
 - Μια βολική σχεδιαστική προσέγγιση είναι να τοποθετηθεί ο μανδαλωτής στην αρχή κάθε ημικυκλίου (ημιπεριόδου)
 - Τότε ο δανεισμός χρόνου συμβαίνει όταν η καθυστέρηση της λογική στο ένα ημικύκλιο είναι μεγαλύτερη

Επιλογή των στοιχείων – Latches (2/2)

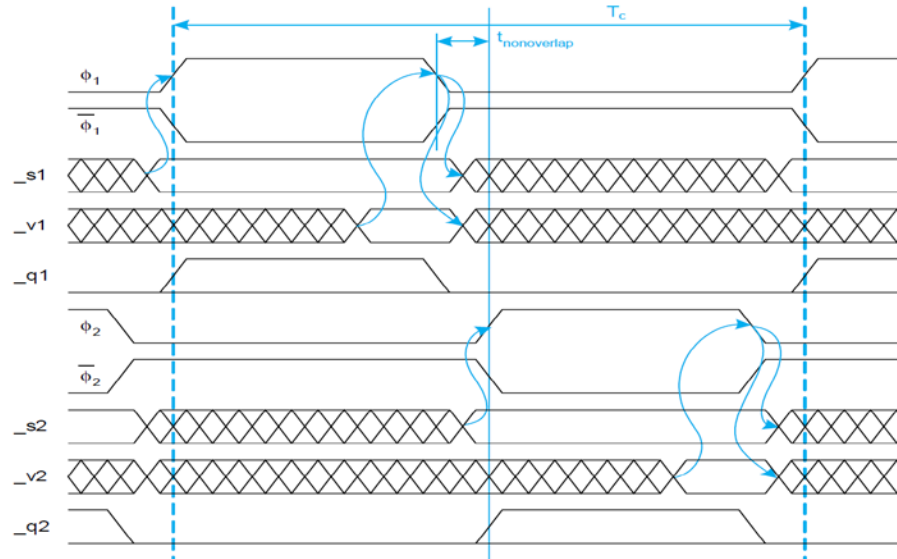


- Όταν το μονοπάτι είναι σύντομο (a), τα δεδομένα έρχονται νωρίς στο δεύτερο μανδαλωτή και καθυστερούν μέχρι την ανερχόμενη ακμή του ϕ_2
 - Είναι φυσικό οι μανδαλωτές να βρίσκονται στην αρχή του μισού-κύκλου => **τα σύντομα μονοπάτια προσαρμόζονται αυτόματα για να λειτουργούν με αυτόν τον τρόπο**

- Όταν το μονοπάτι είναι μεγαλύτερο (b), γίνεται δανεισμός χρόνου από το πρώτο-μισό κύκλου στο δεύτερο.

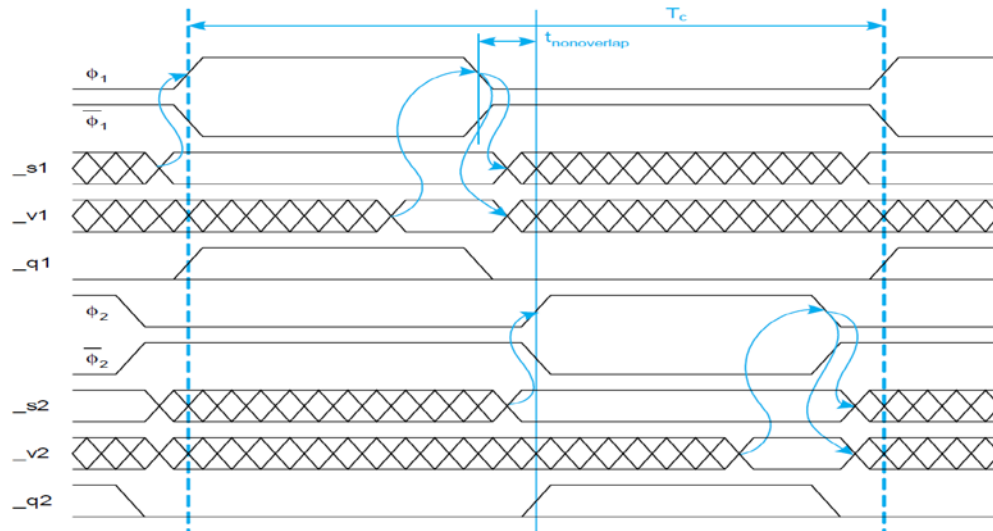
- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Τύποι Χρονισμών Διπλής Φάσης (Two-Phase Timing Types)



- Τα latches με ρολόγια μη επικαλυπτόμενων φάσεων (ϕ_1 & ϕ_2) είναι ελκυστικά
 - Έχουν ικανοποιητική περίοδο ρολογιού και επαρκώς μεγάλη μη επικάλυψη ρολογιών
 - Εγγυούνται την ασφάλεια σε προβλήματα χρόνου αποκατάστασης ή συγκράτησης εφόσον χρησιμοποιούνται σωστά

- Σε περιπτώσεις όπου χρησιμοποιούνται ρολόγια δύο φάσεων (ϕ_1 και ϕ_2) η λογική θα πρέπει να διαιρεθεί σε δύο φάσεις (φάση 1 και φάση 2)

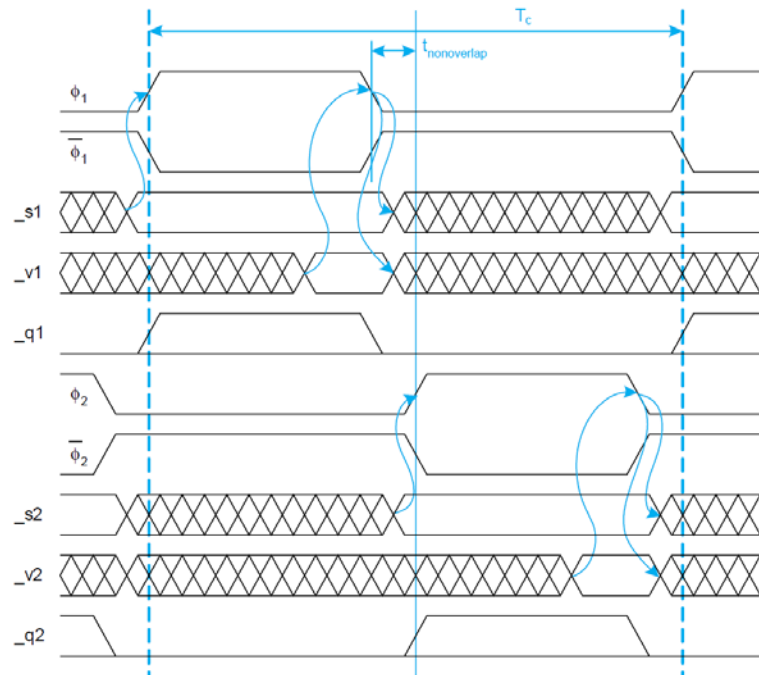


- Τα σήματα μπορούν μόνο να αλληλεπιδρούν με άλλα σήματα της ίδιας φάσης
 - Η φάση του σήματος αλλάζει όταν διέρχεται από ένα μανδαλωτή
 - Η κατάσταση γίνεται πιο πολύπλοκη όταν χρησιμοποιούνται gated clocks και κυκλώματα διαδοχικής επίδρασης (domino circuits)

- Υπάρχει μέθοδος τύπων χρονισμού ώστε να ελέγχεται ποια σήματα μπορούν να χρησιμοποιηθούν στις εισόδους των πυλών και των μανδαλωτών

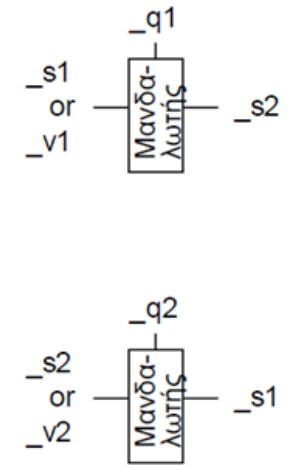
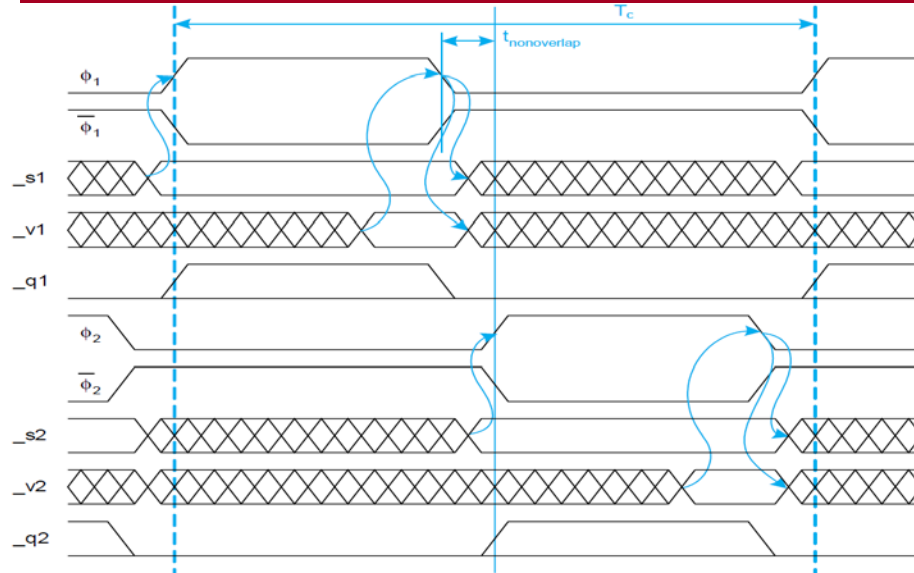
- Ένα σήμα μπορεί να ανήκει είτε στη φάση 1 είτε στη φάση 2 και να είναι ένα από τις παρακάτω τρεις κατηγορίες:
 - σταθερό (stable), έγκυρο (valid), ή πιστοποιημένο ρολόι (qualified clock)
- Ένα σήμα είναι σταθερό κατά τη φάση 1 ($_s1$) αν σταθεροποιείται σε μια τιμή πριν ανέρθει το $\phi1$ και παραμένει σταθερό έως ότου πέσει το $\phi1$
- Ένα σήμα είναι έγκυρο κατά τη φάση 1 ($_v1$) αν σταθεροποιείται σε μια τιμή πριν πέσει το $\phi1$ και παραμένει σε αυτή την τιμή έως ότου πέσει το $\phi1$
- Ένα σήμα είναι πιστοποιημένο ρολόι ($_q1$) αν είτε πέφτει είτε ανέρχεται όπως το $\phi1$ ή παραμένει σταθερό για ολόκληρο τον κύκλο
- Εξ ορισμού, το $\phi1$ είναι ένα σήμα $_q1$

Τύποι Χρονισμών Διπλής Φάσης (2/6)



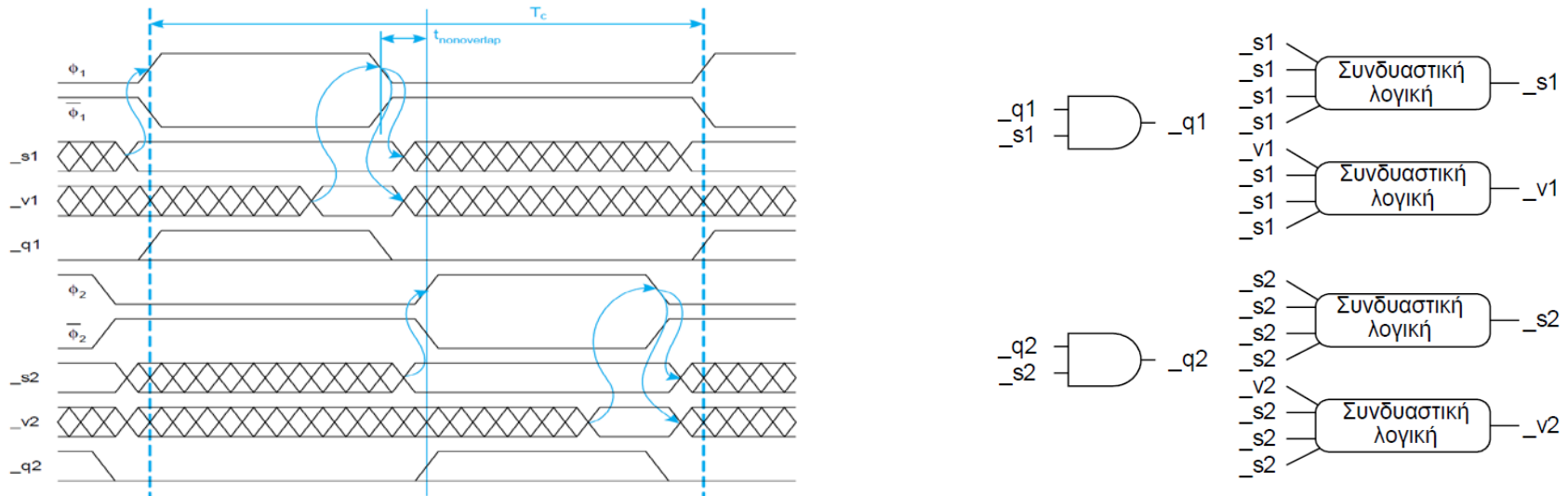
- Ένα σήμα είναι σταθερό κατά τη φάση 1 ($_s1$) αν σταθεροποιείται σε μια τιμή πριν ανέρθει το ϕ_1 και παραμένει σταθερό έως ότου πέσει το ϕ_1
- Ένα σήμα είναι έγκυρο κατά τη φάση 1 ($_v1$) αν σταθεροποιείται σε μια τιμή πριν πέσει το ϕ_1 και παραμένει σε αυτή την τιμή έως ότου πέσει το ϕ_1
- Ένα σήμα είναι πιστοποιημένο ρολόι ($_q1$) αν είτε πέφτει είτε ανέρχεται όπως το ϕ_1 ή παραμένει σταθερό για ολόκληρο τον κύκλο

Τύποι Χρονισμών Διπλής Φάσης (3/6)



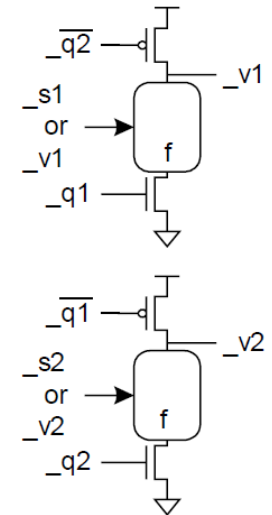
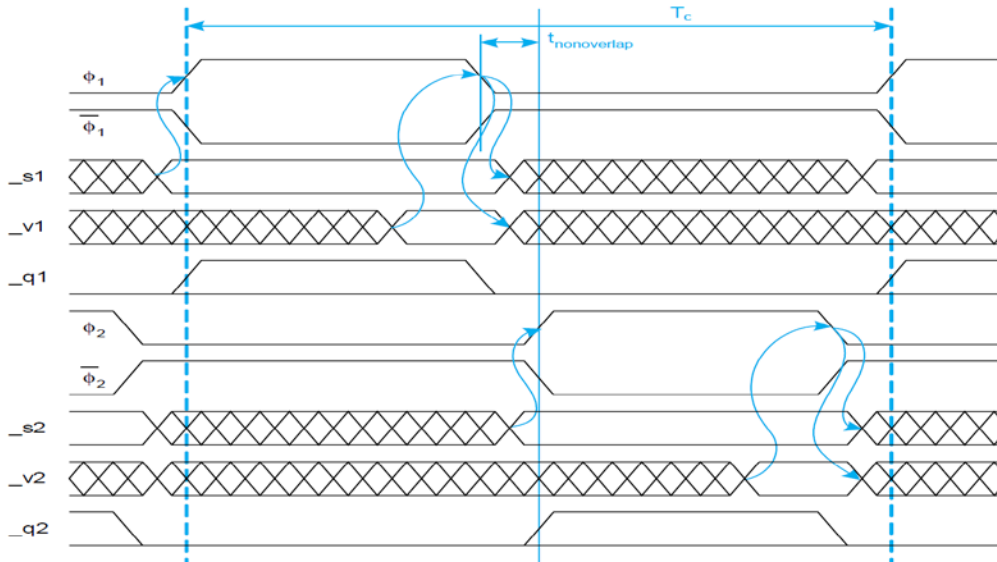
- Οι μανδαλωτές πρέπει να δέχονται πιστοποιημένα ρολόγια (είτε σήματα `_q1` ή `_q2`) στις εισόδους των ρολογιών
- Ένας μανδαλωτής φάσης 1 απαιτεί μια είσοδο `_s1` ή `_v1`
 - Όστε η είσοδος να ικανοποιεί τους χρόνους αποκατάστασης και συγκράτησης για την κατερχόμενη ακμή του ϕ_1
- Παράγει μια έξοδο `_s2`
 - επειδή η έξοδος σταθεροποιείται ενώ το ϕ_1 είναι σε υψηλή στάθμη και δεν αλλάζει ξανά μέχρι την επόμενη στιγμή που το ϕ_1 είναι σε υψηλή στάθμη (αφού πέσει το ϕ_2)
- Ένας μανδαλωτής φάσης 2, απαιτεί ένα σήμα `_s2` ή `_v2` και παράγει μια έξοδο `_s1`

Τύποι Χρονισμών Διπλής Φάσης (4/6)



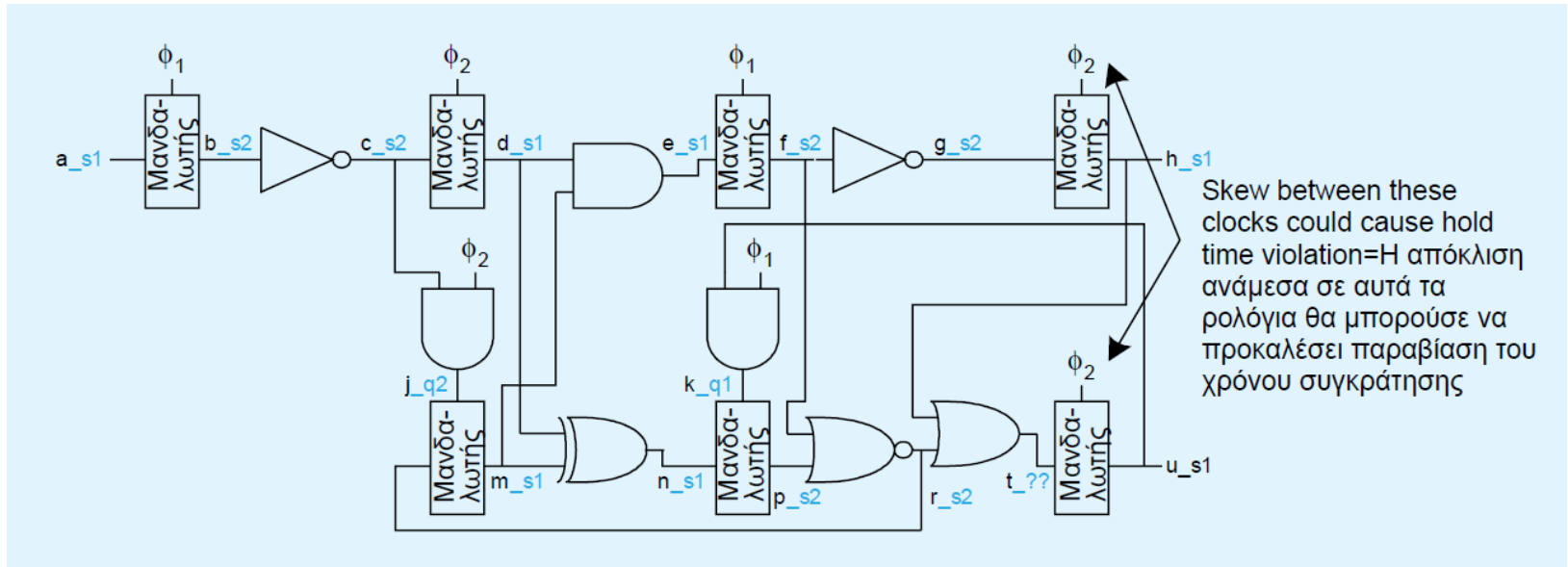
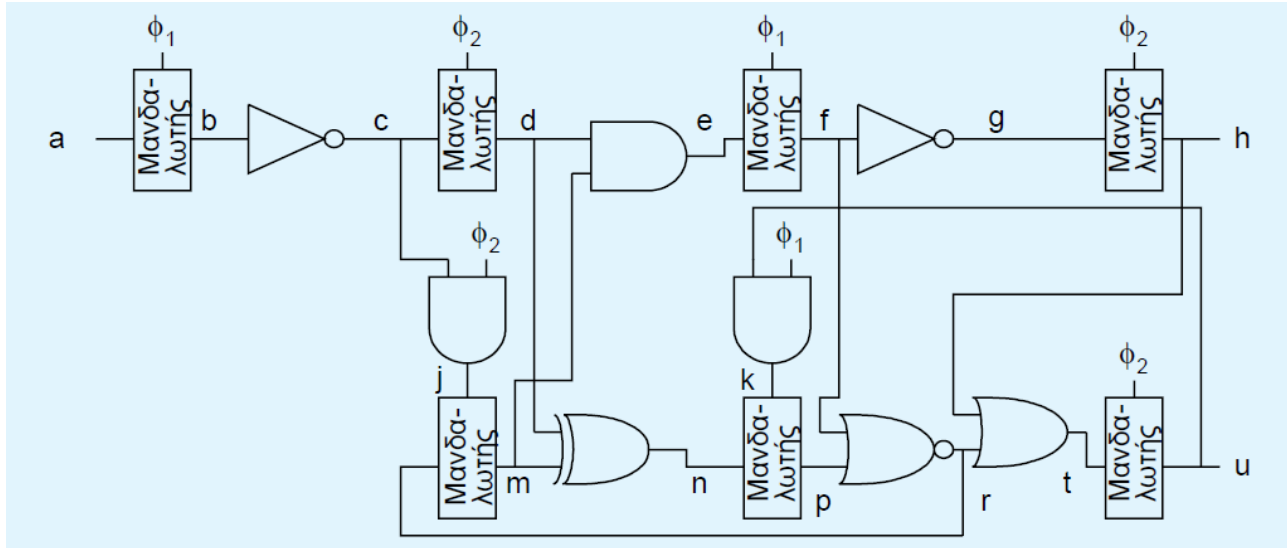
- Τα πιστοποιημένα ρολόγια σχηματίζονται από την σύνδεση σε AND μιας φάσης ρολογιού ή ενός άλλου πιστοποιημένου ρολογιού με ένα σταθερό σήμα που ανήκει στην ίδια φάση
 - Χρησιμοποιείται μόνο στους ακροδέκτες του ρολογιού των μανδαλωτών ή της δυναμικής λογικής
- Μια δομή στατικής CMOS συνδυαστικής λογικής απαιτεί όλες τις εισόδους να ανήκουν στην ίδια φάση
 - Αν όλες οι εισοδοι είναι σταθερές, η έξοδος είναι επίσης σταθερή
 - Αν όλες οι εισοδοι είναι έγκυρες, η έξοδος είναι έγκυρη

Τύποι Χρονισμών Διπλής Φάσης (5/6)



- Η φάση μιας πύλης διαδοχικής επίδρασης ορίζεται από το ρολόι ή το πιστοποιημένο ρολόι που οδηγεί τα τρανζίστορ υπολογισμού
- Το τρανζίστορ προφόρτισης δέχεται το συμπλήρωμα της άλλης φάσης
- Οι είσοδοι θα πρέπει να είναι σταθερές ή έγκυρες κατά τη διάρκεια του υπολογισμού
- Η έξοδος είναι έγκυρη κατά τη διάρκεια αυτής της φάσης επειδή σταθεροποιείται πριν από το τέλος της φάσης και δεν αλλάζει μέχρι την προφόρτιση στην αρχή της επόμενης φάσης

Τύποι Χρονισμών Διπλής Φάσης (6/6)



- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Διαδοχικά Δυναμικά Κυκλώματα (1/2)

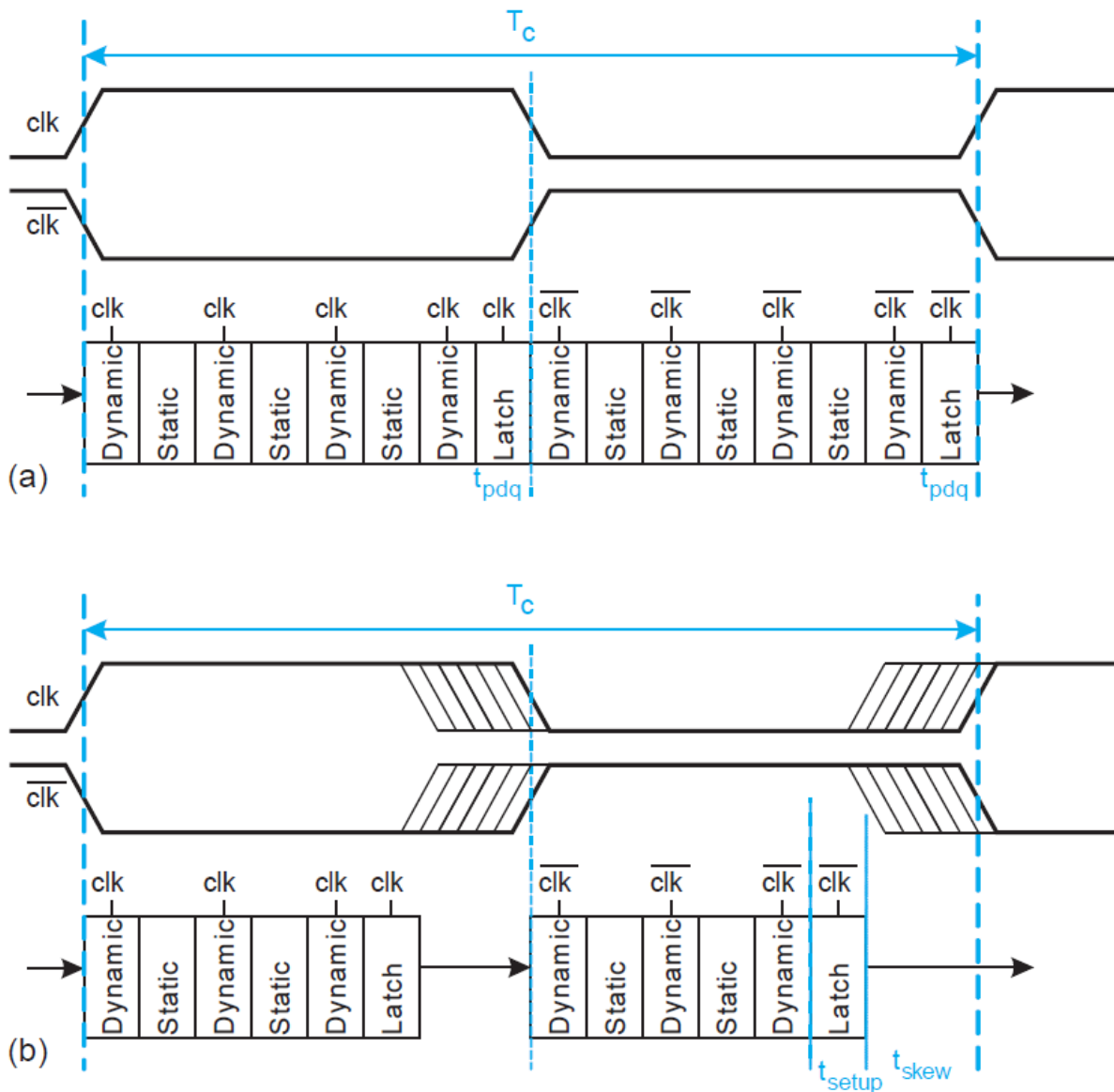
- Τα δυναμικά κυκλώματα και τα κυκλώματα domino λειτουργούν σε δύο καταστάσεις : Προφόρτιση (precharge) & Υπολογισμός (evaluation)
 - Ο χρόνος προφόρτισης είναι «άχρηστος» από σκοπιά υπολογισμού
- Ιδεατά, η καθυστέρηση ενός μονοπατιού θα πρέπει να είναι το άθροισμα των καθυστερήσεων υπολογισμού κάθε πύλης κατά μήκος του μονοπατιού => Προσεχτικός σχεδιασμός για να κρυφτεί ο χρόνος προφόρτισης
- Τα κλασικά domino κυκλώματα 2 φάσεων διαιρούν τον κύκλο σε δύο φάσεις
 - Η μία φάση υπολογίζει ενώ η άλλη προφορτίζεται
 - Οι μανδαλωτές διατηρούν το αποτέλεσμα κάθε φάσης ενώ προφορτίζονται
- Αυτή η τεχνική κρύβει το χρόνο προφόρτισης, αλλά εισάγει ακολουθιακή επιβάρυνση
 - Καθυστερήσεις μανδαλωτών και χρόνος αποκατάστασης
- Ειδικές τεχνικές χρησιμοποιούν επικαλυπτόμενα ρολόγια για να εξαλείψουν τους μανδαλωτές και την ακολουθιακή επιβάρυνση

Διαδοχικά Δυναμικά Κυκλώματα (2/2)

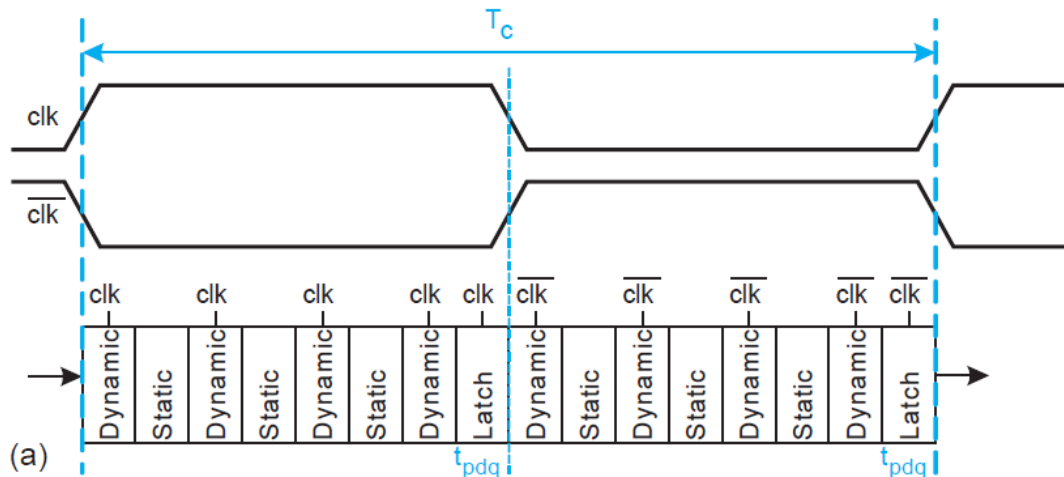
- Οι δυναμικές πύλες απαιτούν οι είσοδοι να αυξάνονται μονοτονικά κατά τον υπολογισμό – παράγουν μονοτονικά κατερχόμενες εξόδους
- Οι **domino** πύλες παράγουν μονοτονικά ανερχόμενες εξόδους & υπολογίζουν λογικές συναρτήσεις χωρίς αντιστροφή
- Η **dual-rail domino logic** ξεπερνάει αυτό το πρόβλημα
 - Παράγει και την αληθή και τη συμπληρωματική έξοδο – Δεν είναι όμως, πάντα πρακτική
- Η δυναμική λογική είναι αποδοτική για την κατασκευή **NOR** πολλών εισόδων – ο λογικός φόρτος είναι ανεξάρτητος από τον αριθμό των εισόδων
 - Η dual-rail domino logic έχει και μια ψηλή NAND => μη αποδοτική
- Όταν απαιτούνται συναρτήσεις αντιστροφής
 - Χρήση δυναμικής πύλη που παράγει μονοτονικά κατερχόμενες εξόδους, αλλά καθυστερεί το ρολόι στην αμέσως επόμενη πύλη, έτσι ώστε οι είσοδοι να είναι σταθεροί τη χρονική στιγμή που η πύλη ξεκινάει τον υπολογισμό

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - **Κλασικά Διαδοχικά Δυναμικά Κυκλώματα**
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Κλασικά Διαδοχικά Δυναμικά Κυκλώματα (1/4)

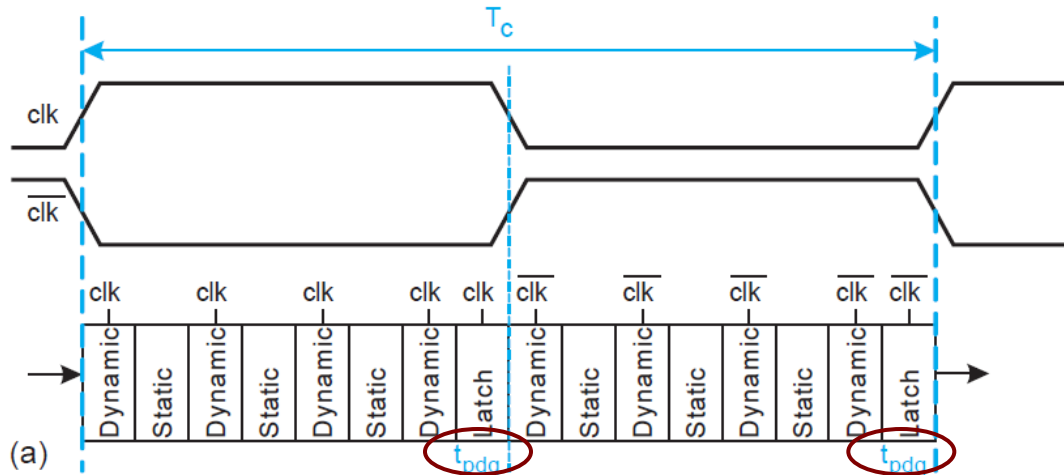


Κλασικά Διαδοχικά Δυναμικά Κυκλώματα (2/4)



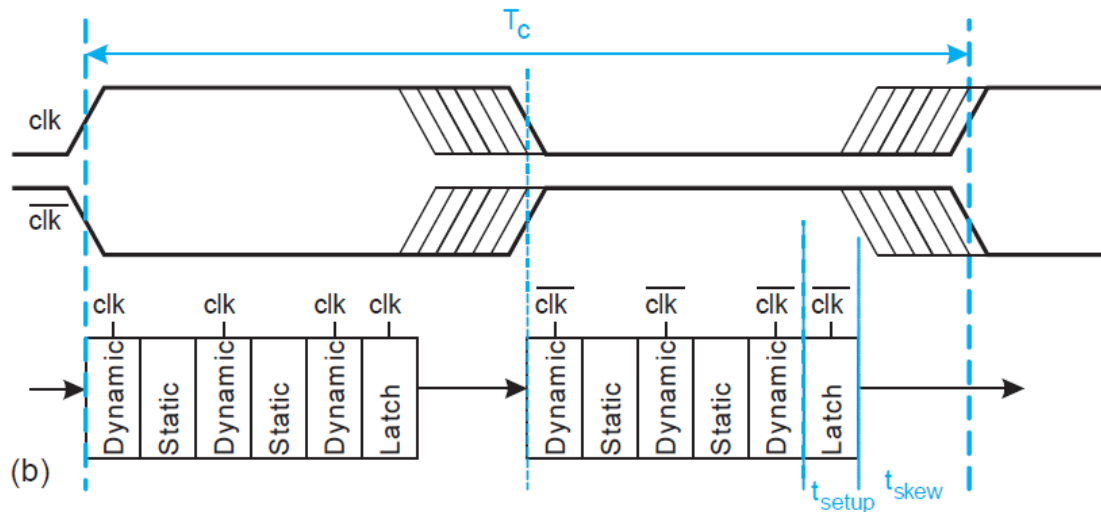
- Όταν $CLK = 1$, το 1^ο τμήμα υπολογίζει ενώ το 2^ο προφορτίζεται – Όταν $CLK = 0$, το 1^ο τμήμα προφορτίζεται και το 2^ο υπολογίζει
- Ο χρόνος προφόρτισης δεν εμφανίζεται στο κρίσιμο μονοπάτι
- Τα δεδομένα πρέπει να είναι έτοιμα στο latch του 1^{ου} τμήματος πριν $CLK 1 \rightarrow 0$
- Η επιβάρυνση κάθε latch είναι η μέγιστη των t_{setup} και t_{pdq}

Κλασικά Διαδοχικά Δυναμικά Κυκλώματα (2/4)



- Όταν $CLK = 1$, το 1^ο τμήμα υπολογίζει ενώ το 2^ο προφορτίζεται – Όταν $CLK = 0$, το 1^ο τμήμα προφορτίζεται και το 2^ο υπολογίζει
- Ο χρόνος προφόρτισης δεν εμφανίζεται στο κρίσιμο μονοπάτι
- Τα δεδομένα πρέπει να είναι έτοιμα στο latch του 1^{ου} τμήματος πριν $CLK 1 \rightarrow 0$
- Η επιβάρυνση κάθε latch είναι η μέγιστη των t_{setup} και t_{pdq}
- Αν $t_{pdq} > t_{setup}$, ο διαθέσιμος χρόνος για υπολογισμούς σε κάθε κύκλο : $t_{pd} = T_c - 2t_{pdq}$

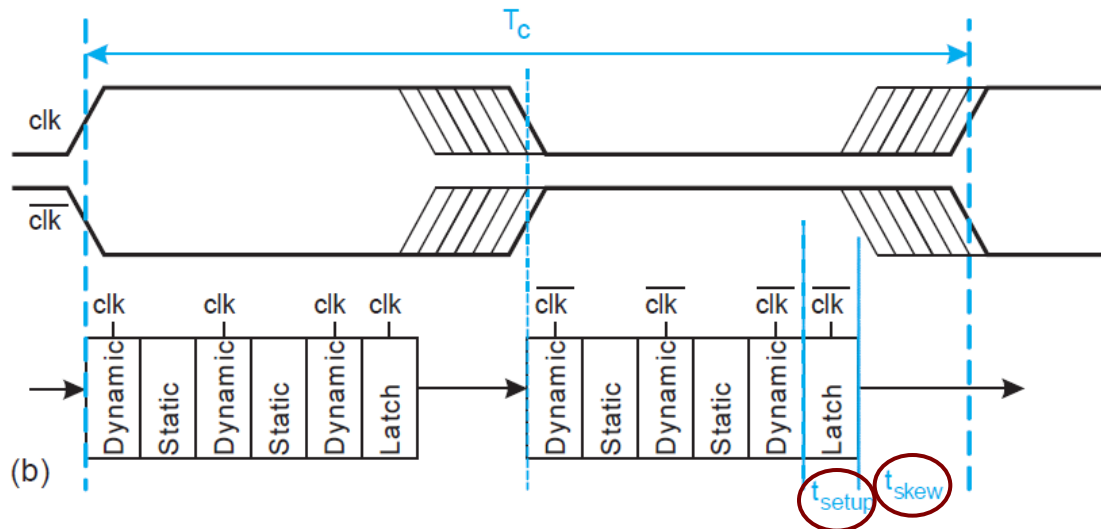
Κλασικά Διαδοχικά Δυναμικά Κυκλώματα (3/4)



- Τα δεδομένα διαβάζονται στη 1^η πύλη κατά την ανερχόμενη ακμή του ρολογιού και πρέπει να σταθεροποιηθούν πριν την κατερχόμενη ακμή του ρολογιού

Η χρονική απόκλιση (t_{skew}) μειώνει το διαθέσιμο χρόνο για υπολογισμούς

- Αν υποθέσουμε $t_{skew} > t_{pd}$ & $t_{setup} > t_{pd}$ ο διαθέσιμος χρόνος για τους υπολογισμούς γίνεται: $t_{pd} = T_c - 2t_{setup} - 2t_{skew}$



- Τα δεδομένα διαβάζονται στη 1^η πύλη κατά την ανερχόμενη ακμή του ρολογιού και πρέπει να σταθεροποιηθούν πριν την κατερχόμενη ακμή του ρολογιού

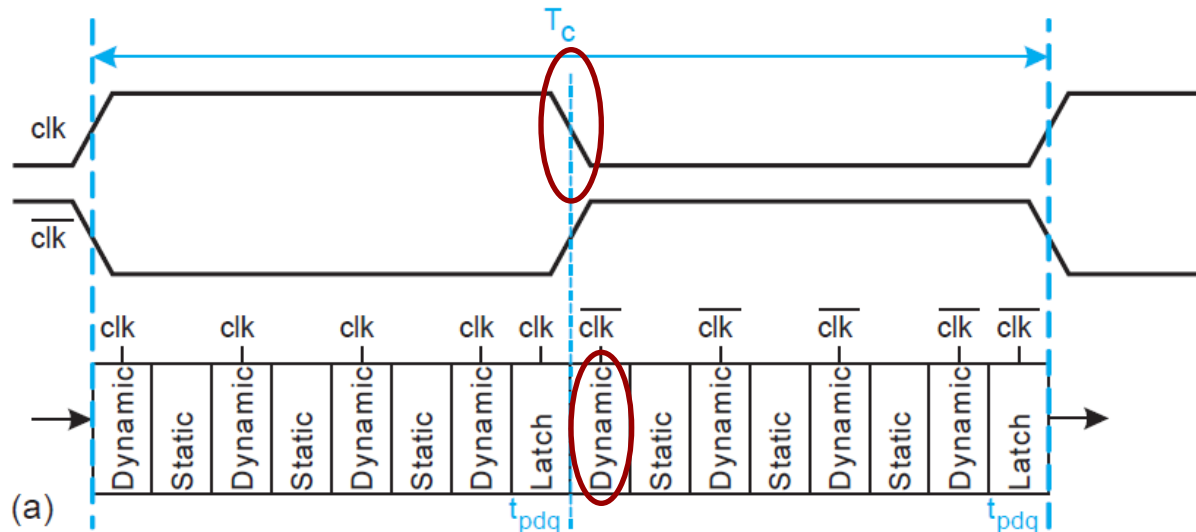
Η χρονική απόκλιση (t_{skew}) μειώνει το διαθέσιμο χρόνο για υπολογισμούς

- Αν υποθέσουμε $t_{skew} > t_{pd}$ & $t_{setup} > t_{pd}$ ο διαθέσιμος χρόνος για τους υπολογισμούς γίνεται: $t_{pd} = T_c - 2t_{setup} - 2t_{skew}$
- Είναι χειρότερο από τα flip-flop, όπου το τμήμα του t_{skew} είναι μια φορά / κύκλο

Κλασικά Διαδοχικά Δυναμικά Κυκλώματα (4/4)

- Όπως και στα flip-flop, τα κλασικά κυκλώματα διαδοχικής επίδρασης υποφέρουν από τη μη **ισοσταθμισμένη λογική** μεταξύ των βαθμίδων
 - Οι βαθμίδες δε μπορούν να δανειστούν χρόνο από την επόμενη ημι-περίοδο (φάση)
- Τα κλασικά κυκλώματα διαδοχικής επίδρασης έχουν υψηλή ακολουθιακή επιβάρυνση από:
 - καθυστέρηση των μανδαλωτών
 - χρονική απόκλιση
 - μη ισοσταθμισμένη λογική
- Σε συστήματα διοχέτευσης (**pipeline**) η επιβάρυνση μπορεί να είναι μεγάλο ποσοστό της περιόδου => **απαλείφονται τα πλεονεκτήματα της διοχέτευσης**
- Χρήση ακολουθιακών τεχνικών διοχέτευσης με ανοχή στη χρονική απόκλιση (**skew-tolerant domino sequencing**) με μικρότερη επιβάρυνση

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

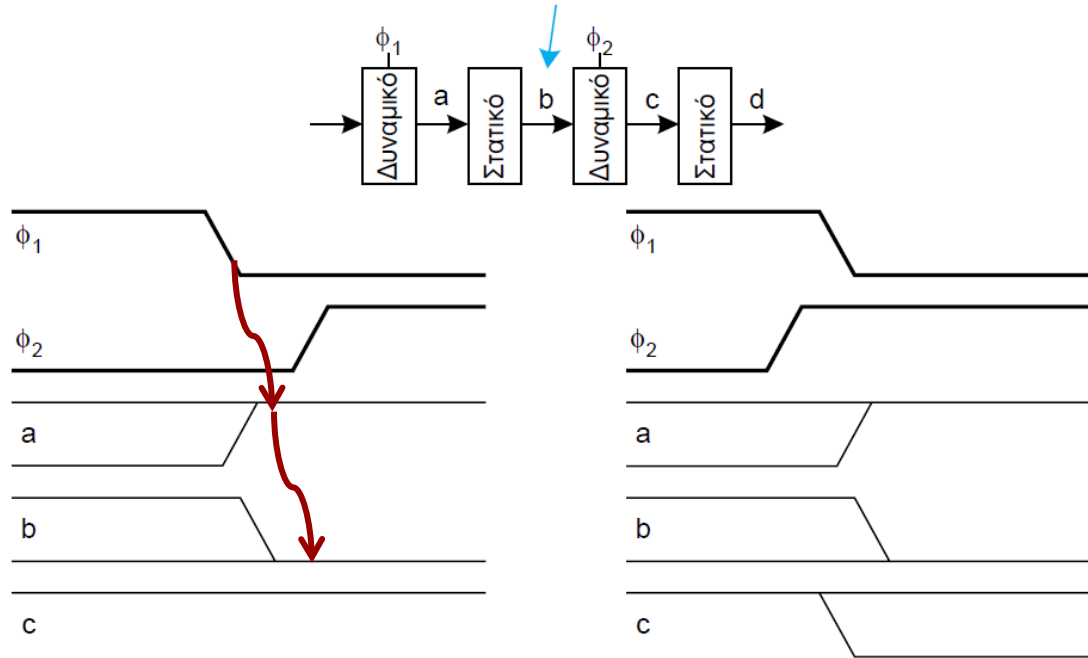


- Τα παραδοσιακά κυκλώματα διαδοχικής επίδρασης έχουν μεγάλη ακολουθιακή επιβάρυνση – έχουν μια ‘αυστηρή’ ακμή σε κάθε φάση
- Η 1^η πύλη της 2^{ης} φάσης δεν ξεκινάει τον υπολογισμό μέχρι να έρθει η κατερχόμενη ακμή του ρολογιού
 - Το αποτέλεσμα θα πρέπει να αποκατασταθεί στο μανδαλωτή του 1^{ου} ημικυκλίου (φάσης) πριν την κατερχόμενη ακμή του ρολογιού
- Αφαίρεση του μανδαλωτή => εξάλειψη της ακολουθιακής επιβάρυνσης

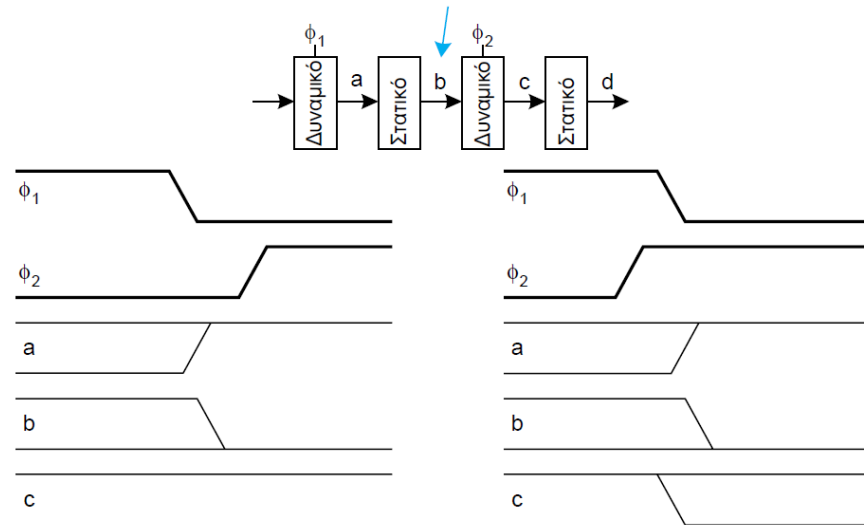
- Ο μανδαλωτής χρησιμοποιείται για 2 λόγους, για να:
 - εμποδίσει μη μονοτονικά κατερχόμενα σήματα να εισέλθουν στην επόμενη πύλη (βαθμίδα) ενώ αυτή υπολογίζει
 - συγκρατεί τα αποτελέσματα του τμήματος όταν αυτό προφορτίζεται και το επόμενο τμήμα υπολογίζει

- Στη domino λογική όλα τα σήματα είναι μονοτονικά ανερχόμενα => η πρώτη λειτουργία δε χρειάζεται

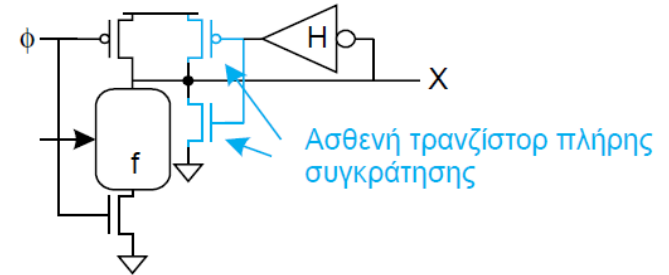
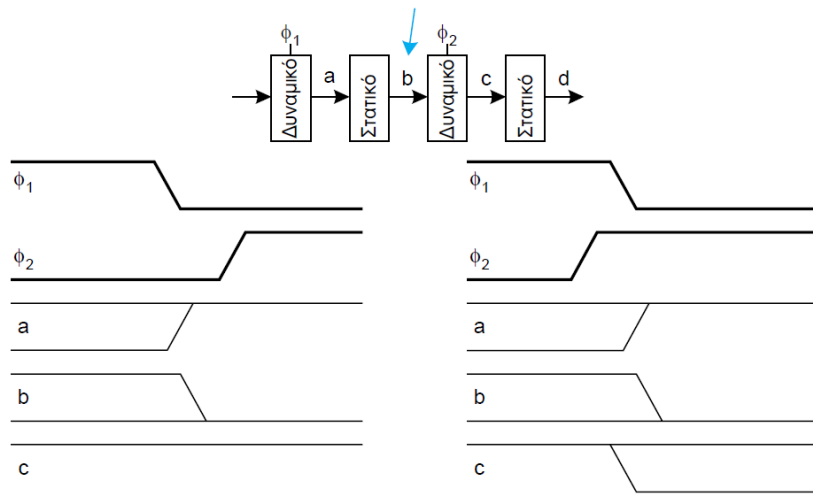
- Αν υπάρχει ικανοποιητικός χρόνος για την επόμενη βαθμίδα να υπολογίζει μα βάση το αποτέλεσμα της προηγούμενης τότε η προηγούμενη μπορεί να προφορτιστεί χωρίς πρόβλημα



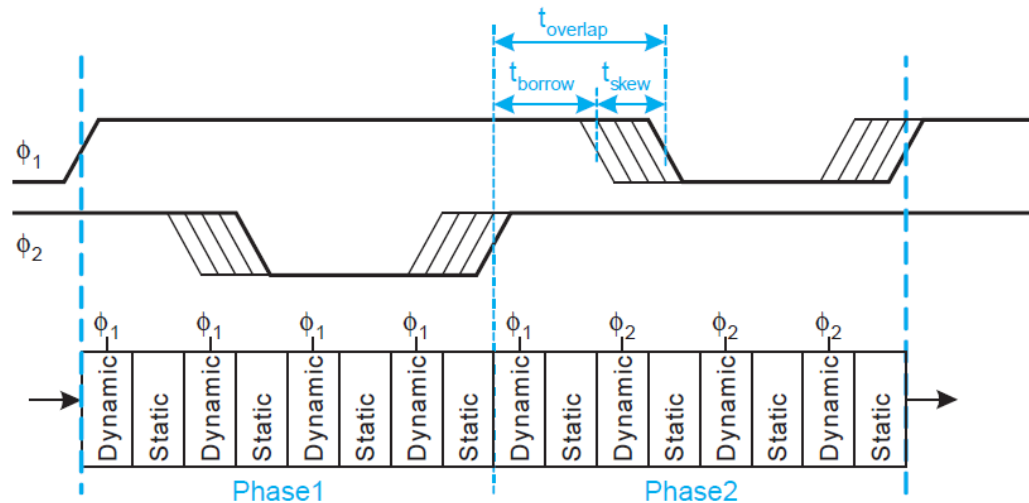
- Γενικά η λογική μπορεί να διαιρεθεί σε N φάσεις παρά σε 2
- Το κύκλωμα αποτυγχάνει αν τα ρολόγια είναι μη επικαλυπτόμενα
 - Όταν το ϕ_1 $0 \rightarrow 1$, οι κόμβοι $a = '1'$ και $b = '0'$ (λόγω προφόρτισης)
 - Όσο $\phi_1 = 1$ οι κόμβοι a, b , μπορούν να αλλάζουν τιμές (υπολογισμός)
 - Όταν ϕ_1 $1 \rightarrow 0$ τότε $a = 1$ και $b = 0$ (λόγω προφόρτισης), έχει χαθεί το αποτέλεσμα του υπολογισμού
 - Όταν το ϕ_2 $0 \rightarrow 1$, η είσοδος $b = '0'$ \Rightarrow το c δε θα εκφορτιστεί ποτέ \Rightarrow το κύκλωμα μπορεί να χάσει πληροφορία (λάθος λειτουργία)



- Στη δεύτερη περίπτωση η δεύτερη δυναμική πύλη δέχεται τη σωστή πληροφορία αν τα ρολόγια επικαλύπτονται
 - Το ϕ_2 ανέρχεται ενώ το b διατηρεί ακόμη την υπολογισμένη (σωστή) τιμή
 - Η πρώτη πύλη της 2ης φάσης μπορεί να υπολογίζει χρησιμοποιώντας τα αποτελέσματα της 1^{ης} φάσης
 - Όταν το ϕ_1 πέφτει και το b προφορτίζεται χαμηλά, το c διατηρεί την τιμή του

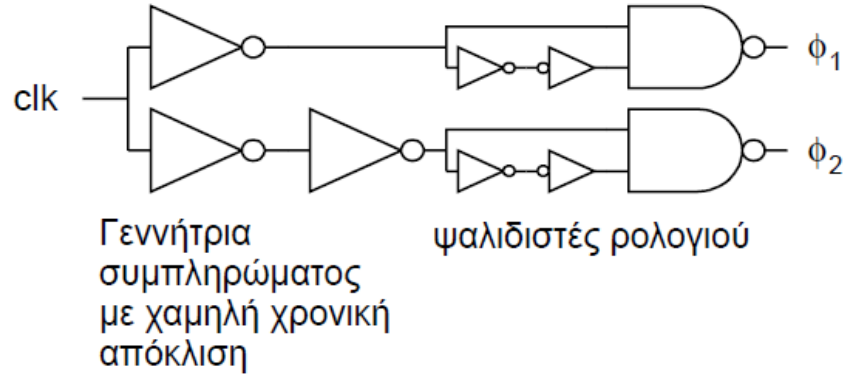


- Χωρίς έναν keeper το σήμα c μπορεί να αιωρείται είτε σε υψηλή είτε σε χαμηλή στάθμη
- Χρήση keeper που αποτελείται από ασθενείς διαζευγμένους αντιστροφείς για να διατηρούν την έξοδο είτε σε υψηλή είτε σε χαμηλή στάθμη
- Οι μανδαλωτές μπορεί να αφαιρεθούν στα όρια των φάσεων όσο υπάρχει επικάλυψη των ρολογιών και η 1^η δυναμική πύλη σε κάθε φάση χρησιμοποιεί έναν πλήρη keeper



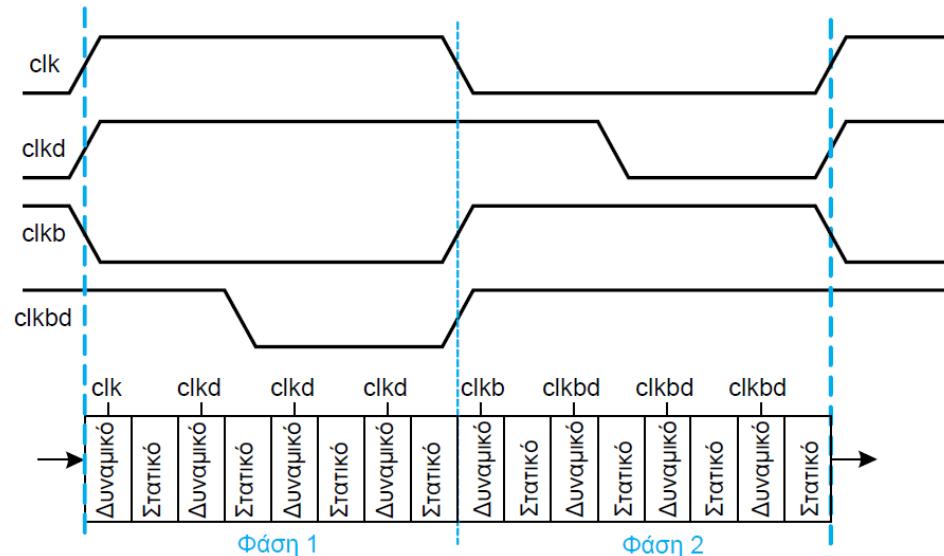
- Τα κυκλώματα διαδοχικής επίδρασης με ανοχή στην απόκλιση μπορούν να δανείσουν χρόνο από τη μια φάση στην επόμενη
- Κανονικά κάθε φάση καταλαμβάνει το μισό κύκλο
- Όμως, μια δυναμική πύλη ϕ_1 μπορεί να δανειστεί χρόνο από τη φάση 2 επειδή και τα δύο ρολόγια είναι ταυτόχρονα σε υψηλή στάθμη
- $t_{borrow} = t_{overlap} - t_{hold} - t_{skew}$

- Αν η επικάλυψη ρολογιού είναι μεγάλη ώστε η δεύτερη φάση να υπολογίζει πριν προφορτιστεί η πρώτη, ο **μανδαλωτής ανάμεσα στις φάσεις δεν είναι απαραίτητος**
- Η **ακολουθιακή επιβάρυνση είναι μηδέν**
 - τα δεδομένα διαδίδονται από τη μια πύλη στην επόμενη χωρίς να περιμένουν σε κάποιο ακολουθιακό στοιχείο ακολουθίας
- Ο επεξεργαστής Alpha 21164 χρησιμοποίησε πρώτος επικαλυπτόμενα ρολόγια στην ALU => εξάλειψη μανδαλωτή και βελτίωση ταχύτητας
- Από τότε τα pipeline συστήματα, χρησιμοποιούν κάποιου είδους τεχνικής διαδοχικής επίδρασης με ανοχή στην απόκλιση



- Η γεννήτρια χρησιμοποιεί ψαλιδιστές ρολογιού – clock choppers (clock stretchers) που καθυστερούν την κατερχόμενη ακμή για να επιτευχθεί επικάλυψη ρολογιών
- Ένα πιθανό πρόβλημα με τα συστήματα δύο φάσεων είναι ότι αν μια **φάση της λογικής έχει μικρή καθυστέρηση μόλυνσης**, μπορεί να υπάρξει ανεπιθύμητος συναγωνισμός (race) δεδομένων όταν και τα δύο ρολόγια είναι σε υψηλή στάθμη
 - (race condition – the data can race through while both clocks are high)

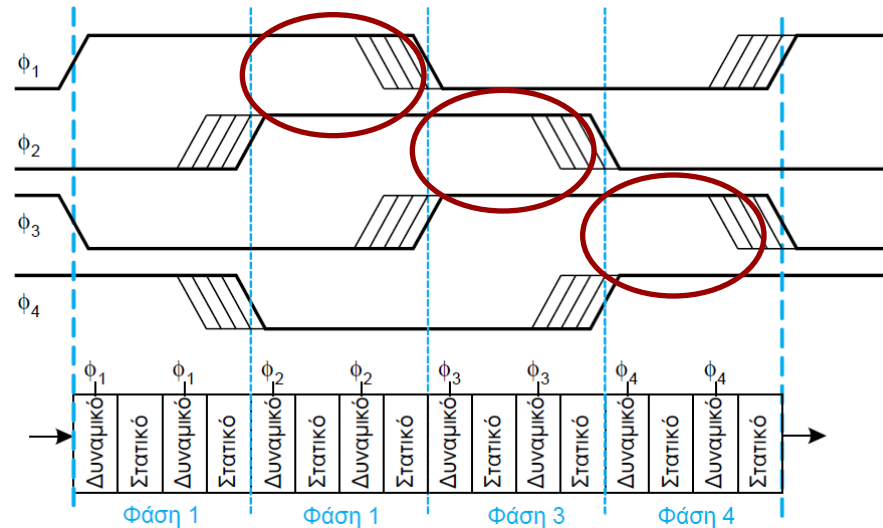
Opportunistic Time Borrowing – OTB



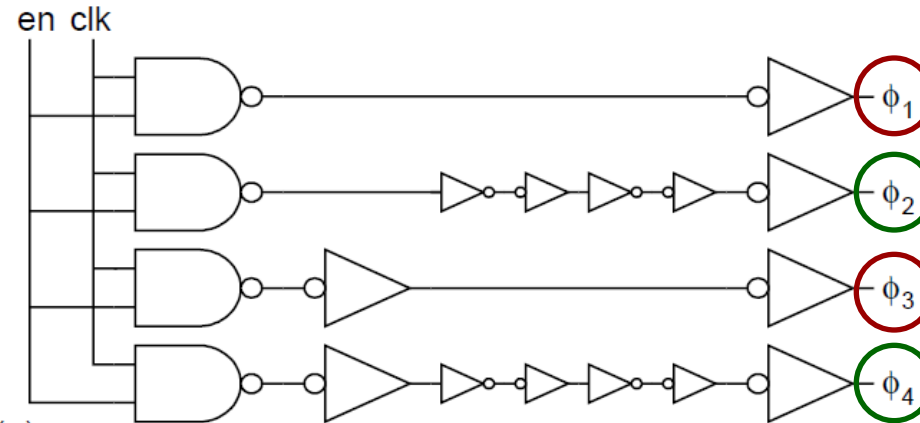
- Ο ευκαιριακός δανεισμός χρόνου αντιμετωπίζει το πρόβλημα συναγωνισμού με εισαγωγή δύο ρολογιών (*clk* και *clkb*) που χρησιμοποιούνται στην 1^η πύλη κάθε τμήματος
- Οι πρώτες πύλες λειτουργούν με *clk* & *clkb* => εμποδίζουν τα δεδομένα που έρχονται πολύ νωρίς (μικρό contamination delay) για να μη δημιουργηθεί συναγωνισμός
- Τα καθυστερημένα ρολόγια *clkd* και *clkbd* παίζουν το ρόλο του φ1 και φ2
- Η OTB διαδοχικής επίδρασης χρησιμοποιήθηκε στον επεξεργαστή Itanium

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Διαδοχική επίδραση τεσσάρων φάσεων

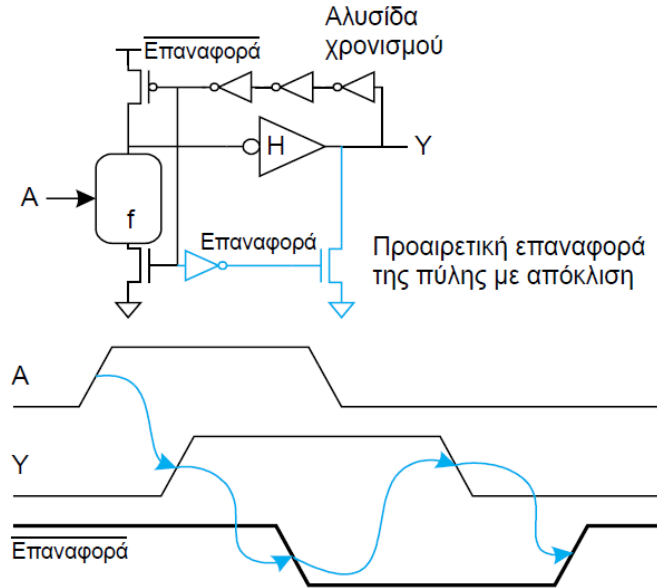


- Κάθε φάση έχει κύκλο λειτουργίας 50% και τοποθετείται ένα τέταρτο του κύκλου μετά από το προηγούμενο ώστε η επικάλυψη να είναι $\frac{1}{4}$ του κύκλου
- Τα ρολόγια ποτέ δεν είναι όλα ταυτόχρονα σε υψηλή στάθμη
 - τα προβλήματα συναγωνισμού είναι λυμένα, εκτός αν η χρονική απόκλιση πλησιάσει το ένα τέταρτο του κύκλου
- Ο μέγιστος χρόνος που είναι διαθέσιμος για το δανεισμό χρόνου από τη μια φάση στην επόμενη είναι: $t_{\text{borrow}} = T_c/4 - t_{\text{hold}} - t_{\text{skew}}$



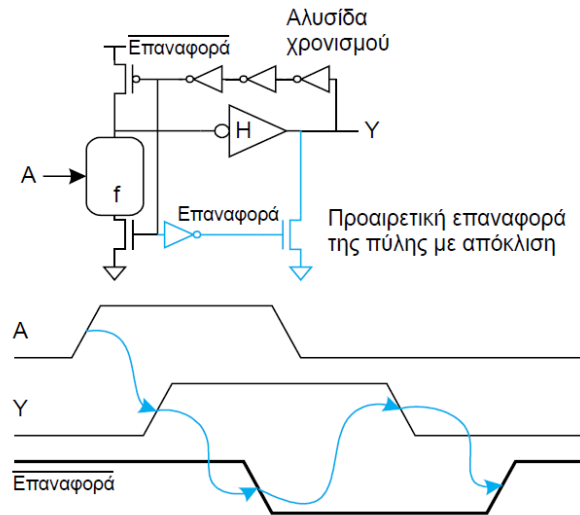
- Τα ϕ_1 και ϕ_3 παράγονται απευθείας από το γενικό ρολόι και το συμπληρωματικό του
- Τα ϕ_2 και τα ϕ_4 καθυστερούνται από απομονωτές με ονομαστική καθυστέρηση $\frac{1}{4}$ του κύκλου
- Η γεννήτρια ρολογιού επίσης περιέχει ένα ενσωματωμένο σήμα επίτρεψης

Self-resetting (Postcharge) Domino (1/3)



- Μέχρι τώρα ο χρονισμός της λειτουργίας της προφόρτισης ελεγχόταν από το ρολόι – **Εναλλακτικά μπορεί να ελέγχεται από την έξοδο της πύλης**
- Όταν η πύλη υπολογίζει και η έξοδος Y έρθει σε υψηλή στάθμη, μια αλυσίδα χρονισμού παράγει ένα σήμα *reset* το οποίο προφορτίζει τη δυναμική βαθμίδα
- Όταν η έξοδος Y πέσει, το σήμα προφόρτισης απενεργοποιεί τα τρανζίστορ προφόρτισης και η πύλη είναι έτοιμη να υπολογίσει

Self-resetting (Postcharge) Domino (2/3)



- Η είσοδος θα πρέπει να έχει πέσει πριν η πύλη εισέλθει πάλι σε υπολογισμό ώστε να μη δέχεται η πύλη επαναληπτικά παλμούς σταθερής εισόδου
- Επομένως, οι πύλες με αυτό-επαναφορά δέχονται παλμούς στην είσοδο και παράγουν παλμούς στην έξοδο
 - η διάρκεια των οποίων καθορίζεται από την καθυστέρηση αλυσίδας χρονισμού
- Αν ο πρώτος αντιστροφέας της αλυσίδας χρονισμού είναι μικρός ως προς το φορτίο του Y, το επιπλέον φορτίο έχει μηδαμινή επίδραση στην επίδοση

Self-resetting (Postcharge) Domino (3/3)

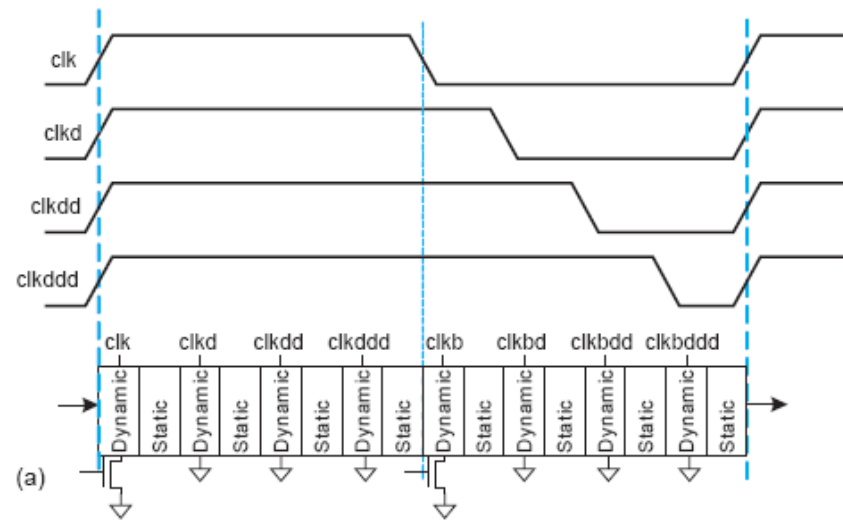
- Οι πύλες με αυτό-επαναφορά μειώνουν την κατανάλωση ενέργειας επειδή μειώνουν το φορτίο στο ρολόι
 - Αλλάζουν μόνο το σήμα προφόρτισης όταν το αποτέλεσμα υπολογισμού είναι χαμηλή στάθμη
- Αυτό είναι ιδιαίτερο χρήσιμο για τους αποκωδικοποιητές RAM
 - Σε κάθε κύκλο μόνο μια από τις πολλές γραμμές θα ανέλθει
- Ένας αποκωδικοποιητής με αυτό-επαναφορά μειώνει την κατανάλωση με το να επαναφέρει μόνο τη συγκεκριμένη γραμμή
 - δεν προφορτίζει όλους τους υπόλοιπους οδηγούς γραμμών
- Η IBM SRAM και η κρυφή μνήμη του Sun Ultrasparc 1 χρησιμοποιούν πύλες με αυτό-επαναφορά.

- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- **Unfooted Domino Gate Timing**
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Unfooted Domino Gate Timing (1/2)

- Οι unfooted domino πύλες έχουν χαμηλότερο λογικό φόρτο
 - Εξαλείφουν το τρανζίστορ υπολογισμού που είναι χροнисμένο στο ρολόι
 - Μειώνουν επίσης το φορτίο στο ρολόι
- Τουλάχιστον μια είσοδος θα πρέπει να είναι σε χαμηλή στάθμη κατά την προφόρτιση
 - Αποκοπή ροής ρεύματος από το VDD προς το GND
- Εξασφαλίζεται αν η είσοδος οδηγείται από μια domino πύλη που έχει ολοκληρώσει την προφόρτιση πριν αρχίσει να προφορτίζεται η unfooted πύλη
 - Κατά την προφόρτιση ο εσωτ. κόμβος είναι 1 και η έξοδος του domino νατιστροφέα είναι 0
- Επιπλέον, η προηγούμενη πύλη δε θα πρέπει να πάρει πάλι την τιμή '1' μέχρι να αρχίσει να υπολογίζει η unfooted πύλη

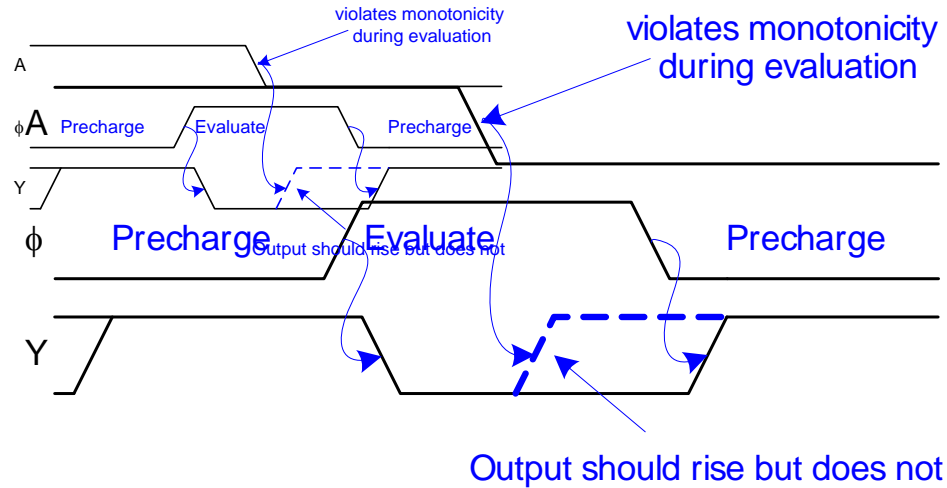
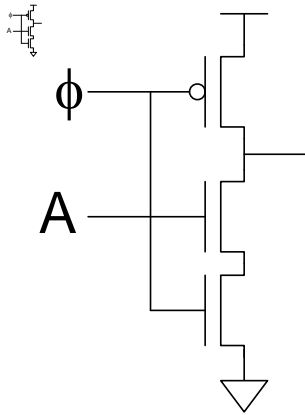
Unfooted Domino Gate Timing (2/2)



- Οι περιορισμοί εξασφαλίζονται καθυστερώντας την κατερχόμενη ακμή ρολογιού στις unfooted πύλες
- Η πρώτη πύλη είναι footed για να δέχεται στατικές εισόδους
 - Μπορεί να είναι σε υψηλή στάθμη κατά τη διάρκεια της προφόρτισης
- Μπορεί να χρησιμοποιηθούν πολλαπλά καθυστερημένα ρολόγια για πολλαπλές βαθμίδες από unfooted πύλες
- Αν η κατερχόμενη ακμή καθυστερεί αρκετά & η περίοδος είναι μικρή, ο χρόνος προφόρτισης είναι λίγος => η πύλη μπορεί να μην προ-φορτιστεί πλήρως

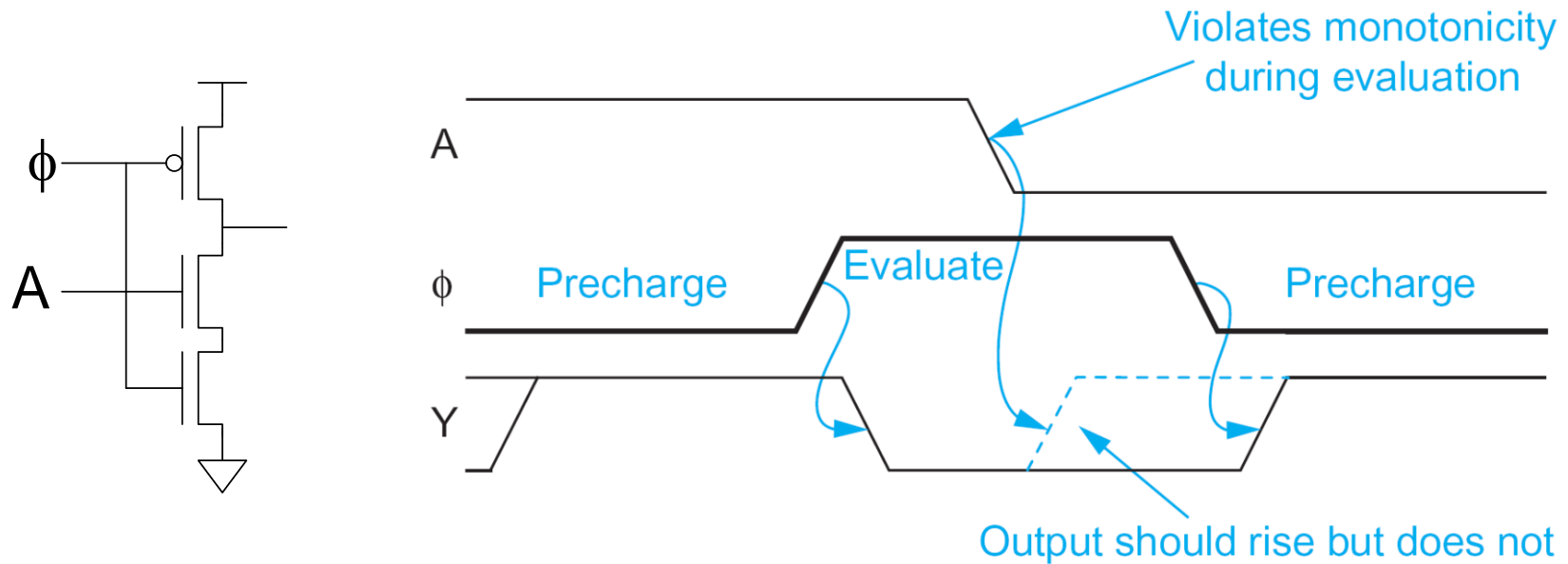
- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Μονοτονικότητα (Monotonicity) (1/2)

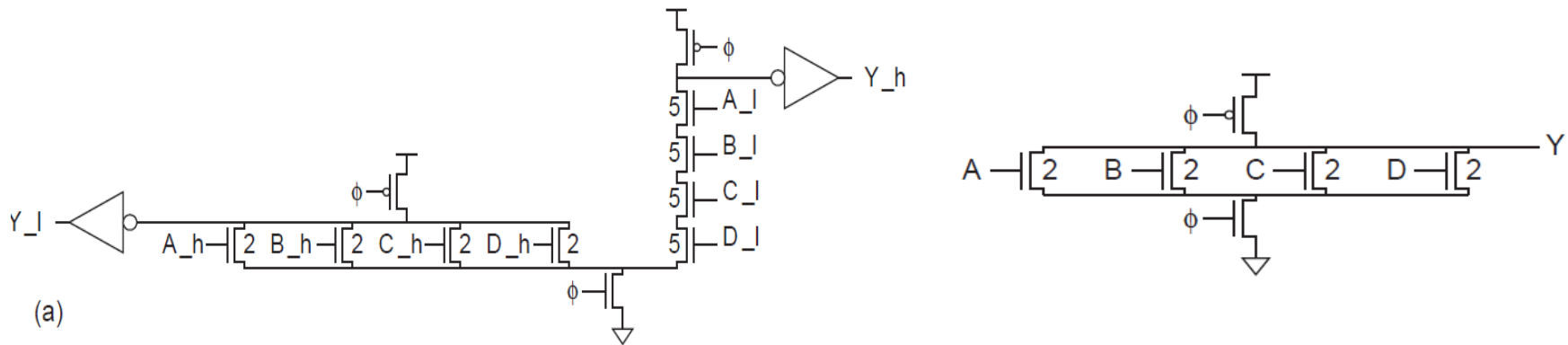


- Το θεμελιώδες πρόβλημα των δυναμικών πυλών είναι η απαίτηση για **μονοτονικότητα**
- Κατά το evaluation απαιτούνται μονοτονικά ανερχόμενες είσοδοι – Οι είσοδοι μπορούν να εκτελούν τις ακόλουθες μεταβάσεις
 - $0 \rightarrow 0$
 - $0 \rightarrow 1$
 - $1 \rightarrow 1$
 - **Αλλά όχι $1 \rightarrow 0$**

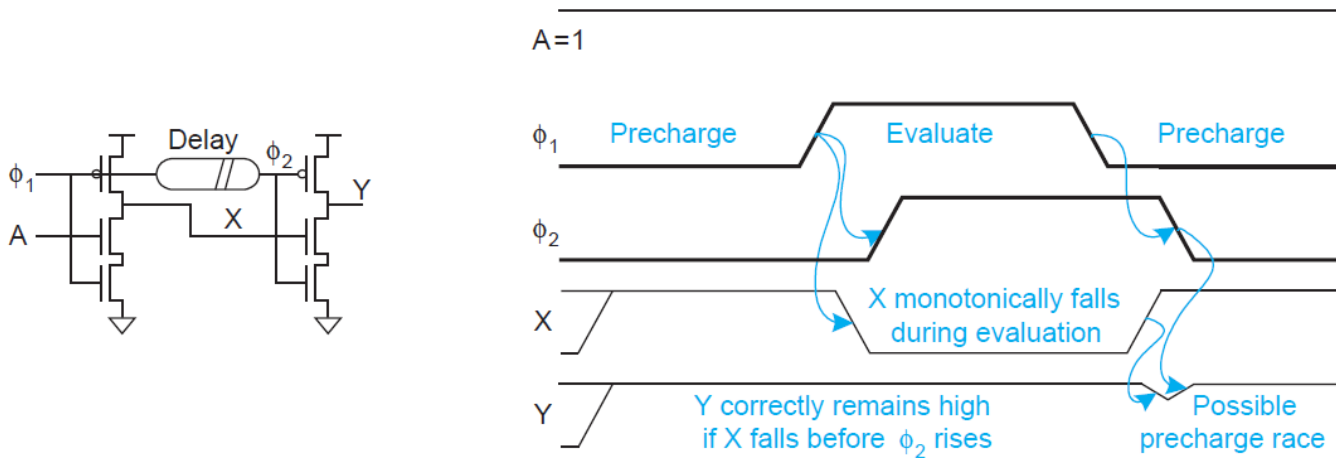
Μονοτονικότητα (Monotonicity) (2/2)



- Λόγω απαίτησης για μονοτονικότητα πρέπει να αποφεύγεται η διαδοχική σύνδεση δυναμικών πυλών – οδηγεί σε εντελώς λανθασμένη λειτουργία
- Το πρόβλημα αυτό αντιμετωπίζεται με τη domino λογική

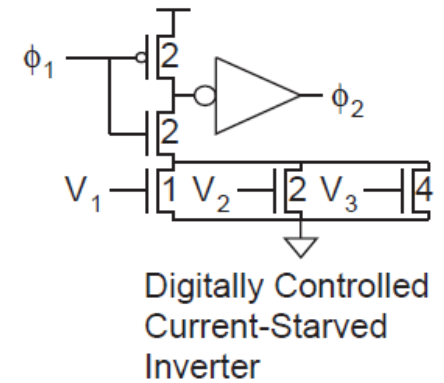
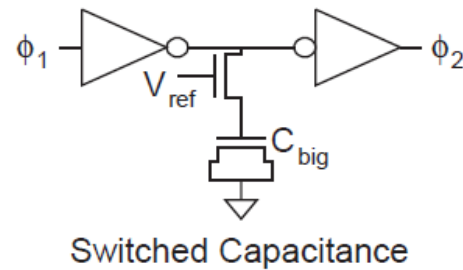
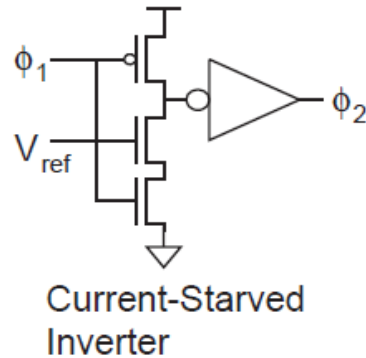
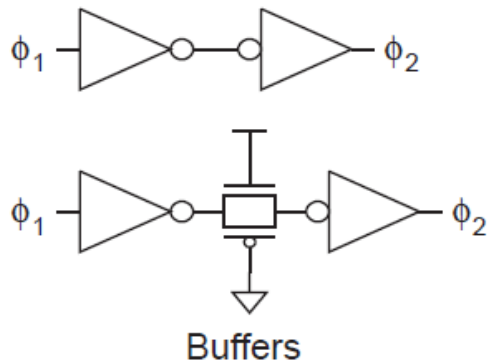


- Οι domino πύλες υλοποιούν μόνο μη αντίστροφες συναρτήσεις
- Η dual-rail domino logic παράγει αληθή & συμπληρωματική έξοδο
 - Η λογική αυτή είναι πολύ για πύλες όπως οι XORs / XNORs
- Όμως η dual-rail domino logic δεν είναι κατάλληλη για πύλες NOR πολλών εισόδων
- Το dual-rail domino logic κύκλωμα είναι αρκετά αργό
 - Περιλαμβάνει μια NAND με τρανζίστορ σε σειρά που αυξάνει το logical effort σε 5/3
- Όμως, μια δυναμική πύλη NOR και έχει logical effort 2/3 ανεξάρτητα του πλήθους των εισόδων



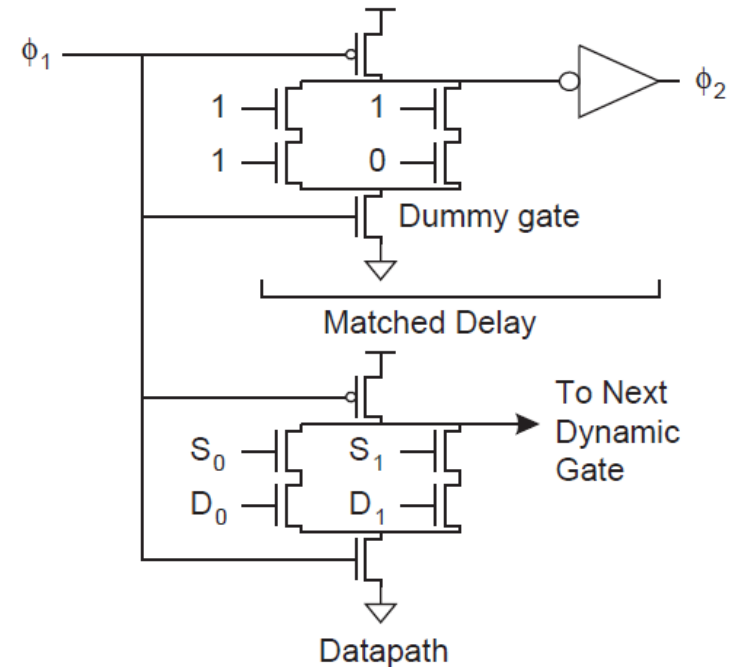
- Η έξοδος μιας δυναμικής πύλης εκτελεί μόνο την $1 \rightarrow 0$ μετάβαση \Rightarrow δε μπορεί να οδηγήσει άμεσα μια άλλη δυναμική πύλη που ελέγχεται από το ίδιο ρολόι
- Αν η ανερχόμενη ακμή ρολογιού για τη 2^η πύλη καθυστερεί μέχρι να υπολογίσει η 1^η \Rightarrow η 2^η πύλη οδηγείται από σωστή είσοδο
- Ο συμβιβασμός σε τέτοια κυκλώματα (clock-blocked) είναι η διάρκεια της καθυστέρησης
 - Αν η καθυστέρηση είναι πολύ μικρή, το κύκλωμα θα αποτύχει
 - Αν η καθυστέρηση γίνει μεγάλη, θυσιάζονται τα πλεονεκτήματα επιδόσεων της δυναμικής λογικής
 - Το πρόβλημα αυξάνει από τις διαφοροποιήσεις κατασκευής & συνθηκών περιβάλλοντος

Delay Matching



Delay Matching

- Το κλειδί στο matching είναι το κύκλωμα καθυστέρησης να συμπεριφέρεται όπως περίπου η πύλη που θα κάνει match
- Χρήση dummy πύλης στη γραμμή καθυστέρησης
- Η dummy πύλη αντιγράφει την πύλη στην οποία κάνει match
 - Οι διαφοροποιήσεις του περιβάλλοντος και κατασκευής επηρεάζουν και τις δύο ισodύναμα
- Στην είσοδο επιλέγεται συνδυασμός που αντιστοιχεί στη χειρότερη καθυστέρηση



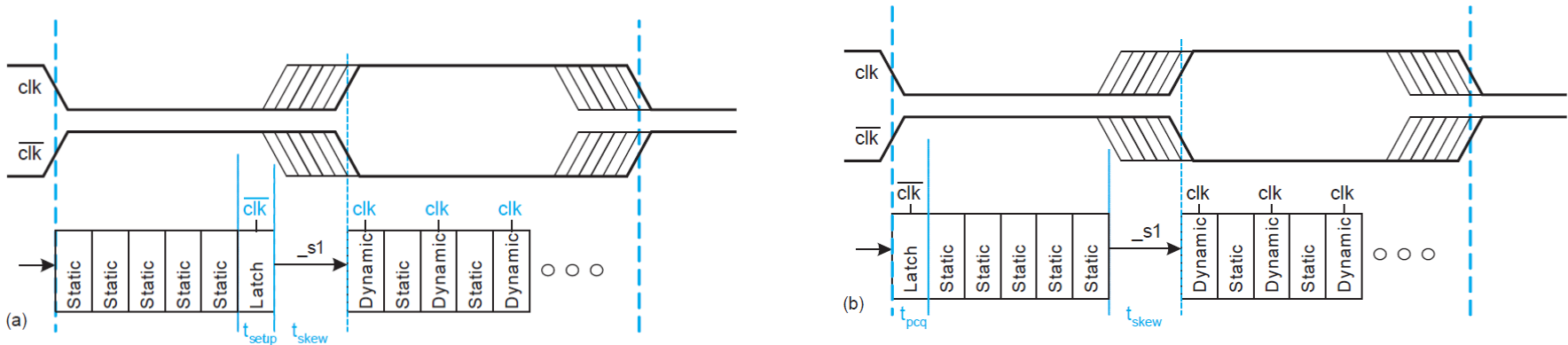
- Μεθοδολογία Στοιχείων Στατικής Ακολουθίας
- Επιλογή των στοιχείων
- Τύποι Χρονισμών Διπλής Φάσης
- Διαδοχικά Δυναμικά Κυκλώματα
 - Κλασικά Διαδοχικά Δυναμικά Κυκλώματα
 - Διαδοχικά Κυκλώματα με Ανοχή στη Χρονική Απόκλιση
 - Διαδοχική επίδραση τεσσάρων φάσεων
- Unfooted Domino Gate Timing
- Μη μονοτονικές Τεχνικές
- Διεπαφή στατικής λογικής \leftrightarrow domino

Διεπαφή στατικής λογικής \leftrightarrow domino

- Οι στατικές πύλες CMOS απαιτούν εισόδους οι οποίες είναι επίπεδα (στάθμες) τάσεις
- Οι στατικές πύλες CMOS μπορεί να παράγουν glitches στις εξόδους
- Οι domino πύλες απαιτούν μονοτονικές εισόδους κατά τον υπολογισμό και παράγουν παλμούς
- Απαιτούνται κατάλληλα τα κυκλώματα διεπαφής για να
 - αποφεύγονται ανεπιθύμητες αλλαγές κατάστασης από glitches με τη διεπαφή στατική \rightarrow domino
 - μετατρέπονται οι παλμοί σε επίπεδα τάσης με τη διεπαφή domino \rightarrow στατική

- Οι κατερχόμενες στατικές εισοδοι στις domino πύλες πρέπει
 - να αποκατασταθούν τη στιγμή που η πύλη ξεκινάει τον υπολογισμό &
 - δεν πρέπει να αλλάξουν έως ότου ολοκληρωθεί ο υπολογισμός
- Αυτό επιβάλλει ένα σκληρό περιορισμό που έχει προβλήματα από τη χρονική απόκλιση του ρολογιού
- Η high-performance skew-tolerant λογική κατασκευάζει ολόκληρους βρόχους βασιζόμενη σε διαδοχική επίδραση (pipeline) για να αποφευχθεί να δημιουργηθεί απόκλιση στη διεπαφή στατική → domino

Διεπαφή στατική \rightarrow domino



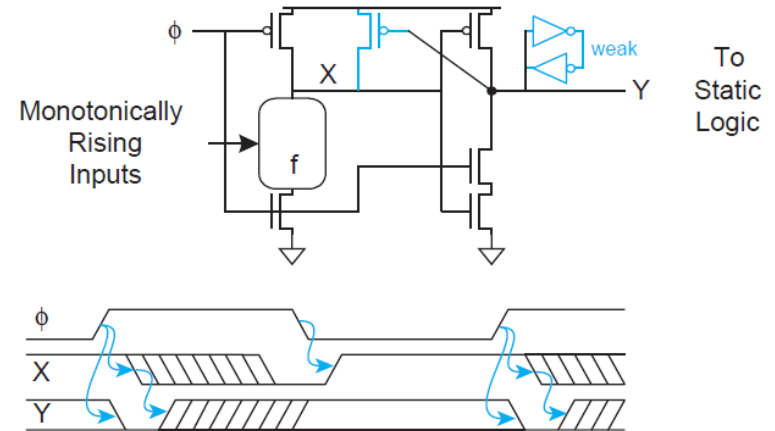
- Για να αποφευχθούν glitches στη διεπαφή η λύση είναι να μανδαλωθούν τα στατικά σήματα
- Ο μανδαλωτής είναι μη διαφανής όσο η domino πύλη υπολογίζει
- Ο μανδαλωτής μπορεί να απαλειφθεί αν η στατική λογική σχεδιαστεί ώστε να αποκαθίσταται προτού οι domino πύλες αρχίσουν τον υπολογισμό
- Ο μανδαλωτής αποτρέπει την επόμενη είσοδο να έρθει πολύ νωρίς και έτσι να διαταράξει την είσοδο στη domino πύλη

Διεπαφή domino → στατική

- Οι έξοδοι διαδοχικής επίδρασης είναι παλμοί που χάνονται όταν η πύλη προφορτιστεί
- Η στατική λογική απαιτεί σταθερά επίπεδα τάσης μέχρι να δειγματοληπτηθούν ανεξάρτητα από την περίοδο του ρολογιού
- Στη διεπαφή domino → στατική απαιτείται ένας ακόμη μανδαλωτής που να μετατρέπει παλμούς σε επίπεδα τάσης
- Η έξοδος αυτού του μανδαλωτή μπορεί να δανείσει χρόνο σε επόμενη στατική λογική, ώστε ο μανδαλωτής να μην επιβάλλει σκληρούς περιορισμούς

Διεπαφή domino → στατική

- Ο HI skew αντιστροφείας αντικαθίσταται από ένα χρονισμένο αντιστροφήα
- Το κρίσιμο μονοπάτι περνάει διαμέσου μόνο του τρανζίστορ pMOS => ο μανδαλωτής έχει περίπου την ίδια ταχύτητα με έναν απλό αντιστροφήα
- Στην κατερχόμενη ακμή του ρολογιού, ο μανδαλωτής κλειδώνει στην προφόρτιση, διατηρώντας το αποτέλεσμα της domino πύλης μέχρι την επόμενη ανερχόμενη ακμή του ρολογιού
- Ένας ασθενής αντιστροφήα κάνει σταθερή την έξοδο Y
- Το Y πρέπει να απομονώνεται πριν να οδηγήσει μεγάλους μήκους καλώδια για να εμποδιστεί ο θόρυβος να ανατροφοδοτήσει το μανδαλωτή



- Τα ακολουθιακά στοιχεία χαρακτηρίζονται από το χρόνο αποκατάστασης (setup) και συγκράτησης (hold)
 - Αν τα δεδομένα εισόδου αλλάξουν πριν από το setup χρόνο, η έξοδος απεικονίζει την καινούργια τιμή με μια καθυστέρηση διάδοσης
 - Αν τα δεδομένα αλλάζουν ύστερα από το χρόνο hold, η έξοδος απεικονίζει την παλαιά τιμή με μια καθορισμένη καθυστέρηση διάδοσης

- Αν τα δεδομένα αλλάζουν κατά το διάστημα ανάμεσα στους χρόνους συγκράτησης και αποκατάστασης
 - Η έξοδος μπορεί να είναι μη προβλέψιμη και
 - Ο χρόνος για να σταθεροποιηθεί η έξοδος σε ένα σωστό λογικό επίπεδο μπορεί να είναι ακαθόριστος

- Τα σωστά σχεδιασμένα σύγχρονα κυκλώματα εγγυούνται ότι τα δεδομένα είναι σταθερά κατά το διάστημα του χρονικού ανοίγματος

Συγχρονιστές (2/2)

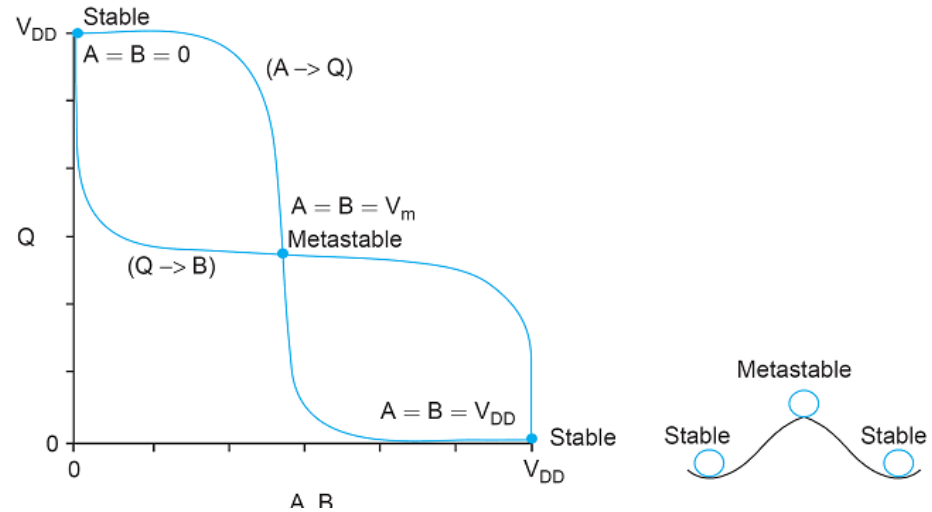
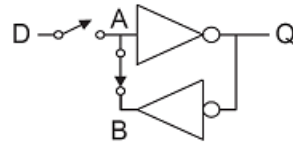
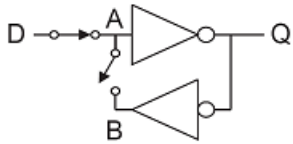
- **Συγχρονιστής:** κύκλωμα με είσοδο που αλλάζει σε αυθαίρετες στιγμές και παράγει μια έξοδο ισοσταθμισμένη στο ρολόι του συγχρονιστή
 - Επειδή η είσοδος μπορεί να αλλάξει κατά το διάστημα ανάμεσα στους δύο χρόνους, ο συγχρονιστής έχει μια μη μηδενική πιθανότητα να παράγει μια μετασταθερή έξοδο

- **Θέματα**

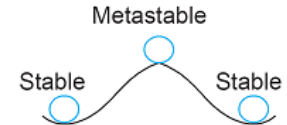
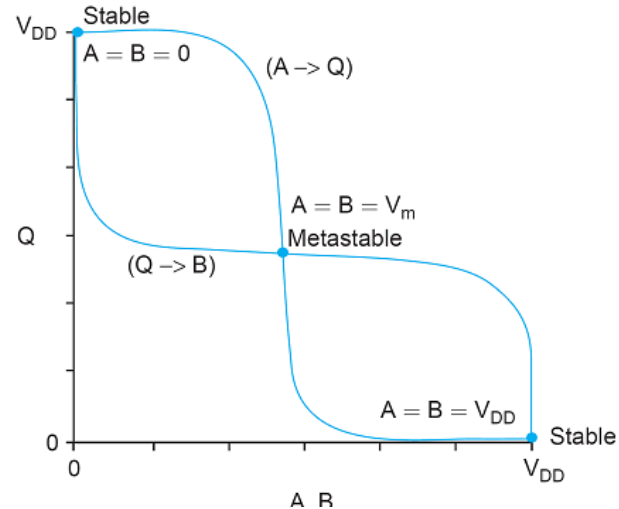
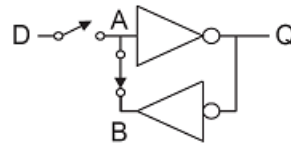
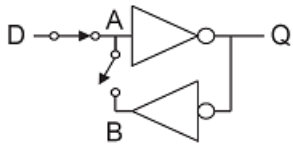
- Συμπεριφορά ενός μανδαλωτή σε μια τάση η οποία μπορεί να αλλάξει γύρω από την ακμή του ρολογιού δειγματοληψίας
 - Ο μανδαλωτής μπορεί να εισέλθει σε μια κατάσταση μετασταθερότητας για κάποιο ακαθόριστο χρονικό διάστημα – η πιθανότητα να παραμείνει μετασταθερός μειώνεται εκθετικά ως προς το χρόνο

- Σχεδίαση συγχρονιστή:
 - δειγματοληπτεί ένα σήμα
 - περιμένει μέχρι η πιθανότητα της μετασταθερότητας να είναι χαμηλή και
 - επαναδειγματοληπτεί

Μετασταθερότητα (1/5)

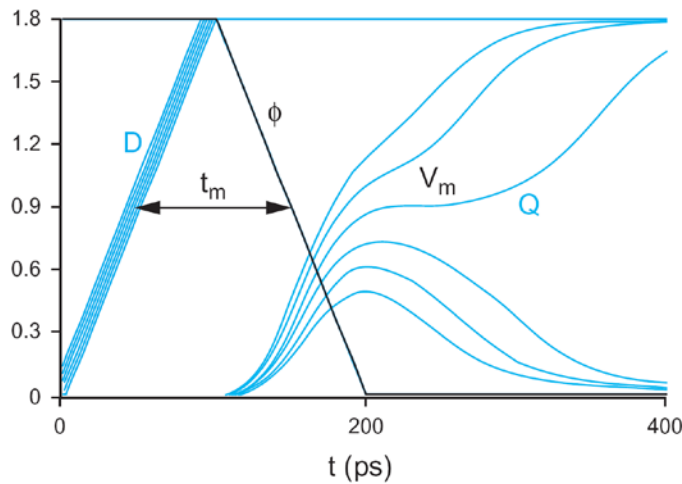


- Όταν το latch είναι διαφανές ο διακόπτης δειγματοληψίας κλείνει ο διακόπτης συγκράτησης ανοίγει
- Όταν το latch είναι μη διαφανές ο διακόπτης δειγματοληψίας ανοίγει ο διακόπτης συγκράτησης κλείνει
- Το κύκλωμα έχει δύο σταθερές καταστάσεις $A=B=0$ & $A=B=1$
- Χαρακτηριστική μεταφοράς τάσης

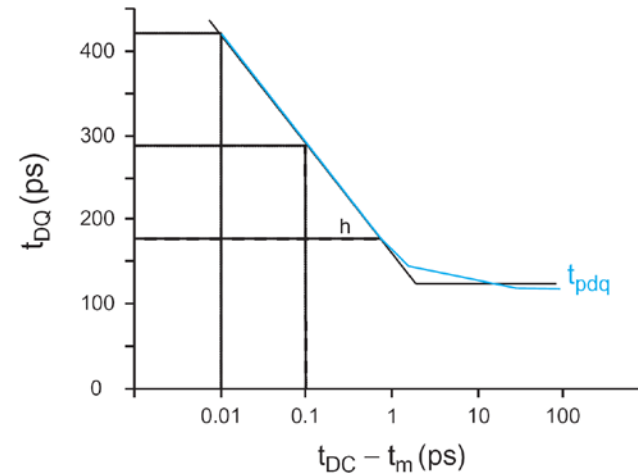


- Η μετασταθερή κατάσταση είναι $A=B=V_m$, όπου V_m
 - Αυτό το σημείο ονομάζεται μετασταθερό, επειδή οι τάσεις είναι αυτό-συνεπείς και μπορούν να παραμείνουν εκεί πέρα επ' αόριστων
- Όμως ένας μικρός θόρυβος θα προκαλέσει τα A και B να αλλάξουν προς μια από τις δύο σταθερές καταστάσεις.
- Η κορυφή του λόφου είναι μια μετασταθερή κατάσταση
 - Κάθε διαταραχή θα οδηγήσει τη μπάλα να κυλίσει προς μια μεριά του λόφου από τις δύο σταθερές καταστάσεις στα δεξιά είτε στα αριστερά

Μετασταθερότητα (3/5)

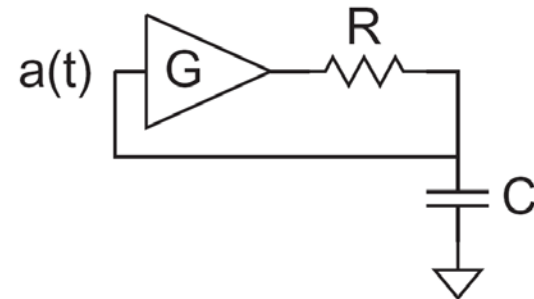
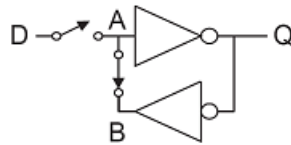
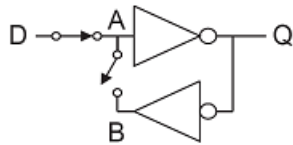


(a)



(b)

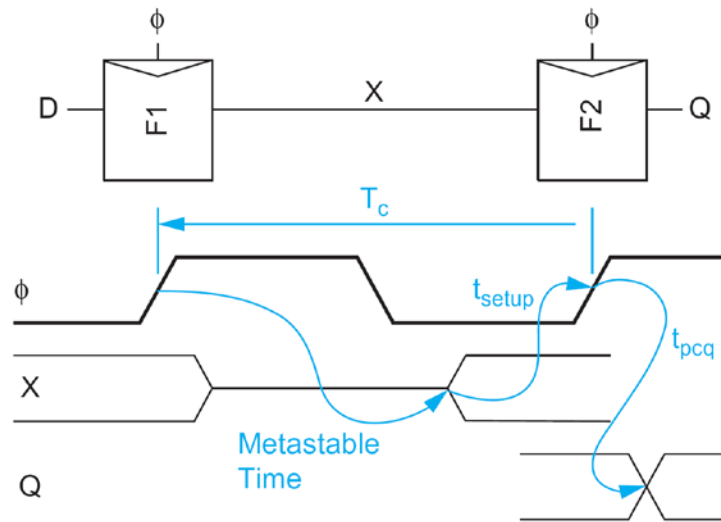
- Αν τα δεδομένα αλλάζουν στη λάθος στιγμή t_m μέσα στο διάστημα ανάμεσα στους δύο χρόνους, η έξοδος παραμένει στο σημείο μετασταθερότητας για κάποιο χρόνο πριν ισορροπήσει σε λογικό επίπεδο
- t_{DQ} ως προς $t_{DC} - t_m$ σε μια ημιλογαριθμική κλίμακα για ανερχόμενη είσοδο & έξοδο
- Η καθυστέρηση είναι μικρότερη από ή ίση με το t_{pdq} για εισόδους που συμφωνούν με το χρόνο αποκατάστασης και αυξάνει για εισόδους που έρχονται πολύ κοντά στο



- Οι διαζευγμένοι αντιστροφείς συμπεριφέρονται ως γραμμικός ενισχυτής με κέρδος G όταν το A είναι κοντά στη μετασταθερή τάση V_m
- Η καθυστέρηση του αντιστροφέα μοντελοποιείται με μια αντίσταση εξόδου R και μια χωρητικότητα φορτίου C
- Αν η τιμή στον κόμβο A χρονική στιγμή $t=0$ είναι $A(0) = V_m + a(0)$
 - $a(0)$ μικρή μετατόπιση σήματος από το σημείο μετασταθερότητας
- $a(t) = a(0) e^{t/\tau_s}$ $\tau_s = RC/(G-1)$
- Θεωρώντας ότι ο κόμβος θα φτάσει ένα έγκυρο λογικό επίπεδο όταν το $|a(t)|$ υπερβαίνει κάποια απόκλιση $\Delta V \Rightarrow$ Ο χρόνος που απαιτείται για να φτάσουμε αυτό το επίπεδο είναι: $t_{DQ} = \tau_s [\ln \Delta V - \ln a(0)]$

- $P(t_{DQ} > t')$: πιθανότητα η καθυστέρηση διάδοσης του μανδαλωτή να υπερβαίνει κάποιο χρόνο t'
- Λιγότερο πιθανές οι μεγάλες καθυστερήσεις διάδοσης – απαιτούν $a(0)=0$
- Η πιθανότητα θα πρέπει να μειωνεται με την περίοδο του ρολογιού T_C
 - ομοιόμορφη αλλαγή κατανομής της εισόδου είναι λιγότερο πιθανή να συμβεί κοντά στο κρίσιμο χρόνο
- $P(t_{DQ} > t') = (T_0/T_c) e^{-t'/\tau_s}$
 - Το T_0/T_c περιγράφει την πιθανότητα ότι η είσοδος θα αλλάξει κατά το διάστημα ανάμεσα στους δύο χρόνους προκαλώντας μετασταθερότητα
 - Ο εκθετικός όρος δηλώνει την πιθανότητα ότι η είσοδος δεν έχει αποκατασταθεί ύστερα από χρόνο t' αν έχει εισέλθει στη μετασταθερότητα.

Συγχρονιστής



- Το $F1$ δειγματοληπτεί την ασύγχρονη είσοδο D
- Η έξοδος X μπορεί να είναι μετασταθερή για κάποιο χρόνο, αλλά θα σταθεροποιηθεί σε ένα έγκυρο επίπεδο με υψηλή πιθανότητα αν περιμένουμε αρκετά
- Το $F2$ δειγματοληπτεί το X και παράγει μια έξοδο Q η οποία θα πρέπει να είναι ένα έγκυρο λογικό επίπεδο και να είναι συγχρονισμένη με το ρολόι
- Ο συγχρονιστής έχει μια καθυστέρηση ενός κύκλου ρολογιού T_C .
- Η καθυστέρηση μπορεί να αυξηθεί αν το X δεν έχει σταθεροποιηθεί πριν τη δεύτερη ακμή του ρολογιού.

➤ Αν ο συγχρονιστής λαμβάνει κατά μέσο όρο N ασύγχρονες αλλαγές εισόδου ανά sec, η πιθανότητα της αποτυχίας κάθε στιγμή είναι:

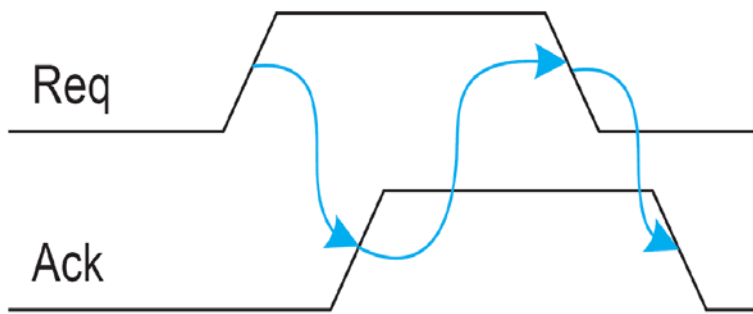
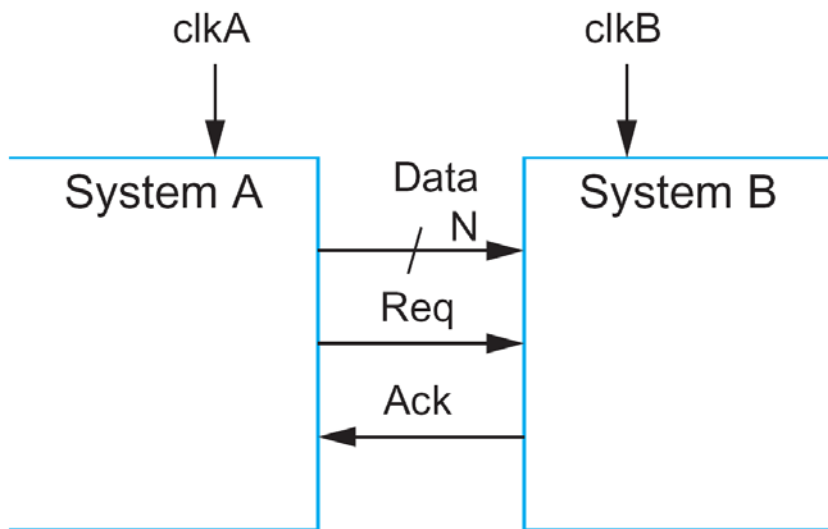
$$➤ P(\text{failure}) = N (T_0/T_C) e^{-(T_C - t_{\text{setup}})/\tau\sigma}$$

➤ Και ο μέσος όρος ανάμεσα σε αποτυχίες (Mean Time Between Failures, MTBF) είναι:

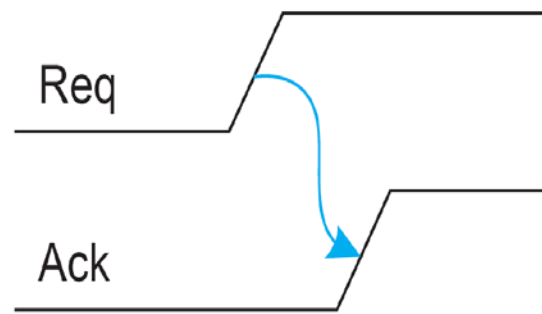
– $MTBF = 1 / (P(\text{failure}))$

- Ένα συγκεκριμένο flip-flop συγχρονιστή σε μια διεργασία $0.25 \mu\text{m}$ έχει $t_s=20 \text{ ps}$ και $T_0=15 \text{ ps}$
- Αν η είσοδος αλλάζει στα $N=50 \text{ MHz}$ και ο χρόνος setup είναι αμελητέος, ποια είναι η ελάχιστη περίοδος του ρολογιού T_C , για την οποία το MTBF υπερβαίνει τον ένα χρόνο;
 - 1 χρόνος $\approx \pi \times 10^7$
 - Η ελάχιστη περίοδος ρολογιού είναι 625 ps (1.6 GHz)
- Πόσο παραπάνω θα πρέπει να περιμένουμε για ένα MTBF 1000 χρόνων;
 - Επιλύνοντας βρίσκουμε 760 ps
 - Αυξάνοντας το χρόνο αναμονής κατά 135 ps το MTBF θα βελτιωθεί κατά 1000

Η επικοινωνία ανάμεσα σε τομείς με ασύγχρονα ρολόγια

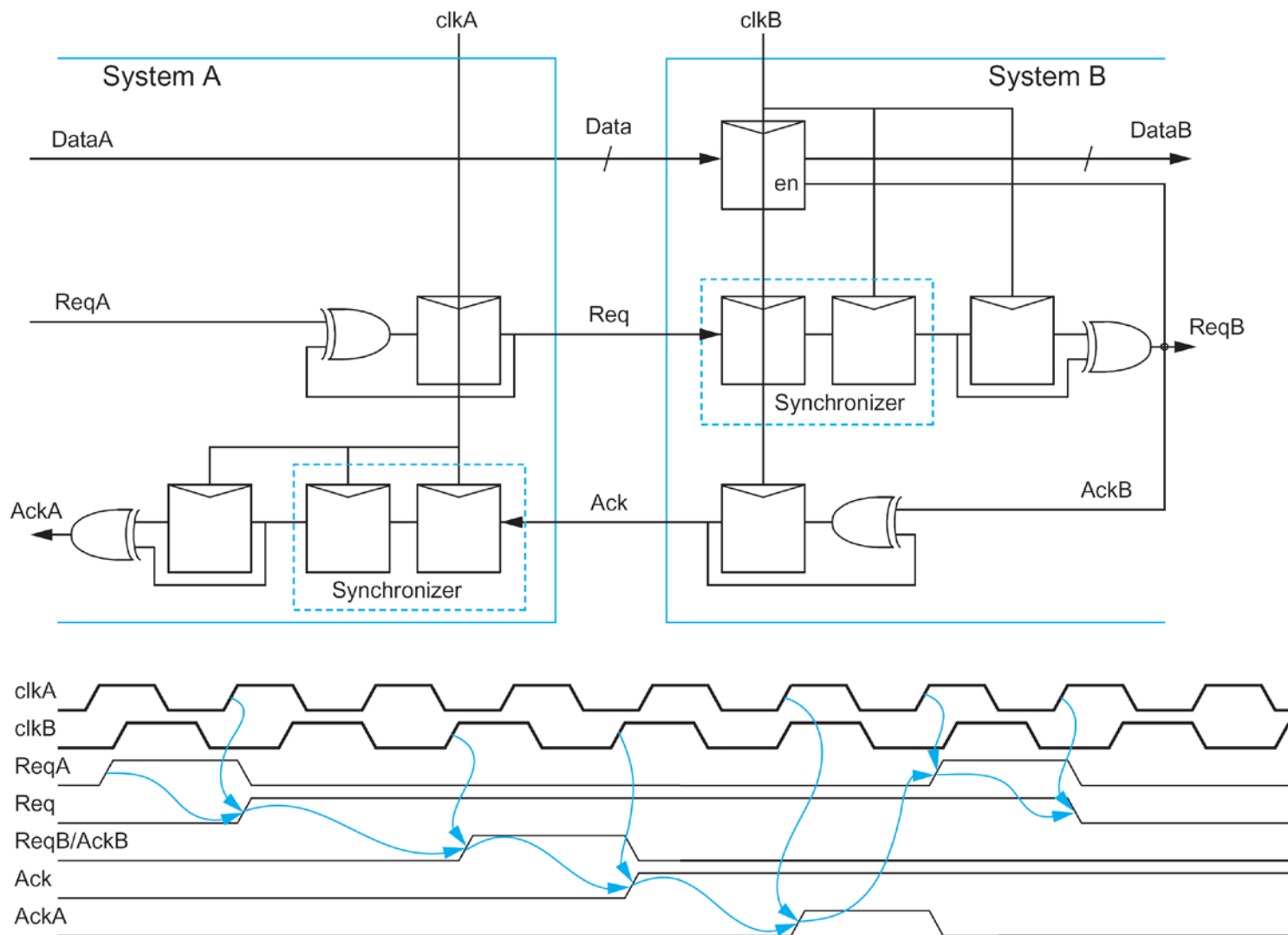


(a) Four-Phase

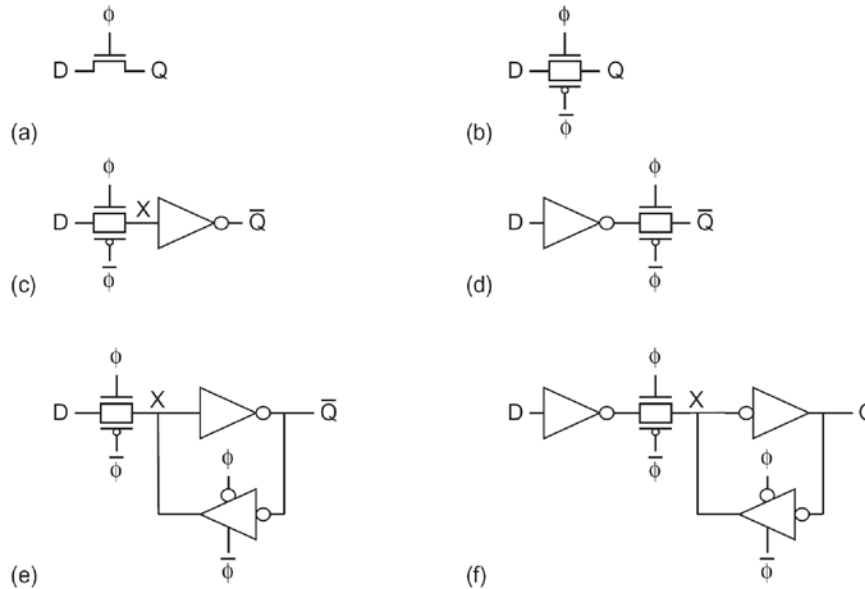


(b) Two-Phase

Η επικοινωνία ανάμεσα σε τομείς με ασύγχρονα ρολόγια

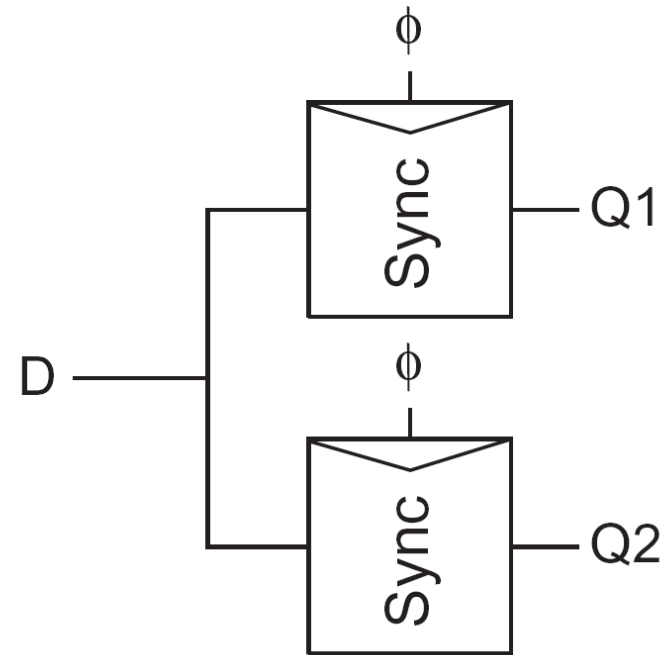


Λάθη συγχρονιστών

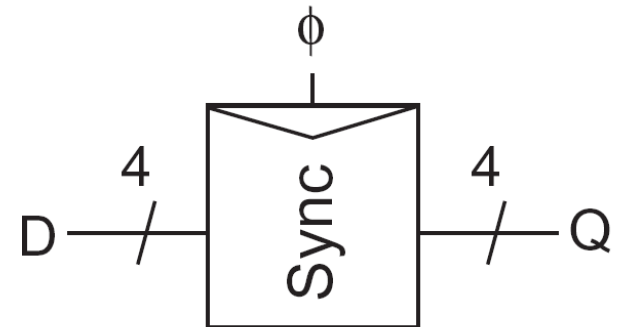


- Ένας τρόπος να κατασκευαστεί ένας κακός συγχρονιστής είναι να χρησιμοποιηθεί ένας κακός μανδαλωτής ή flip-flop
- Ο συγχρονιστής βασίζεται στη θετική ανάδραση που οδηγεί την έξοδο σε ένα έγκυρο λογικό επίπεδο
- Για αυτό το λόγο, οι δυναμικοί μανδαλωτές χωρίς ανάδραση (a-d) δε είναι καλοί
- Η πιθανότητα των αποτυχιών αυξάνει εκθετικά ως προς τη σταθερά χρόνου του βρόχου ανάδρασης => ο βρόχος θα πρέπει να είναι πολύ ελαφρά φορτωμένος
- Ο μανδαλωτής f του σχήματος είναι μια πολύ καλύτερη επιλογή

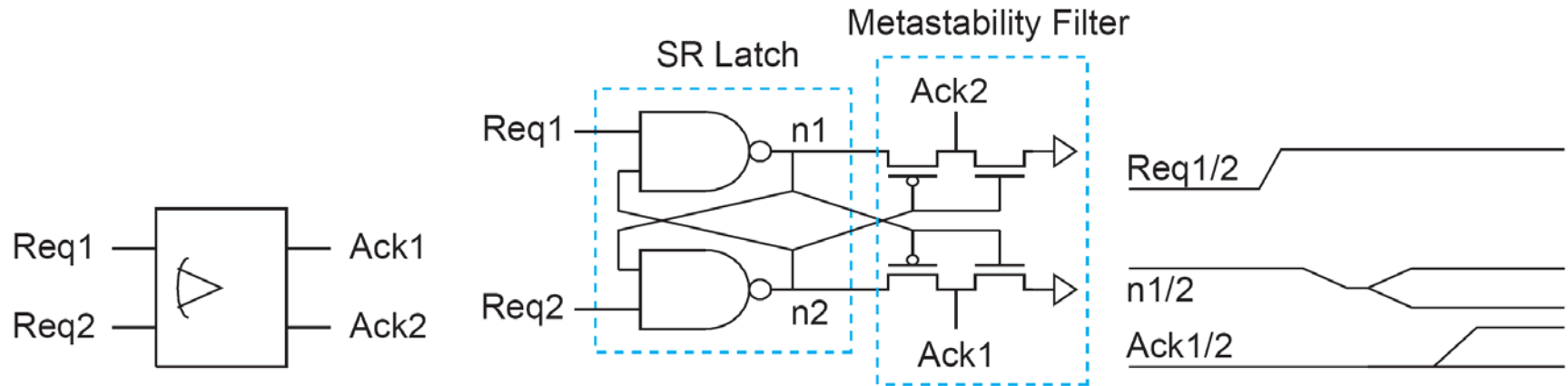
- Ένα σήμα που οδηγεί δύο συγχρονιστές
- Αν το σήμα είναι σταθερό κατά το χρονικό διάστημα ανάμεσα στους χρόνους setup & hold $\Rightarrow Q1 = Q2$
- Αν το σήμα αλλάζει στο κρίσιμο παράθυρο $Q1$ και $Q2$ μπορεί να αντιστοιχούν σε διαφορετικές τιμές
- Αν το σύστημα απαιτεί τα $Q1$ και τα $Q2$ να είναι ίδιες αναπαραστάσεις των δεδομένων εισόδου, θα πρέπει να έρχονται από τον ίδιο συγχρονιστή



- Συγχρονισμός δεδομένων δίαυλου όπου υπάρχει η πιθανότητα να τροποποιούνται την ίδια χρονική στιγμή παραπάνω από ένα bit
 - Αν η λέξη μεταβάλλεται από 0000 σε 1111, ο συγχρονιστής μπορεί να παράγει μια τιμή 0101
 - Δεν είναι ούτε η παλαιά ούτε η νέα λέξη δεδομένων
- Χρήση απλών σημάτων *Req/Ack* για να δείξουν ότι τα δεδομένα ήταν σταθερά ή ότι ολοκληρώθηκε η δειγματοληψία

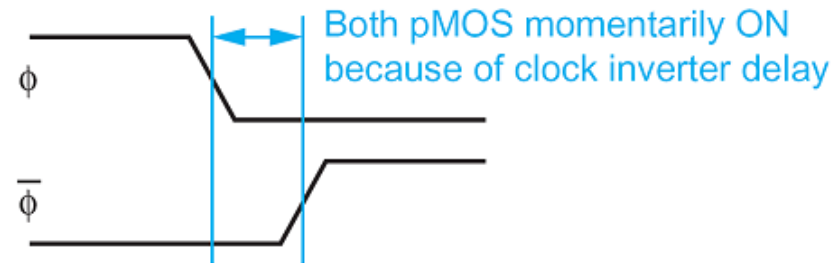
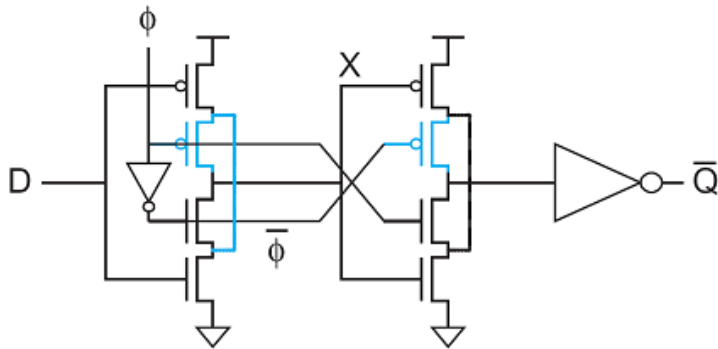


Διαιτητής (Arbiter)



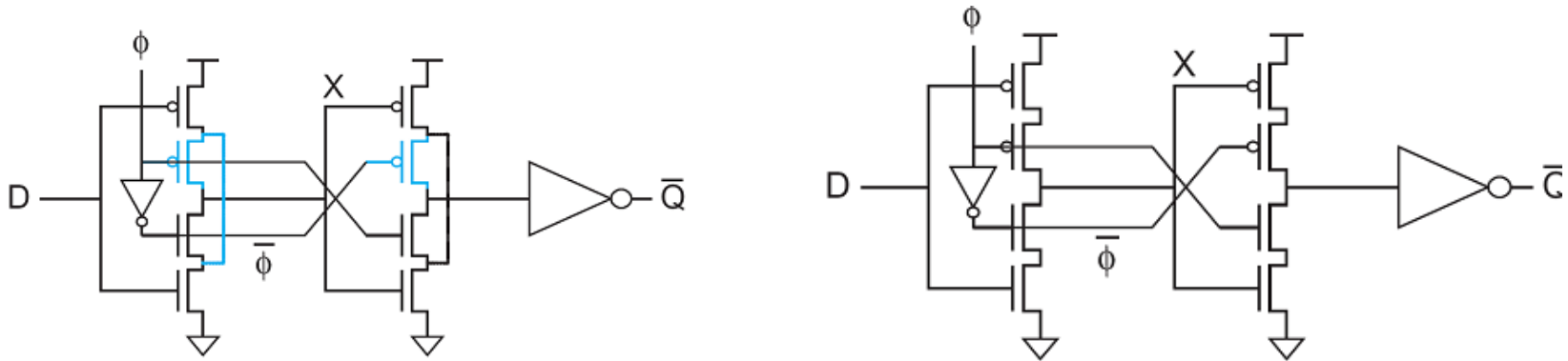
- Αν μια από τις εισόδους έρχεται πολύ πιο νωρίς από ότι η άλλη, ο μανδαλωτής θα αντιδράσει ανάλογα
- Αν και οι δύο έρθουν περίπου την ίδια χρονική στιγμή, ο μανδαλωτής μπορεί να οδηγηθεί σε μετασταθερότητας
- Το φίλτρο κρατάει και τα δύο σήματα επιβεβαίωσης σε χαμηλή στάθμη έως ότου η διαφορά τάσεων ανάμεσα στους εσωτερικούς κόμβους $n1$ και $n2$ υπερβαίνει το V_t , υποδεικνύοντας ότι έχει παρθεί μια απόφαση

NORA Dynamic Flip-Flop (1/3)



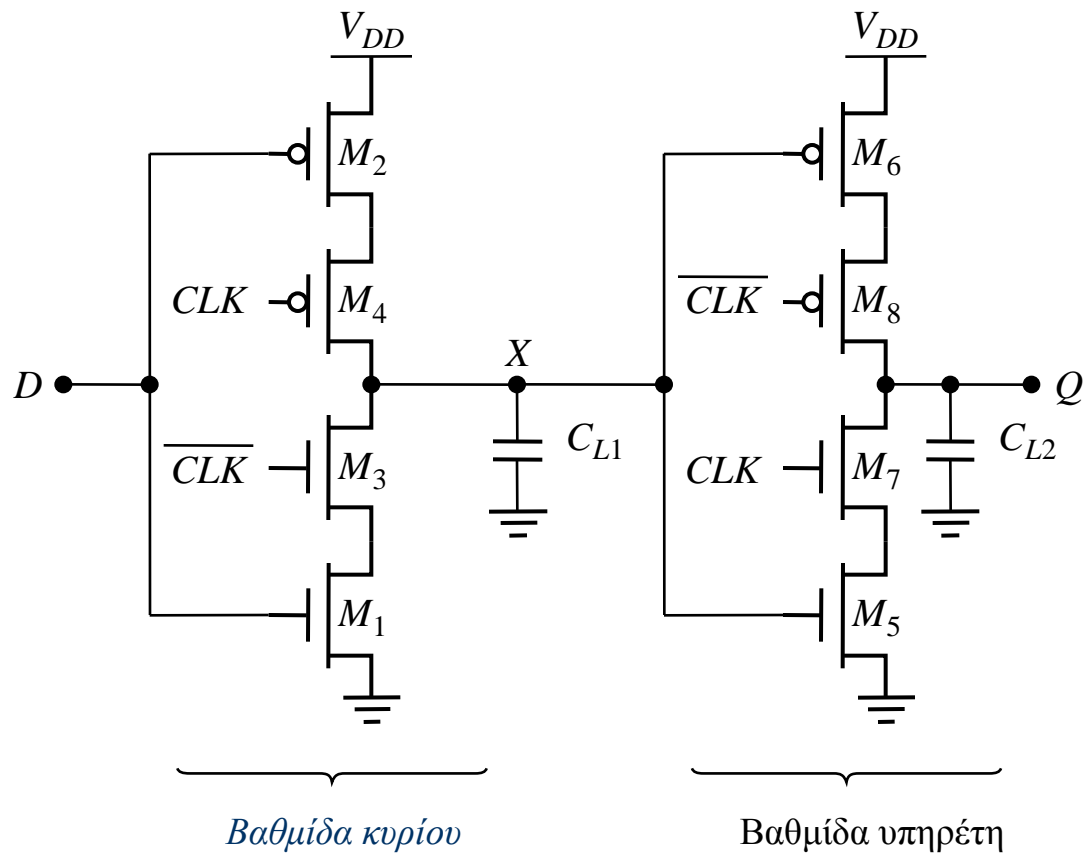
- Κάθε F/F αποτελείται από 2 latches => εν δυνάμει συναγωνισμό μεταξύ τους
- Λόγω της καθυστέρησης του αντιστροφέα, ο ανταγωνισμός μπορεί να οξυνθεί από τη χρονική απόκλιση ανάμεσα στο ρολόι ϕ και στο ϕ'
- Όταν πέφτει το ϕ , τότε το ϕ αλλά και το ϕ' είναι προσωρινά σε χαμηλή στάθμη => τα pMOS είναι ON και στις δύο πύλες μετάδοσης
- Αν η χρονική απόκλιση (καθυστέρηση αντιστροφέα) είναι πολύ μεγάλη τα δεδομένα μπορεί να διέλθουν διαμέσου και των δύο latches κατά την κατερχόμενη ακμή του ρολογιού => λανθασμένη λειτουργία

NORA Dynamic Flip-Flop (2/3)

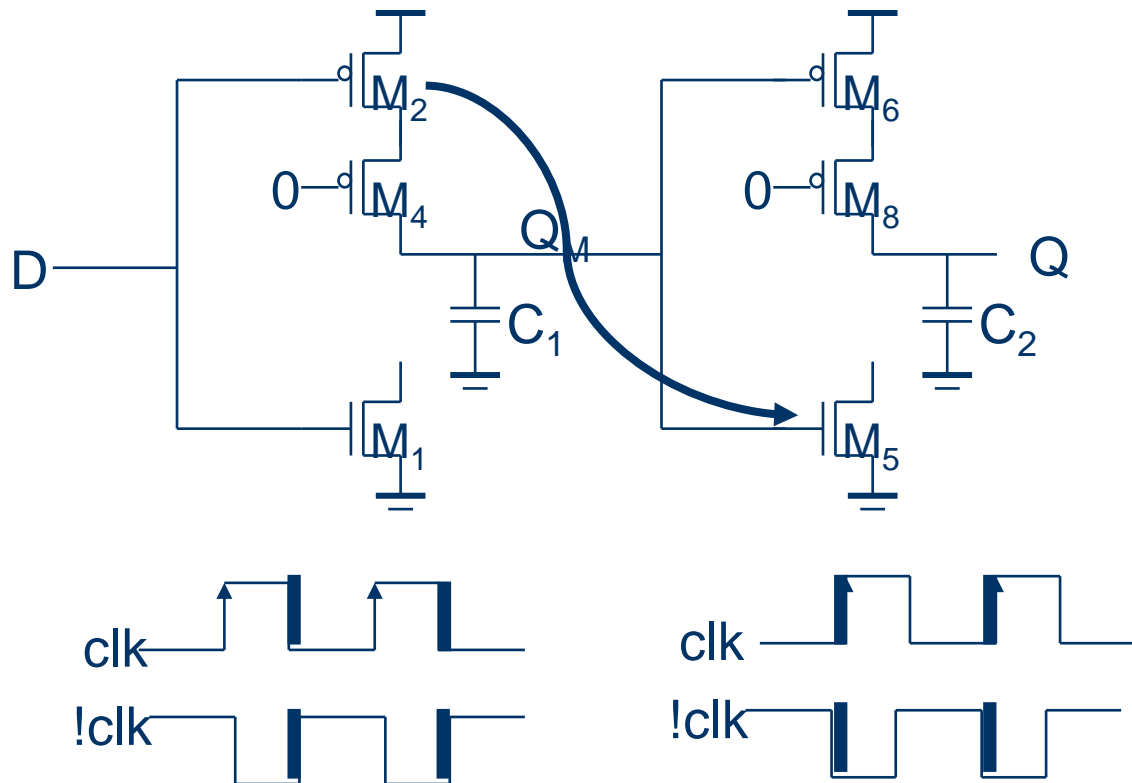


- C²MOS flip-flop με latches C²MOS (αντί αντιστροφείς & πύλες μετάδοσης)
- Επειδή η κάθε βαθμίδα αντιστρέφει
 - τα δεδομένα διέρχονται από τα nMOS του ενός latch και του pMOS του άλλου
- Αποφυγή κινδύνων λόγω χρονικής απόκλισης για τα δύο χρονισμένα στο ρολόι pMOS
 - Ισχύει και όταν τοποθετηθεί άρτιος αριθμός αντίστροφων λογικών βαθμίδων ανάμεσα στα latches
- Αυτή η τεχνική ονομάζεται *χωρίς ανταγωνισμό* (No RAce, **NORA**)

Μανδαλωτές/Καταχωρητές: C²MOS

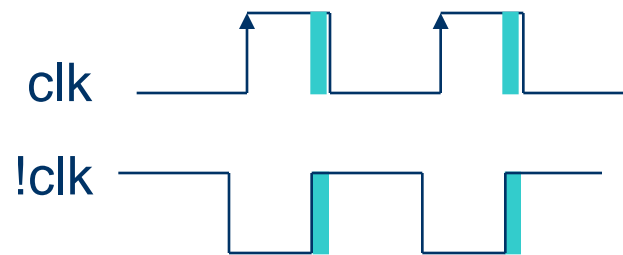
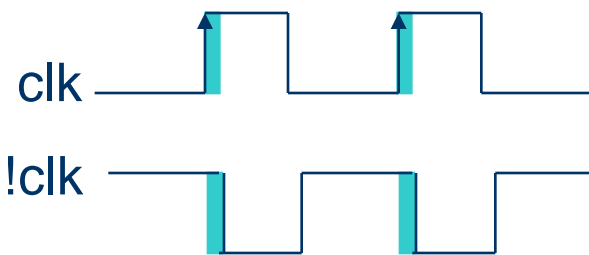
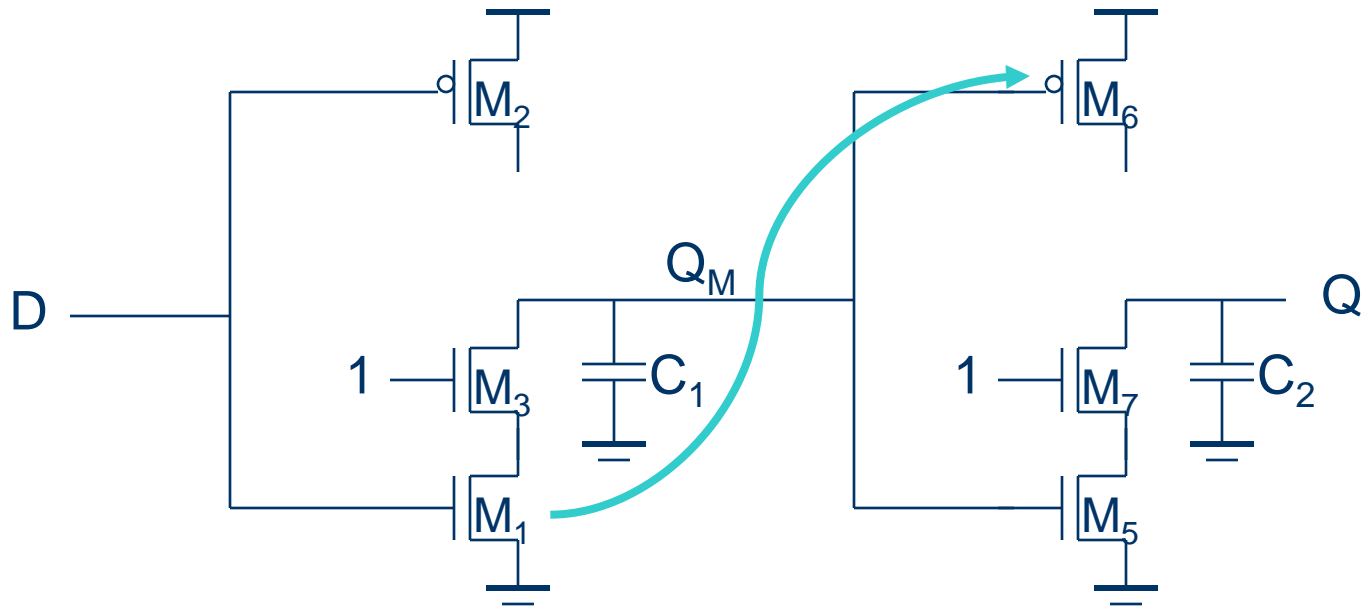


NORA 0-0 Overlap



➤ Η έξοδος είναι απομονωμένη από την είσοδο

NORA 1-1 Overlap

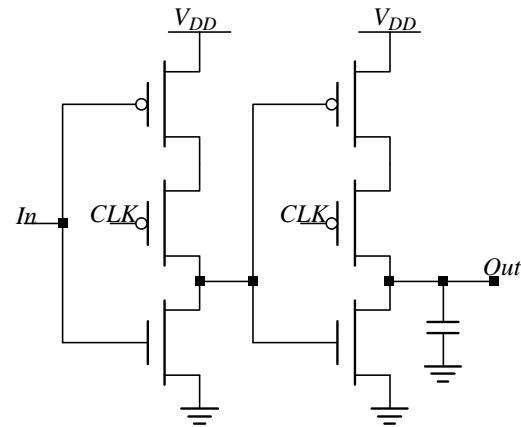
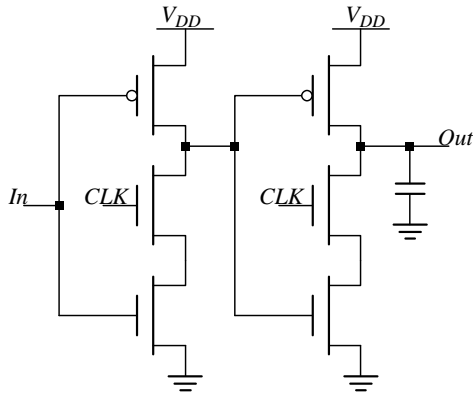


- Οι συμβατικοί μανδαλωτές απαιτούν και τα αληθή και τα συμπληρωματικά σήματα ρολογιού
 - Το συμπληρωματικό ρολόι συνήθως δημιουργείται τοπικά με αντιστροφέα και μετά διανέμεται σε όχι πολύ μεγάλες αποστάσεις
 - Χρειάζεται ιδιαίτερη προσοχή ώστε να αποφεύγεται η επικάλυψη ρολογιού

- Η C²MOS εξασφαλίζει ανοχή στην απόκλιση ρολογιού

- Είναι όμως δυνατόν να κατασκευάσουμε μανδαλωτές & καταχωρητές με χρήση ενός μόνου σήματος ρολογιού (single phase)
 - Αντικαθιστούν το ζεύγος αντιστροφέα- πύλη μετάδοσης ή τη βαθμίδα C²MOS με ένα ζεύγος βαθμίδων που απαιτούν μόνο το ρολόι, και όχι το συμπλήρωμά του

TSPC Latch (1/2)



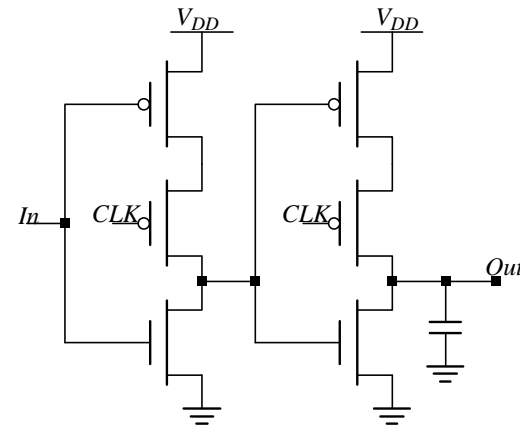
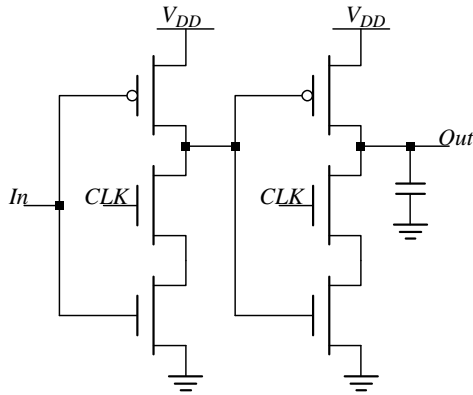
➤ Στο θετικό latch

- Όταν $CLK=1$ το latch είναι διαφανές
- Αντιστοιχεί σε δύο διαδοχικά συνδεδεμένους αντιστροφείς
- Η έξοδος είναι μη αναστρέφουσα (non-inverting)
- Όταν $CLK=0$ οι αντιστροφείς απενεργοποιούνται και το latch είναι σε κατάσταση συγκράτησης (hold mode)
- Μόνο το pull-up είναι ενεργό

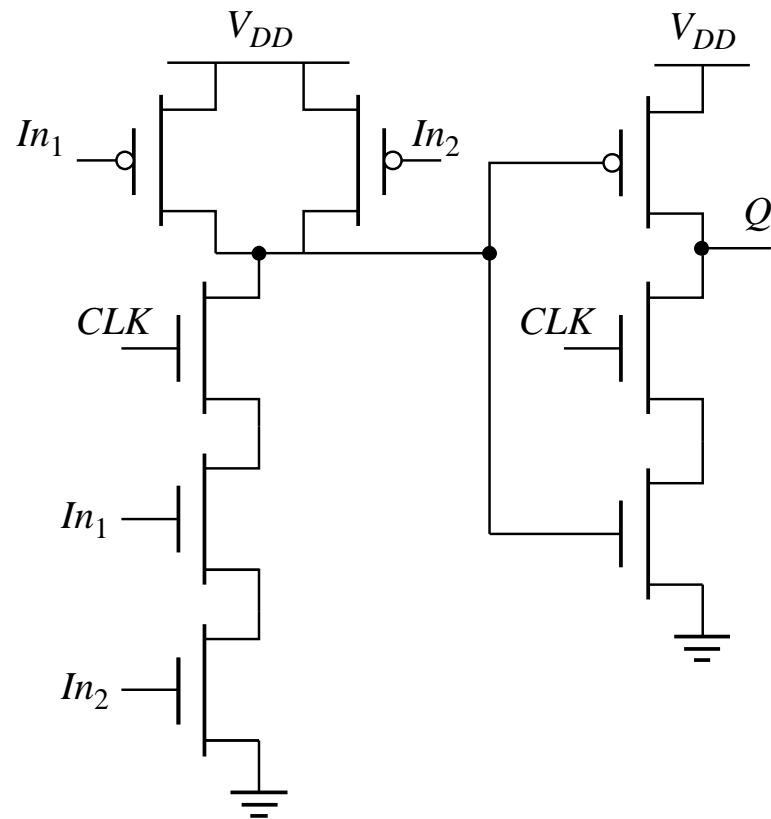
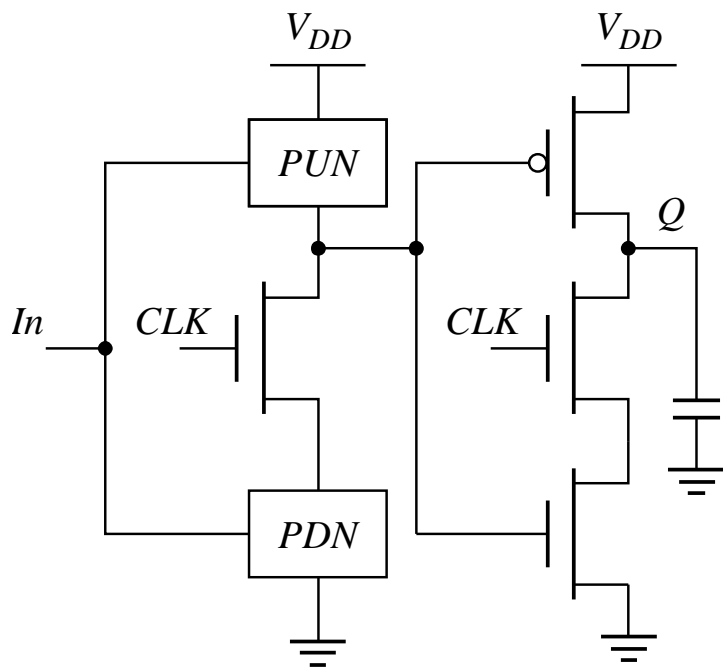
➤ Ένα F/F μπορεί να κατασκευαστεί συνδέοντας διαδοχικά ένα θετικό και ένα αρνητικό latch (αφέντης – σκλάβος)

➤ Το κύριο πλεονέκτημα είναι η χρήση ενός μόνο σήματος ρολογιού

TSPC Latch (2/2)



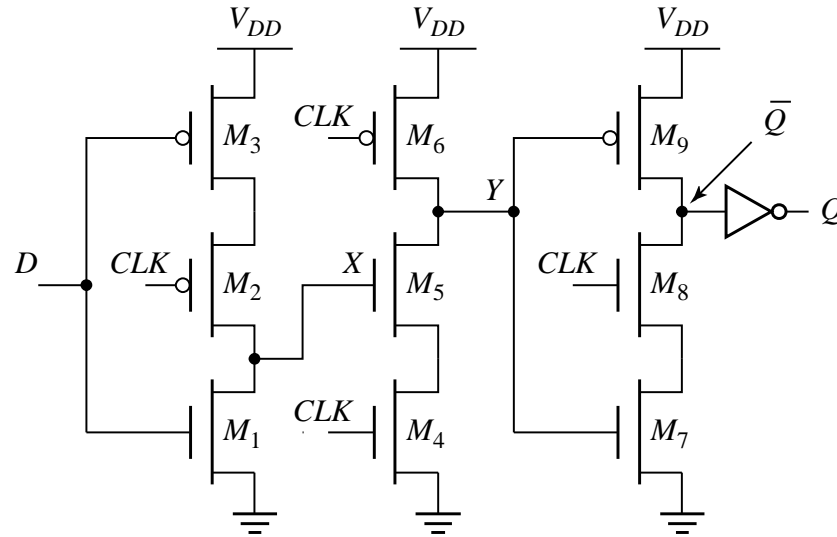
- Το TSPC latch πρέπει να χρησιμοποιηθεί με κάποια ιδιαίτερη προσοχή
- Όταν $CLK=0$ (positive latch) τότε ο κόμβος εξόδου μπορεί να αιωρείται (float)
- Επίσης μπορεί να προκληθεί ανακατανομή φορτίου όταν οδηγεί μία πύλη μετάδοσης
- Οι δυναμικοί κόμβοι πρέπει να απομονώνονται με στατικούς αντιστροφείς



Παράδειγμα: λογική μέσα στο μανδαλωτή

Μανδαλωτής AND

Καταχωρητής TSPC

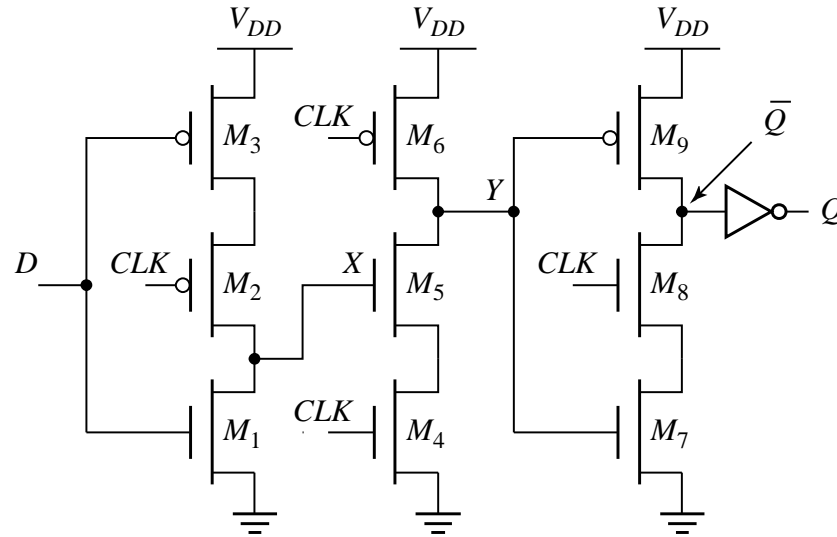


➤ Όταν $CLK = 0$

- Ο 1^{ος} αντιστροφέας δειγματολειτουργεί την είσοδο και $X = /D$
- Ο 2^{ος} αντιστροφέας είναι σε φάση προφόρτισης με το M6 να κάνει το $Y=1$
- Ο 3^{ος} αντιστροφέας είναι σε συγκράτηση αφού M8 & M9 είναι OFF

➤ Επομένως όταν $CLK = 0$ ο κόμβος Q παραμένει σταθερός

Καταχωρητής TSPC



➤ Όταν CLK 0 → 1

- Ο αντιστροφέας N4-M6 υπολογίζει
- Αν $X = 1$ τότε $Y = 0$
- Ο 3^{ος} αντιστροφέας είναι ON και η έξοδος Q αλλάζει

- Η ανάπτυξη της παρουσίασης βασίστηκε στις διαφάνειες του συγγράμματος «CMOS VLSI Design: A Circuits and Systems Perspective (4th Edition)», Neil H.E. Weste, David Money Harris, Pearson, 2011.
- Διαθέσιμες στη διαδικτυακή διεύθυνση
<http://pages.hmc.edu/harris/cmosvlsi/4e/index.html>
© 2011 David Money Harris

- Copyright Πανεπιστήμιο Πατρών,
Βασίλης Παλιουράς, Γεώργιος Θεοδωρίδης,
«Σχεδιασμός Ολοκληρωμένων Κυκλωμάτων (VLSI) II».
Έκδοση: 1.0 Πάτρα 2015
- Διαθέσιμο στη διαδικτυακή διεύθυνση
<https://eclass.upatras.gr/courses/EE892/>

- Το παρόν εκπαιδευτικό υλικό έχει αναπτυχθεί στα πλαίσια του εκπαιδευτικού έργου των διδασκόντων καθηγητών.
- Το έργο «**Ανοικτά Ακαδημαϊκά Μαθήματα στο Πανεπιστήμιο Πατρών**» έχει χρηματοδοτήσει μόνο την αναδιαμόρφωση του εκπαιδευτικού υλικού.
- Το έργο υλοποιείται στο πλαίσιο του Επιχειρησιακού Προγράμματος «**Εκπαίδευση και Δια Βίου Μάθηση**» και συγχρηματοδοτείται από την Ευρωπαϊκή Ένωση (Ευρωπαϊκό Κοινωνικό Ταμείο) και από εθνικούς πόρους.



Ευρωπαϊκή Ένωση
Ευρωπαϊκό Κοινωνικό Ταμείο



ΥΠΟΥΡΓΕΙΟ ΠΑΙΔΕΙΑΣ & ΘΡΗΣΚΕΥΜΑΤΩΝ, ΠΟΛΙΤΙΣΜΟΥ & ΑΘΛΗΤΙΣΜΟΥ
ΕΙΔΙΚΗ ΥΠΗΡΕΣΙΑ ΔΙΑΧΕΙΡΙΣΗΣ

Με τη συγχρηματοδότηση της Ελλάδας και της Ευρωπαϊκής Ένωσης



ΕΥΡΩΠΑΪΚΟ ΚΟΙΝΩΝΙΚΟ ΤΑΜΕΙΟ