

Τεχνικές συγχρονισμού με το δίκτυο

Τεχνολογίες Ελέγχου στις ΑΠΕ

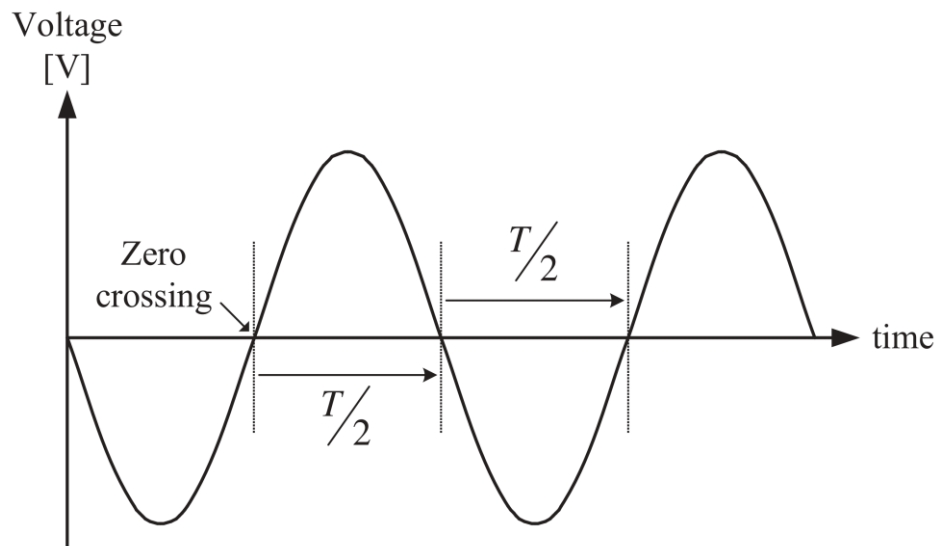
Καθηγητής Αντώνιος Αλεξανδρίδης
Αναπλ. Καθηγητής Γεώργιος Κωνσταντόπουλος

Η ανάγκη για τεχνικές συγχρονισμού

- Ένα από τα πιο σημαντικά προβλήματα στις τεχνολογίες ΑΠΕ και την ενσωμάτωσή τους με το δίκτυο είναι ο τρόπος συγχρονισμού των αντιστροφών με το δίκτυο.
- Αν ένας αντιστροφέας δεν συγχρονιστεί με το δίκτυο ή με κάποια άλλη πηγή, τότε την στιγμή της σύνδεσης μπορούν να εμφανιστούν μεφάλα ρεύματα τα οποία μπορούν να προκαλέσουν βλάβες στον εξοπλισμό.
- Επομένως, είναι απαραίτητη η ακριβής και άμεση λήψη της πληροφορίας του δικτύου, που μπορεί να περιλαμβάνει οποιονδήποτε συνδυασμό της **φάσης**, της **συχνότητας** και του **πλάτους** της **τάσης του δικτύου**

Μέθοδος zero-crossing

- Η μέθοδος zero-crossing είναι ο απλούστερος τρόπος υπολογισμού της συχνότητας και παραγωγής της πληροφορίας της φάσης ενός ημιτονοειδούς σήματος.
- Ένας χρονιστής επανεκκινεί κάθε χρονική στιγμή που το σήμα εισόδου περνάει από το μηδέν. Το διάστημα μεταξύ δύο περασμάτων πολλαπλασιάζεται επί 2 (ή προστίθεται στο προηγούμενο διάστημα) για να ληφθεί η περίοδος T του σήματος, από την οποία υπολογίζεται η συχνότητα $f = \frac{1}{T}$. Ένας ολοκληρωτής μπορεί επίσης να μηδενίζεται (reset) όταν το σήμα περνάει το μηδέν ώστε να εξαχθεί η φάση του σήματος.



Μέθοδος zero-crossing

Πλεονεκτήματα:

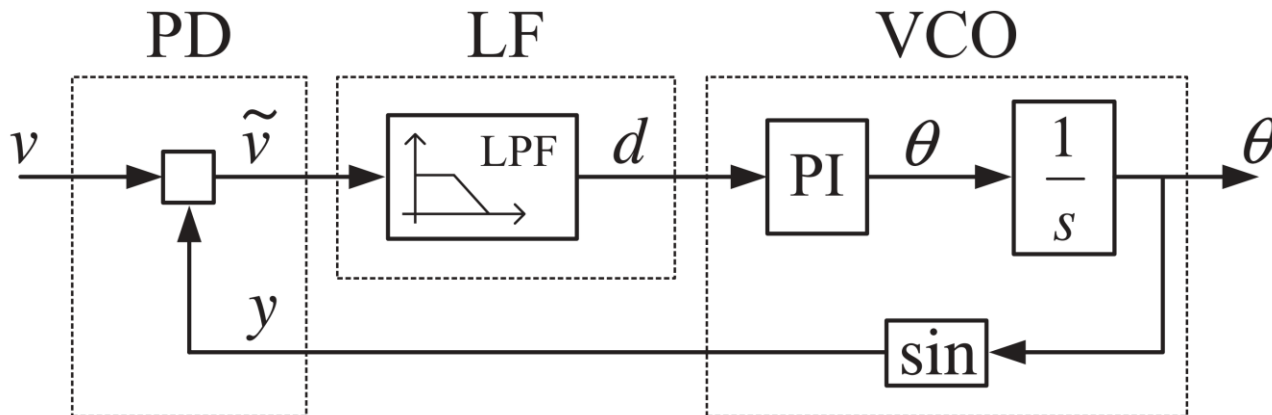
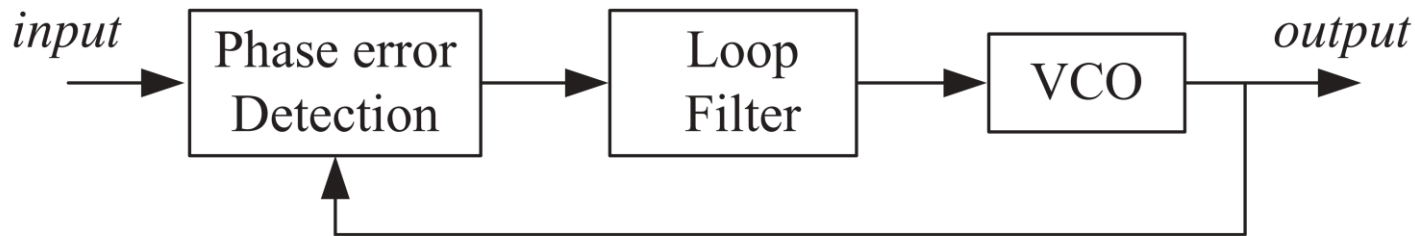
- Απλή μέθοδος
- Ελάχιστο υπολογιστικό κόστος

Μειονεκτήματα:

- Χαμηλός ρυθμός ενημέρωσης (update rate) καθώς η πληροφορία της συχνότητας είναι διαθέσιμη μόνο κάθε μισή περίοδο
- Η συχνότητα θεωρείται σταθερή κατά τη διάρκεια της μισής περιόδου
- Η μέθοδος υστερεί σε απότομες αλλαγές της φάσης (phase jumps), όταν τα μεγάλα φορτία του δικτύου συνδέονται ή αποσυνδέονται, ή όταν μεταβάλλεται η συχνότητα του δικτύου
- Πολλαπλά zero-crossings όταν το σήμα έχει αρμονικές

Βρόχος κλειδώματος φάσης (Phase-locked Loop – PLL)

- Η βασική δομή ενός PLL αποτελείται από τη μονάδα προσδιορισμού (διαφοράς) φάσης (phase error detection unit), ένα φίλτρο (loop filter) και ένας ελεγχόμενος ταλαντωτής τάσης (voltage controlled oscillator)



Βρόχος κλειδώματος φάσης (Phase-locked Loop – PLL)

- Έστω το σήμα εισόδου $v = V_m \cos(\theta_g)$ με φάση $\theta_g = \omega_g t + \phi_g$ και ένα σήμα εξόδου $y = \sin\theta$ με φάση $\theta = \omega t + \phi$. Η έξοδος της μονάδας προσδιορισμού φάσης είναι:

$$\begin{aligned}\tilde{v} &= vy = V_m \sin\theta \cos\theta_g = \frac{V_m}{2} \sin(\theta - \theta_g) + \frac{V_m}{2} \sin(\theta + \theta_g) \\ &= \frac{V_m}{2} \sin[(\omega - \omega_g)t + (\phi - \phi_g)] + \frac{V_m}{2} \sin[(\omega + \omega_g)t + (\phi + \phi_g)]\end{aligned}$$

Ο πρώτος όρος είναι ένα σήμα χαμηλής συχνότητας που περιλαμβάνει τη διαφορά φάσης μεταξύ v και y , και ο δεύτερος όρος είναι υψηλής συχνότητας, ο οποίος δεν μας ενδιαφέρει και μπορούμε να τον φιλτράρουμε με το loop filter. Η έξοδος του loop filter είναι:

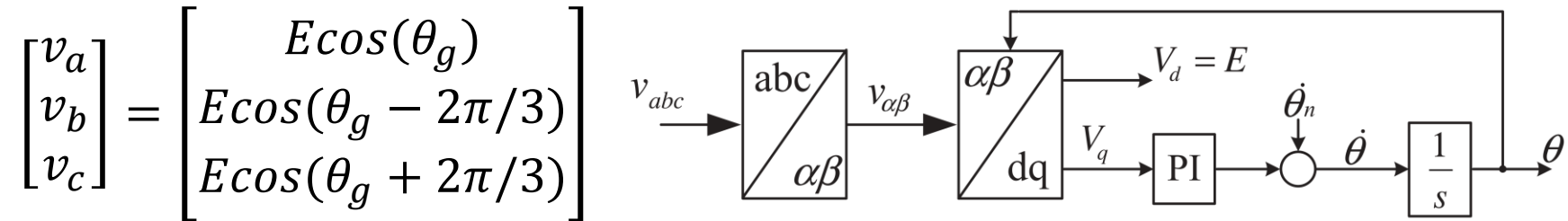
$$d = \frac{V_m}{2} \sin[(\omega - \omega_g)t + (\phi - \phi_g)]$$

η οποία οδηγείται σε έναν PI ελεγκτή για να εκτιμήσει τη συχνότητα $\omega = \dot{\theta}$ μέχρι $d = 0$. Η εκτιμώμενη συχνότητα ολοκληρώνεται για δημιουργήσει τη φάση του σήματος εξόδου $y = \sin\theta$, το οποίο ανατροφοδοτείται στη μονάδα προσδιορισμού διαφοράς φάσης για να κλείσει ο βρόχος.

Στη μόνιμη κατάσταση: $\theta = \theta_g$, δηλ. $\omega = \omega_g$ και $\phi = \phi_g$

Synchronously Rotating Reference Frame (SRF-PLL)

- Τριφασικό PLL στο σύγχρονα στρεφόμενο πλαίσιο



Τότε σύμφωνα με τον μετασχηματισμό Park της προηγούμενης διάλεξης:

$$\begin{bmatrix} V_d \\ V_q \end{bmatrix} = \begin{bmatrix} E \cos(\theta - \theta_g) \\ -E \sin(\theta - \theta_g) \end{bmatrix}$$

Επομένως, για να πετύχουμε $\theta = \theta_g$, το V_q οδηγείται σε έναν PI ελεγκτή ώστε να πέτύχουμε $V_q = 0$ στη μόνιμη κατάσταση.

Simulink PLL

PLL (3ph)

R2023b

Determine frequency and fundamental component of three-phase signal phase angle

- Στο PLL του Simulink, αν τροφοδοτήσετε τάση δικτύου θα λάβετε:

$$\omega t = \theta = \theta_g$$

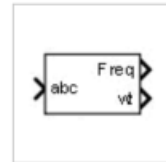
όπου όμως

$$\begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = \begin{bmatrix} E \sin(\theta_g) \\ E \sin(\theta_g - 2\pi/3) \\ E \sin(\theta_g + 2\pi/3) \end{bmatrix}$$

Μπορείτε να αφαιρέσετε $\pi/2$ από τη γωνία ωt του PLL και να ακολουθήσετε τη θεωρία με τους μετασχηματισμούς Park των διαλέξεων

Library

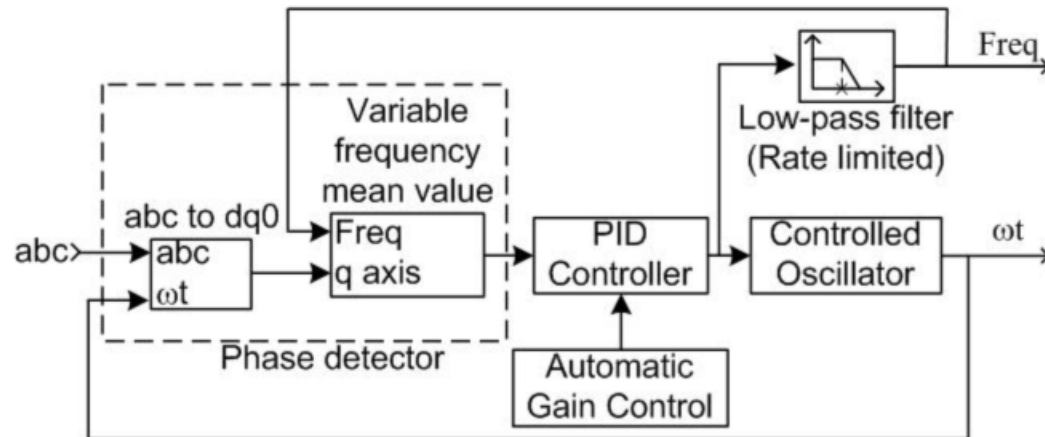
Simscape / Electrical / Specialized Power Systems / Control



Description

The PLL (3ph) block models a Phase Lock Loop (PLL) closed-loop control system, which tracks the frequency and phase of **sinusoidal** three-phase signal by using an internal frequency oscillator. The control system adjusts the internal oscillator frequency to keep the phases difference to 0.

The figure shows the internal diagram of the PLL.



The three-phase input signal is converted to a dq0 rotating frame (Park transform) using the angular speed of an internal oscillator. The quadrature axis of the signal, proportional to the phase difference between the abc signal and the internal oscillator rotating frame, is filtered with a Mean (Variable Frequency) block. A Proportional-Integral-Derivative (PID) controller, with an optional automatic gain control (AGC), keeps the phase difference to 0 by acting on a controlled oscillator. The PID output, corresponding to the angular velocity, is filtered and converted to the frequency, in hertz, which is used by the mean value.