



Πανεπιστήμιο
Πατρών



Τμήμα Ηλεκτρολόγων Μηχανικών &
Τεχνολογίας Υπολογιστών

**Εργαστήριο Σχεδιασμού Ολοκληρωμένων
Κυκλωμάτων**

Σχεδιασμός Ολοκληρωμένων Κυκλωμάτων
(VLSI) II

Εαρινό Εξάμηνο 2026

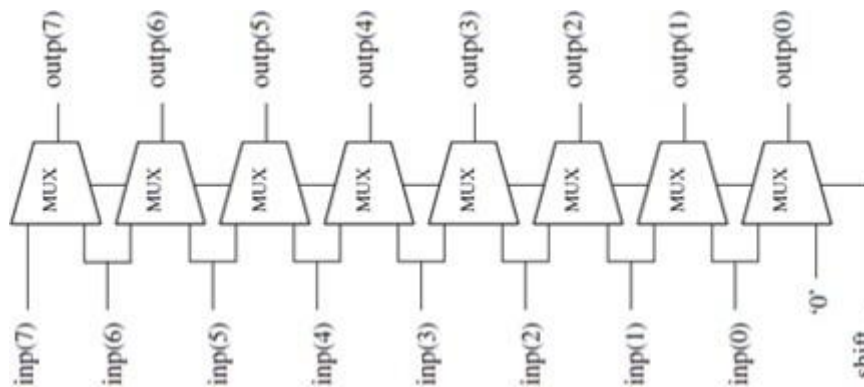
4η Εργαστηριακή Άσκηση σε VHDL

Ασκήσεις για το εργαστήριο

Για τα παρακάτω κυκλώματα: α) να περιγραφούν χρησιμοποιώντας structural VHDL και β) να γίνουν οι απαραίτητες προσομοιώσεις για την επιβεβαίωση της ορθής λειτουργίας των περιγραφών.

1) Απλή Δομή Barrel Shifter

Στο παρακάτω σχήμα απεικονίζετε η βασική δομή του κυκλώματος του βαρελοειδούς ολισθητή (Barrel Shifter). Η λειτουργία του συνίσταται στο ότι ολισθαίνει την είσοδο κατά μία θέση δεξιά και κατόπιν την περνά στην έξοδο ή περνά την εισόδο χωρίς ολίσθηση στην έξοδο. Η διαδικασία ελέγχεται από το σήμα *shift*. Για παράδειγμα, η τιμή *shift=1* δηλώνει δεξιά ολίσθηση της εισόδου, ενώ η τιμή *shift=0* δηλώνει μη ολίσθηση της εισόδου.

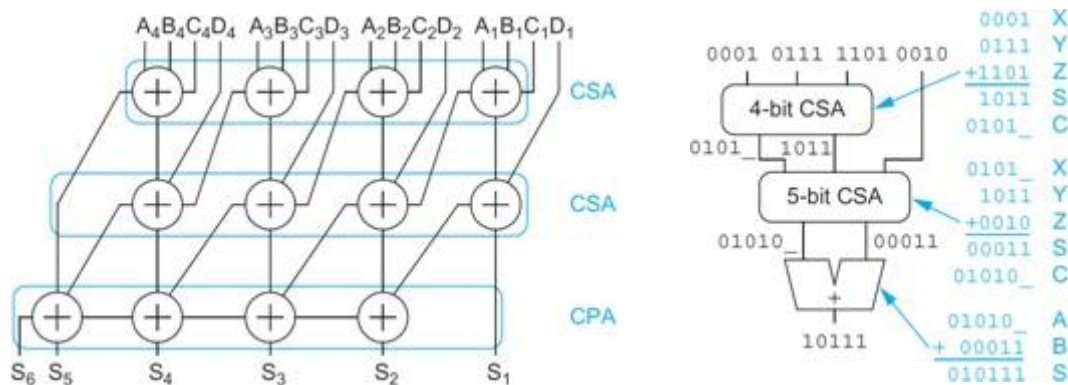


2) Αθροιστής τεσσάρων αριθμών με Carry-Save Αθροιστές

Όπως γνωρίζεται, ο Carry-Save αθροιστής είναι ειδικού τύπου (αρχιτεκτονικής) αθροιστής, που χρησιμοποιείται για την πρόσθεση πολλαπλών τελεστών (operands) με υψηλή ταχύτητα. Η δομή του αποτελείται: α) από ένα σύνολο επιπέδων (ανάλογα με πλήθος των εισόδων) όπου εκτελούνται προσθέσεις χωρίς μετάδοση κρατουμένου με χρήση κατάλληλων αθροιστών (Carry Save Adders – CSAs), και β) από ένα τελικό επίπεδο όπου εκτελείται η τελική πρόσθεση με διάδοση κρατουμένου χρησιμοποιώντας οποιοδήποτε είδους αθροιστή με μετάδοση κρατουμένου (Carry Propagate Adder – CPA).

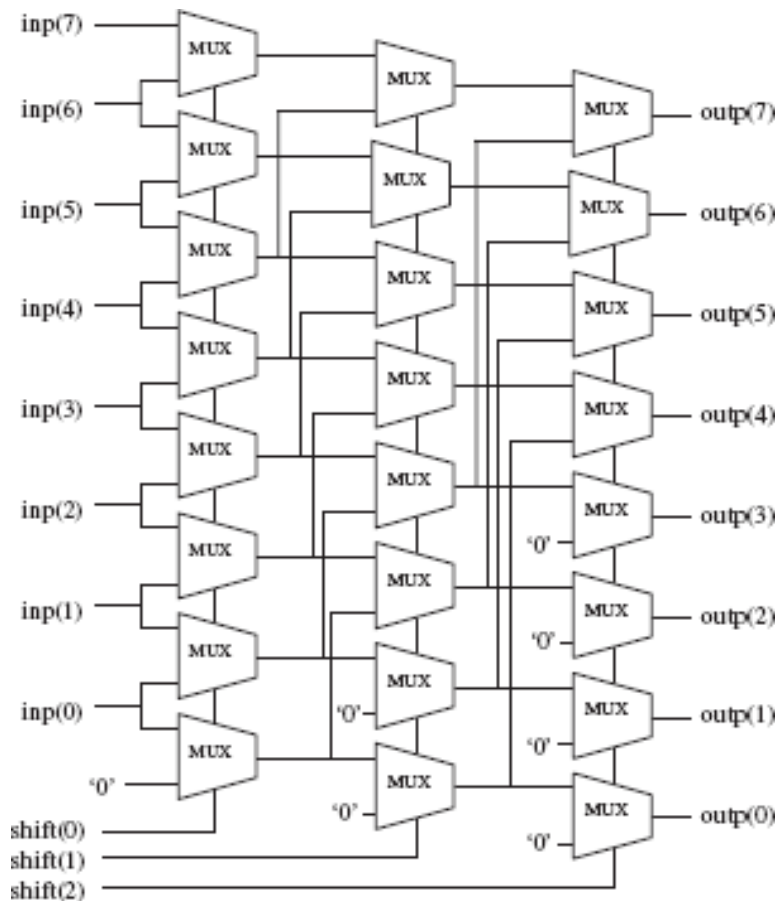
Στο παρακάτω σχήμα παρουσιάζεται ένας Carry-Save αθροιστής που προσθέτει 4 μη-προσημασμένους αριθμούς (A, B, C, D) των 4 ψηφίων ο καθένας. Όπως βλέπετε, ο αθροιστής αποτελείται: α) από δύο Carry-Save επίπεδα, όπου γίνονται προσθέσεις χωρίς διάδοση κρατουμένου, και β) από το τελικό επίπεδο (CPA επίπεδο), στο οποίο χρησιμοποιείται ένας αθροιστής κυμάτωσης κρατουμένου (Ripple Carry Adder).

Προσέξτε τον τρόπο με το οποίο συνδυάζονται τα ψηφία εισόδου και τα ψηφία αθροίσματος (sum) και κρατούμενου (carry), που παράγονται σε κάθε επίπεδο. Για τη σωστή εκτέλεση της πρόσθεσης, πρέπει να προστίθενται ψηφία με το ίδιο βάρος. Επίσης, πρέπει να ληφθεί υπόψη ότι τα βάρη των ψηφίων sum και carry που παράγονται στη θέση i έχουν βάρη i και $i+1$ (ή ακριβέστερα 2^i και 2^{i+1}), αντίστοιχα. Έτσι, στα ενδιάμεσα στάδια, κάθε σήμα κρατούμενου οδηγείται στην επόμενη θέση (θέση με βάρος αυξημένο κατά 1) στο επόμενο στάδιο.



Ασκήσεις για το σπίτι

- 1) Στο παρακάτω σχήμα απεικονίζεται το δομικό διάγραμμα ενός πιο σύνθετου βαρελοειδή ολισθητή. Η είσοδος είναι ένα διάνυσμα των 8 ψηφίων, ενώ η έξοδος είναι μια ολισθημένη έκδοση της εισόδου, με το ποσό της ολίσθησης (από 0 έως 7) να καθορίζεται από την είσοδο "shift". Το κύκλωμα αποτελείται από τρεις βαρελοειδείς ολισθητές, με δομή παρόμοια με αυτή της 1^{ης} εργαστηριακής άσκησης. Προσέξτε πως η 1^η βαθμίδα έχει μόνο ένα '0' συνδεδεμένο σε έναν από τους πολυπλέκτες (κάτω αριστερή γωνία), ενώ η 2^η βαθμίδα έχει δύο '0' συνδεδεμένα σε δύο πολυπλέκτες και η 3^η βαθμίδα έχει τέσσερα '0'. Για μεγαλύτερα διανύσματα, απλά θα συνεχίζαμε να διπλασιάζουμε το πλήθος των εισόδων με τιμή '0'. Αν shift="001", τότε μόνο η 1^η βαθμίδα θα προκαλέσει ολίσθηση ενώ, αν shift="111", τότε όλες οι βαθμίδες προκαλούν ολίσθηση.



Σχεδιάστε τον παραπάνω barrel shifter, όπως περιγράφηκε, και ενσωματώστε κατάλληλους καταχωρητές (registers) στην αρχιτεκτονική του. Στη συνέχεια:

- Εκτελέστε σύνθεση (synthesis) του κυκλώματος για τεχνολογίες **7 nm** και **45 nm**.
- Πραγματοποιήστε λειτουργική προσομοίωση χρησιμοποιώντας το εργαλείο **Xcelium**.
- Εκτελέστε έλεγχο λογικής ισοδυναμίας (Logic Equivalence Checking - LEC).
- Υλοποιήστε τη φυσική σχεδίαση (place & route) με χρήση του εργαλείου **Innovus**.

- 2) Περιγράψτε σε VHDL έναν αθροιστή 5 μη-προσημασμένων αριθμών, καθένας από τους οποίους θα αποτελείται από 8 bits. Η άθροισή τους θα πρέπει να γίνεται με Carry-Save αθροιστές, ενώ στην τελική άθροιση θα πρέπει να χρησιμοποιείται ένας αθροιστής με μετάδοση κρατούμενου (Carry Propagation Adder – CPA). Θα εκτιμηθεί επιπλέον αν χρησιμοποιήσετε ως CPA έναν αθροιστή που μεταδίδει με υψηλή ταχύτητα το κρατούμενο (π.χ. Carry Skip Adder).

Χρησιμοποιήστε Concurrent VHDL κώδικα για να περιγράψετε τα components του Full Adder και του Muxer.